

# Controlador e Topologia Eletrônica Classe D para Testador de Relé

Omar Alexander Chura Vilcanqui

Tese de doutorado submetida à Coordenação dos Cursos de Pós-Graduação em Engenharia Industrial da Universidade Federal de da Bahia, como parte dos requisitos para obtenção do grau de Doutor em Ciências em Engenharia Industrial.

Luiz Alberto Luz de Almeida, Dr.

Orientador

Antônio Cezar de Castro Lima, Ph. D.

Orientador

Salvador, Bahia, Brasil

©Omar Alexander Chura Vilcanqui, Setembro de 2014



Controlador e Topologia Eletrônica Classe D para  
Testador de Relé

Omar Alexander Chura Vilcanqui

Tese de Doutorado

Luiz Alberto Luz de Almeida, Dr.

Orientador

Antônio Cezar de Castro Lima, Ph. D.

Orientador

Darlan Alexandria Fernandes, Dr.

Componente da Banca

Montiê Alves Vitorino, Ph.D.

Componente da Banca

Daniel Barbosa, Dr.

Componente da Banca

Fabiano Fragoso Costa, Ph.D.

Componente da Banca

Salvador, Bahia, Brasil, Setembro de 2014

---

V699 Vilcanqui, Omar Alexander Chura.

Controlador e topologia eletrônica classe D para testador de relé / Omar Alexander Chura Vilcanqui. – Salvador, 2014.

94 f. : il. color.

Orientador: Prof. Luiz Alberto Luz de Almeida

Co-orientador: Prof. Antônio Cezar de Castro Lima

Tese (Doutorado) – Universidade Federal da Bahia. Escola Politécnica, 2014.

1. Relés - testador. 2. Controladores elétricos. 3. Amplificadores de tensão. I. Almeida, Luiz Alberto Luz de. II. Lima, Antônio Cezar de Castro. III. Universidade Federal da Bahia. IV. Título.

CDD: 621.317

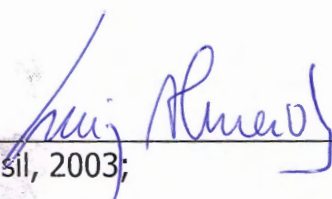
---

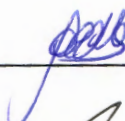
**CONTROLADOR E TOPOLOGIA ELETRÔNICA CLASSE D PARA TESTADOR DE  
RELÉ**

**OMAR ALEXANDER CHURA VILCANQUI**

Tese submetida ao corpo docente do programa de pós-graduação em Engenharia Industrial da Universidade Federal da Bahia como parte dos requisitos necessários para a obtenção do grau de doutor em Engenharia Industrial.

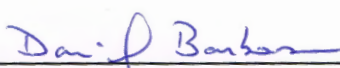
Examinada por:

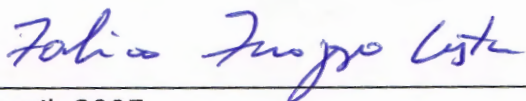
Prof. Luiz Alberto Luz de Almeida   
Doutor em Engenharia Elétrica, Brasil, 2003;

Prof. Antônio Cezar de Castro Lima   
Doutor em Engenharia Elétrica, Inglaterra, 1994;

Prof. Darlan Alexandria Fernandes   
Doutor em Engenharia Elétrica, Brasil, 2008;

Prof. Montiê Alves Vitorino \_\_\_\_\_  
Doutor em Engenharia Elétrica, Brasil, 2012;

Prof. Daniel Barbosa   
Doutor em Engenharia Elétrica, Brasil, 2010;

Prof. Fabiano Fragoso Costa   
Doutor em Engenharia Elétrica, Brasil, 2005;

Salvador, BA - BRASIL  
Setembro/2014

**Conforme resolução do Programa, o conjunto de orientadores teve a representação de 1 (um) único voto no parecer final da banca examinadora.**

## Dedicatória

A Juana, e Emeterio meus Pais.

## Agradecimentos

A Deus por manter-me firme apesar dos meus erros, fazendo-me reconhecer os mesmos e fazendo-me sempre tentar dar o melhor de mim. Aos meus irmãos Wilmer, Lenin, Guido, Norman e a minha querida irmã Gladys pelo apoio moral, a minha tia Yolanda pelo apoio moral e material na minha chegada ao Brasil.

Ao professor Luiz Alberto pela incansável orientação e dedicação na tarefa de tornar as minhas ideias mais claras e melhorar os meus manuscritos. Ao prof. Antônio Cezar de Castro Lima pela orientação nesta investigação e pelas muitas sugestões na escrita durante todo este tempo. Aos professores da UFBA pelo apoio e incentivo para que este curso fosse realizado, em especial ao prof. Nivaldo Ferreira pela amizade, sugestões e pelo apoio moral.

Aos amigos que fiz em Salvador pela acolhida calorosa. Aos colegas estudantes da UFBA pelo companheirismo e convivência agradável em especial a Vitor Texeira, Aiese, Gabriel Rebouças, Elvis Zevallos, Lucas Lima, Huilman Sanca, Pedro Wilson, Acbal Achy, Antônio Sobrinho, Ademario, Junior Marinho, Bruno Jambeiro, Bruno Rebouças e Joselito. Aos funcionários da UFBA, em especial a Nubia, Eloy e Adelino do DEE nos muitos momentos que precisei de apoio administrativo e do Laboratório. Aos amigos da Unicamp onde passei um ano mediante o Programa CAPES/PROCAD.

À UFBA pela oportunidade para realização deste curso. À CAPES pela concessão da bolsa de estudos através do PROCAD/UFBA. A UFBA pelos recursos utilizados nos laboratórios da UFBA. À todos os colegas que contribuíram com este trabalho, tornando mais agradáveis as horas no laboratório e enriquecendo o resultado com observações pertinentes.

## Resumo

Nesta tese é apresentada a análise e o projeto de amplificadores de tensão e corrente de tal forma que estes sejam empregados em testes de relés. Em uma primeira etapa, são gerados sinais para testes de relés de até a 20<sup>th</sup> harmônica. A topologia de conversores classe D, usados em diversas aplicações em 50/60Hz foi utilizado para manter os valores de picos nominais produzidos por transformadores de tensão e de corrente convencionais. A análise dos amplificadores à respeito da estabilidade, é realizada através do método do Lugar Geométrico das Raízes (LGR), que, diferentemente do método tradicional do LGR, este é modificado e mantém a realimentação constante e a carga variável na entrada do relé. A análise da resposta em frequência, com diferentes valores de carga, foi realizada.

Em uma segunda etapa deste trabalho, procurou-se estender a faixa na geração de sinais arbitrários até a 50<sup>th</sup> harmônica em testes em relés de proteção e corrigir os desvios de fase e de magnitude no projeto dos amplificadores de tensão e de corrente. Foi proposta a compensação em frequência baseado num filtro adaptativo FIR, no qual os parâmetros do filtro são calculados através um algoritmo LMS entre a saída dos amplificadores e o sinal de referência. Os efeitos compensados pelo filtro adaptativo FIR, que limitam a geração de sinais nos amplificadores de tensão e de corrente, são devidos à taxa de amostragem que define a frequência de chaveamento dos IGBTs, isto é, as não-linearidades do segurador de ordem zero e o atraso computacional. Esta compensação produz valores em magnitude e fase, que são introduzidos por um filtro FIR na entrada dos amplificadores e assim produz os sinais desejados.

Para a geração dos sinais de teste, os sinais de referência são armazenados num computador e reproduzidos, usando a saída analógica deste, condicionada para a entrada do amplificador. Os controladores dos amplificadores foram implementados por meio de um Processador Digital de Sinais (DSP) com Modulação por Largura de Pulso (PWM) e uma ponte monofásica IGBT. As análises teórica e numérica mostram que é possível estender a faixa de geração de frequências do amplificador de tensão e corrente, produzindo sinais de até a 50<sup>th</sup> harmônica com a inserção de um filtro adaptativo FIR. Resultados de simulações e resultados experimentais são apresentados para faltas típicas, incluindo componentes harmônicas em regimes estacionário e transitório.



## Abstract

This work presents the analysis and design of voltage and current amplifiers to be employed in protective relay testing. In a first step, frequencies up to the 20<sup>th</sup> harmonic are generated. A typical topology of class D converter of DC/AC used in 50/60Hz applications was employed to achieve the nominal and peak values produced by conventional current and voltage transformers. The stability analysis method of the amplifiers is performed by the Locus of Roots (LGR), which, differently of the traditional method of LGR, keeps constant feedback and the variable load at the input relay. The analysis of the frequency response with different load values was performed.

In a second stage of this work, is extend the range to generate arbitrary signals up to the 50<sup>th</sup> harmonic in a protective relay test and correct magnitude and phase shifts in the design of the amplifiers of voltage and current. Is proposed the frequency compensation based on adaptive FIR filter, where the filter parameters are calculated using an LMS algorithm between the output of the amplifier and the reference signal. The effects that limiting the generation of signals in the current and voltage amplifiers are due to the sample rate which defines the switching frequency of the IGBTs, ie the non-linearity of the zero-order hold and computational delay. This compensation produces values in magnitude and phase which are introduced by an FIR filter at the input of the amplifier and thus the desired signals are produced.

For the generation of test signals, the reference signals are stored on a computer and played back using the analog output of this, this output is conditioned for the amplifier input. The controllers of the amplifiers were implemented using a Digital Signal Processor (DSP) with Pulse Width Modulation (PWM) and a single-phase IGBT bridge. Theoretical and numerical analysis show that it is possible to extend the range of generation frequency amplifier voltage and current signals and generate up to the 50<sup>th</sup> harmonic with the insertion of an adaptive FIR filter. Simulation and experimental results are presented for typical faults, including harmonic components in stationary and transient regimes.

# Conteúdo

<b>1</b>	<b>Introdução</b>	<b>4</b>
1.1	Motivação e Importância	6
1.2	Objetivos da Investigação	6
1.3	Histórico da Investigação	7
1.4	Organização do Texto	7
<b>2</b>	<b>Sistemas Para Teste de Relés</b>	<b>9</b>
2.1	Introdução	9
2.2	Procedimentos para Testes de Relé	9
2.3	Equipamentos de Teste	10
2.3.1	Simuladores de Sinais Transitórios	15
2.3.2	Características da Entrada dos Relés	16
2.4	Amplificadores para Testes de Relé	16
2.4.1	Controladores Para Conversores DC/AC	19
	Modulação por Largura de Pulsos	19
	Espectro Harmônico da Modulação por Largura de Pulsos	20
2.4.2	Projeto do <i>Hardware</i>	21
	Projeto do Filtro Passivo LC	21
	Projeto do Inversor	22
2.5	Tipos de Controladores para Conversores DC/AC	25
2.5.1	Controle Proporcional com Operação Indutiva	25
2.5.2	Controle Proporcional com Operação Capacitiva	27
2.5.3	Controle por Histerese	27
2.6	Controle por Realimentação de Estados	28
<b>3</b>	<b>Amplificadores classe D</b>	<b>35</b>
3.1	Amplificador Classe D de Áudio	35
3.2	Análise das Transições do Chaveamento e o Modelo da Etapa de Potência	36
3.2.1	O modelo dos Indutores para Amplificadores Classe D	38

3.3	Ruído em Amplificadores Classe D . . . . .	39
3.3.1	Amplificador Classe D com Carga Única de Saída . . . . .	39
3.3.2	Amplificador Classe D com Carga em Ponte . . . . .	40
3.3.3	Análise da Intermodulação . . . . .	41
3.4	Comparação entre IGBT e MOSFET em Sistemas de Potência . . . . .	42
3.5	Conclusão . . . . .	45
<b>4</b>	<b>Amplificador de Corrente e Tensão para Testes de Relés</b>	<b>46</b>
4.1	Topologia do Amplificador Proposto . . . . .	46
4.2	Análise em Laço Aberto de Tensão . . . . .	47
4.3	Análise em Laço Aberto do Amplificador de Corrente . . . . .	50
4.4	Análise de Estabilidade Mediante LGR . . . . .	51
4.4.1	Amplificador de Tensão em Malha Fechada . . . . .	51
4.5	Amplificador de Corrente em Malha Fechada . . . . .	54
4.6	Resultados de Simulações . . . . .	55
4.7	Resultados Experimentais . . . . .	56
4.8	Conclusão . . . . .	59
<b>5</b>	<b>Compensação em Frequência dos Amplificadores de Corrente e de Tensão</b>	<b>61</b>
5.1	Topologia dos Amplificadores de Tensão e de Corrente . . . . .	62
5.2	Topologia dos Amplificadores de Tensão . . . . .	67
5.3	Filtro de Compensação FIR . . . . .	69
5.4	Topologia dos Amplificadores de Corrente . . . . .	70
5.5	Algoritmo LMS . . . . .	72
5.5.1	Filtro Adaptativo LMS . . . . .	72
5.5.2	Algoritmo Steepestdescent . . . . .	74
5.5.3	Implementação do Algoritmo LMS . . . . .	75
5.5.4	Projeto do filtro LMS para os Amplificadores de Tensão e Corrente . . . . .	77
5.6	Resultados . . . . .	78
5.7	Conclusão . . . . .	79
<b>6</b>	<b>Conclusão</b>	<b>82</b>
6.1	Conclusões . . . . .	82
<b>A</b>	<b>Implementação do Sistema</b>	<b>91</b>
A.1	Inversores Monofásicos e Diagramas Esquemáticos e Periféricos de saída . . . . .	92
<b>B</b>	<b>Trabalhos Publicados</b>	<b>94</b>

# Lista de Figuras

2.1	Diagrama de blocos de um teste de relé. . . . .	11
2.2	Caixa de teste de relé OMICRON, PONOVO e SEL. . . . .	12
2.3	Conexão típica de um relé de distância. . . . .	13
2.4	Conexão em laço fechado usando RTDS. . . . .	14
2.5	Diagrama de um sistema de teste de relé com acesso via servidor Web. . . . .	17
2.6	Diagrama do amplificador classe D de tensão e corrente. . . . .	18
2.7	Modulação por largura de pulso. . . . .	20
2.8	Saída PWM de dois níveis com referência senoidal. . . . .	21
2.9	Representação do ripple de corrente para o calculo de $\Delta i_L$ . . . . .	22
2.10	Topologia de um inversor a três níveis. . . . .	23
2.11	Topologia de um inversor a cinco níveis em cascata. . . . .	24
2.12	Controlador proporcional com inversor em 2 níveis e operação indutiva. . . . .	26
2.13	Controlador proporcional com inversor em 2 níveis e operação capacitiva. . . . .	27
2.14	Controlador proporcional com inversor em 2 níveis da variação da histerese de corrente. . . . .	28
2.15	Topologia de um inversor monofásico para tensão. . . . .	29
2.16	Resposta em frequência em laço aberto para a forma por equações de estado. . . . .	31
2.17	Diagrama de blocos da representação por equações de estado. . . . .	32
2.18	Diagrama de blocos da representação por equações de estado em laço fechado. . . . .	33
2.19	Comparação sistema em laço aberto e com ganho de realimentação. . . . .	34
3.1	Amplificador classe D de Áudio. . . . .	36
3.2	Estrutura de um amplificador classe D-Inversor e gate <i>driver</i> . . . . .	37
3.3	Estrutura de um amplificador classe D-Inversor com fontes de corrente no gate driver. . . . .	38
3.4	Modelo linear de um amplificador classe D. . . . .	39
3.5	Amplificador classe D de Áudio com carga em Ponte. . . . .	41
3.6	Modelo linear de um amplificador diferencial classe D. . . . .	42
3.7	Potências e capacidade em frequência de dispositivos de potência. . . . .	43

4.1	Modelo geral do sistema de testes de relé. . . . .	47
4.2	Modelo dos amplificadores de tensão e corrente para o testador de relé na configuração monofásica . . . . .	48
4.3	Resposta em frequência para o filtro passivo LC de tensão em laço aberto. . . . .	49
4.4	Modelo proposto para o amplificador de tensão. . . . .	49
4.5	Modelo monofásico para o amplificador de corrente. . . . .	50
4.6	Resposta em frequência para o amplificador de corrente em laço aberto. . . . .	51
4.7	Diagrama de blocos do sistema de controle do amplificador de tensão. . . . .	52
4.8	LGR do controlador $C_v(z)$ em cascata com $F_v(z)$ e resistência de carga variável $R$ de $1\Omega - 10k\Omega$ . . . . .	53
4.9	Resposta em frequência do em laço fechado do amplificador de tensão para um valor de $R = 10k\Omega$ . . . . .	54
4.10	LGR do amplificador de corrente $C_i(z)F_i(z)$ em laço fechado com resistência de carga variável $R_B$ of $1\Omega$ . . . . .	55
4.11	Resposta em frequência de $C_i(z)F_i(z)$ em laço fechado com resistência de carga $R_B$ de $1\Omega$ . . . . .	56
4.12	Sinal de referência e seu correspondente na saída do amplificador de tensão, para a condição de sobrecorrente. . . . .	57
4.13	Transitório de corrente com componente DC e decaimento exponencial com harmônicos de 1,2kHz. . . . .	57
4.14	Protótipo implementado em bancada experimental. . . . .	58
4.15	Sinal de 60Hz. . . . .	59
4.16	Sinal de 60Hz com componente de 1200Hz. . . . .	60
5.1	Modelo do amplificador classe D sem filtro de armadilha. . . . .	63
5.2	Circuito equivalente do filtro armadilha $F(z)$ . . . . .	63
5.3	Modelo dinâmico dos amplificadores propostos. . . . .	64
5.4	Atrasos e tempos do sistema. . . . .	65
5.5	Atrasos e tempos do sistema $T_d = T$ e ZOH. . . . .	66
5.6	Atrasos e tempos do sistema $T_d = T/2$ e ZOH. . . . .	66
5.7	Atrasos e tempos do sistema $T_d = T/4$ e ZOH. . . . .	67
5.8	Lugar geométrico das Raízes de $C(z)G(z)$ para a) $T_d = T$ , b) $T_d = T/2$ e ZOH com variação da carga. . . . .	68
5.9	Resposta em frequência do amplificador de tensão e efeito do ZOH e atraso. . . . .	69
5.10	Modelo do amplificador de corrente classe D. . . . .	71
5.11	Resposta em frequência do amplificador de corrente efeito do ZOH e atraso. . . . .	72
5.12	Diagrama de blocos do filtro adaptativo. . . . .	73

5.13	Ilustração da variação dos coeficientes do filtro. . . . .	75
5.14	Diagrama de blocos para o filtro adaptativo. . . . .	76
5.15	Diagrama de blocos da técnica proposta. . . . .	78
5.16	Saída de referência e saída do amplificador de tensão com componentes de sinais de 60Hz. . . . .	79
5.17	Saída de referência e saída do amplificador de tensão com componentes de sinais de 60Hz,733Hz e 3kHz. . . . .	80
5.18	Sinal de saída e referência em 2,8kHz sem compensação. . . . .	80
5.19	Sinal de saída e referencia em 2,8kHz usando filtro de compensação. . . . .	81
5.20	Simulação do sinal transitório de corrente com componente DC exponencialmente decrescente e harmônico de 1,2 kHz. . . . .	81
A.1	Diagrama de blocos do sistema implementado. . . . .	91
A.2	Diagrama de Circuito esquemático de cada inversor. . . . .	92
A.3	Desenho da Placa de cada um dos inversores de tensão. . . . .	93
A.4	Diagrama de Circuito de Proteção. . . . .	93
A.5	Diagrama de Circuito de Alimentação. . . . .	93

# Lista de Símbolos e Abreviaturas

## Símbolos

$A_n$	Amplitudes das senóides.
$C(s)$	Controlador no domínio de Laplace.
$C(z)$	Controlador no domínio discreto.
$C_f$	Capacitância de filtragem.
$C_A$	Capacitor do filtro de armadilha.
$d[n]$	Refêrencia desejada.
$DC/AC$	Conversor Tensão Contínua em Tensão Alternada.
$E(s)$	Transformada de Laplace do sinal de erro.
$e$	Sinal de erro de tensão ou erro de corrente.
$e^{-sT_d}$	Atraso computacional.
$f_{sw}$	Frequência de chaveamento.
$F(s)$	Função de Transferencia do filtro.
$f_s$	Frequência de amostragem.
$f_1$	Frequência de componente fundamental.
$f_n$	Componentes Harmônicas de sinal.
$G(s)$	Função de transferência do filtro passivo de saída.
$H(s)$	Função de transferência em laço aberto.
$I_t(s)$	Transformada de Laplace de $i(t)$ .
$i_c$	Corrente no capacitor do filtro passivo.
$i_L$	Corrente no indutor do filtro passivo.
$i_{ref}$	Corrente de referência.
$i_s$	Corrente de na saída.
$k_p$	Constante de compensação.
$k_p$	Ganho Proporcional.
$k_i$	Ganho integral.
$K_p$	Ganho de controle proporcional que inclui ganho do conversor.
$L_A$	Indutor do filtro de armadilha.

$L_f$	Indutância de filtragem.
$PWM$	Pulse Width Modulation
$V_{cc}$	Tensão de fonte CC no barramento de um conversor do tipo fonte de tensão.
$V_{cc}$	Corrente de fonteCC no barramento de um conversor do tipo fonte de corrente.
$V_t(s)$	Transformada de Laplace de $v(t)$ .
$V_{co}$	Tensão inicial no capacitor no barramento CC.
$V_c$	Tensão na saída da ponte H.
$V_r(t)$	Sinal de referência no tempo.
$V_{DC}$	Tensão de alimentação contínua da ponte H.
$V_{out}$	Saída de tensão no relé.
$V_{ref}$	Tensão de referência.
$V_o$	Tensão de saída.
$V_p$	tensão da portadora.
$R_A$	Resistência do filtro de armadilha.
$R_c$	Resistência de compensação.
$R_L$	Resistência parasita da indutância de filtragem L.
$R_{Cf}$	Resistência parasita da capacitância de filtragem C.
$p_n$	n-ésimo pólo da função de transferência.
$p_1, p_2$ e $p_3$	Polós alocados para compensação.
$t_s$	Tempo de amostragem de entrada.
$t_u$	Tempo de atualização de saída.
$T$	Período de amostragem.
$T_d$	Tempo de cálculo computacional.
$w_n$	Frequências dos componentes harmônicos.
$w[n]$	Pesos dos coeficientes.
$y[n]$	Forma discreta do sinal de saída.
$z^{-N}$	Atraso discreto.
$z_n$	n-ésimo zero de função de transferência.
$\mu$	Tamanho do passo.
$\Delta_i$	Varição de corrente.
$\alpha_n$	Fatores de atenuação.
$\phi_n$	Fases dos componentes harmônicos.
$\varrho_j$	coeficiente de interação de cada



## Abreviaturas

No caso de abreviaturas internacionalmente conhecidas, optou-se por manter as mesmas em inglês.

ADC	Analog to Digital Converter
ATP	Alternative Transient Program
BJT	Bipolar Junction Transistor
COMTRADE	Common Format for Transient Data Exchange
CT	Current transformers
DAC	Digital Analog Converter
DSP	Digital Signal Processor
EMTP	Electromagnetic Transients Program
FIR	Finite Impulse Response
GPS	Global Position System
GOOSE	Generic Object Oriented Substation Event
GTO	Gate Turn-Off Thyristor
IGBT	Insulated-Gate Bipolar Transistor
IED	Intelligent Electronics Devices
IMD	Intermodulation Distortion
LMS	Least Mean Square
LGR	Lugar Geometrico das Raizes
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
RTDS	Real Time Digital Simulator
RSCAD	Real Simulator CAD
SCR	Sillicon Controlled Rectifier
TP	Power transformers
THD	Total Harmonic Distortion
USB	Universal Serial Bus
UPS	Universal Power Supply
ZOH	Zero Order Hold.

# Capítulo 1

## Introdução

Relés de proteção são empregados em transmissão, distribuição e geração de energia elétrica, assim como em plantas industriais, com a finalidade de detectar faltas e condições perigosas para os equipamentos do sistema de potência. Quando os relés detectam uma condição anormal, estes podem acionar dispositivos de manobra, como disjuntores e contatores, ou enviar alarmes. Se um relé deixa de atuar quando devido, ou tem uma atuação mais lenta do que a necessária, os equipamentos do circuito protegido poderão vir a sofrer danos e elevado custo de reparo. Da mesma forma, se o mesmo atuar indevidamente, desligando uma parte do sistema, sem que realmente tenha ocorrido uma situação anormal, causará prejuízo pela parada não programada e indisponibilidade. Para lidar com esses dispositivos, os engenheiros de comissionamento são responsáveis pela criação e execução de procedimentos de teste, assegurando que os equipamentos trabalhem em condições operacionais descritas em suas especificações, evitando danos e apagões. Na atualidade estão disponíveis no mercado equipamentos destinados a realização de testes nos diferentes tipos de relés de proteção existentes (Oliveira and Sato, 2010; OMICRON, 2013; Pires et al., 2008). Eles vêm com um conjunto típico e pré-programado de sinais de testes, o que geralmente satisfaz a maioria das exigências dos relés de campo. Os equipamentos comerciais de testes nem sempre são uma opção para engenheiros seniores, que pretendem diagnosticar problemas mais complexos na rede, ou para determinados grupos de pesquisadores que desejam investigar ou desenvolver novos algoritmos de detecção de falhas na rede elétrica. É por isso que alguns fabricantes oferecem sistemas de teste proprietários controlados por PC, com módulos de *software* otimizados para funções únicas. Estes são mais flexíveis do que os equipamentos convencionais de campo. No entanto, eles apresentam soluções caras e fechadas. Para aplicações flexíveis e mais avançadas, um sistema em laço fechado normalmente referido como RTDS (*Real Time Digital Simulator*) (RTDS, 2014; Lee et al., 2011) está disponível também comercialmente, porém com custos elevados, não sendo acessível para muitos grupos de pesquisa, instituições educativas e empresas de pequeno porte que fabricam relés e outros equipamentos. Independente de ser um equipamento de teste convencional ou um equipamento

controlado por computador, segundo o estado da arte atual, até mesmo um RTDS, todos eles precisam de amplificadores de potência. Estes amplificadores de potência são projetados para simular as tensões e as correntes do secundário dos transformadores de potencial (TP) e dos transformadores de correntes (TC), respectivamente. Transformadores de potencial e de corrente são usados para fornecer uma amostra de valor reduzido da tensão e da corrente de um circuito com tensão ou corrente de valor elevado, os quais também precisam atender requisitos necessários, tais como: a largura de banda em frequência; tensões e correntes nominais máximas; e uma ampla gama de impedâncias de carga. Para os procedimentos de teste e a análise das medições de tempos de respostas na configuração dos relés, a partir da primeira geração de relés eletrônicos analógicos, e até os últimos, são regidos pela norma IEC 61850 IEDs (dispositivos eletrônicos inteligentes) (Sun and Redfern, 2009; Zhang and Nair, 2008). Para os equipamentos controlados por computador, os procedimentos de teste incluem sinais em estado estacionário e sinais transitórios obtidos a partir de um gravador digital de faltas ou mediante um programa de simulação transitória, tais como EMTP (*Electromagnetic Transient Program*) ou MATLAB. Estes tipos de sinais devem ser salvos no formato COMTRADE (*Common Mode Transient Data Exchange*) ou arquivos do tipo áudio WAV. E ainda poderão ser gerados usando os conversores digital-analógico ou saídas de áudio de PC. Nesses sinais, tanto no de tensão, como no de corrente é realizado o condicionamento e depois conectados às entradas dos amplificadores de relé. Uma alternativa de amplificadores para testes de relé é o uso de topologias de amplificadores de áudio classe D. Nestes amplificadores, sinais arbitrários na faixa de frequências entre 20Hz e 20kHz podem ser reproduzidos em níveis de tensão baixos. Sendo esta característica não compatível com amplificadores para testes de relé, pois que são necessários picos de saída aproximados de 600V, para que possam ser gerados transitórios com períodos de falta. A maioria dos amplificadores de áudio requer frequências de chaveamento altas para reproduzir sinais de áudio devido à frequência de amostragem. Estas frequências de chaveamento de amplificadores de áudio classe D altas são inadequadas para o controle de chaves IGBTs (*Insulated Gate Bipolar Transistor*) usadas em amplificadores DC/AC, em que potências maiores são requeridas, devido ao *slew-rate* dos picos de variação de tensão e corrente dos IGBTs, para conseguir as taxas de amplificadores de relé. Além disso, devido ao fenômeno psicoacústico, apenas questões de distorção harmônica são avaliadas para amplificadores de áudio, uma vez que, nem grupos nem atrasos de fase são analisados e onde estas distorções até alguns níveis são perceptíveis para a maioria dos seres humanos (Oliva et al., 2004). Assim, o desenho de amplificadores de áudio é muito focado à avaliação da distorção harmônica (Torres et al., 2011), o que leva a topologias e estratégias de controle de circuitos muito específicos (Oliva et al., 2004; Torres et al., 2011; Adduci et al., 2007).

## 1.1 Motivação e Importância

O trabalho “Controlador e Topologia Eletrônica de Um Amplificador Classe D Para Testador de Relé” traz como motivação o projeto de construção de um equipamento para a realização de testes em relés de proteção. Devido ao fato de que, atualmente, os testes de relés estão limitados a soluções em caixas para testes com custos elevados e usadas para fins comerciais. Sendo que alguns modelos de caixas de testes estão restritos a frequências e a geração de sinais em intervalos de tempos curtos e transitórios e que não permitem testes em redes mais complexas ou testes, nos quais aplicações como correntes em intervalos de tempo longos com frequências diferentes são requeridas. A literatura mostra que é possível gerar sinais de amplitude e frequência fixas com amplificadores baseados em inversores DC/AC, estes amplificadores ainda são limitados à geração de sinais arbitrários, não sendo possível serem usados em testes de relés de proteção. Amplificadores de áudio baseados em amplificadores classe D também podem ser usados em testes de relé, mas estes estão restritos a consumo de potências baixos e atrasos de fase. A importância para o desenvolvimento de amplificadores de tensão e de corrente, para que sejam usados em testes de relés, motivam o desenvolvimento do presente trabalho, conciliando os amplificadores classe-D, encontrados atualmente em 50/60Hz. Sendo que as topologias de inversores de 50/60Hz são restringidas a implementações práticas das chaves IGBT, onde estes dispositivos são chaveados com frequências baixas e onde também não é considerado o efeito na frequência do atraso computacional nem o atraso devido à dinâmica do segurador de ordem zero. Por ser uma aplicação de potência, a solução deve ter uma alta eficiência, portanto estas limitações deverão ser suprimidas numa implementação de uma topologia e controle para o desenvolvimento de amplificadores classe D em testes de relés.

## 1.2 Objetivos da Investigação

O objetivo geral deste trabalho é realizar a análise de estabilidade de amplificadores classe D de tensão e corrente para que assim estes sejam usados para testes em relés de proteção. Estes amplificadores projetados deverão ser testados numa plataforma experimental desenvolvida para gerar tensões e correntes desejadas.

Definido o objetivo geral, os seguintes objetivos específicos foram estabelecidos:

- Realizar um estudo sobre conversores DC-AC e o projeto de topologias de amplificadores classe D;
- Realizar o estudo do projeto de análise de estabilidade com controladores e compensadores em atraso e avanço;

- Desenvolver um estudo teórico prático para a orientação na implementação destes amplificadores;
- Desenvolver um sistema de pré-compensação baseado num algoritmo LMS e filtro FIR.

### 1.3 Histórico da Investigação

Durante a presente investigação, as topologias de tensão e corrente descritas em Pires et al. (2008) foram utilizadas para a geração de sinais em testes de relés (Vilcanqui et al., 2012a), mas estes ainda com limitações na estabilidade e no controle. Uma análise mais aprofundada baseada em equações de estado foi proposta em Vilcanqui et al. (2012b). Este trabalho foi apresentado para propor melhorias na dinâmica dos amplificadores de tensão e corrente. Para garantir a estabilidade dos amplificadores foi proposto também em (Vilcanqui et al., 2013) um método baseado no lugar geométrico das raízes, considerando realimentação unitária com carga variável. Problemas associados na geração de sinais com componentes de altas frequências e devido a não-linearidades produzidas no segurador de ordem zero foram analisados em (Vilcanqui et al., 2014b). Neste também foi feito ainda uma análise de estabilidade, melhorando a dinâmica dos amplificadores, porém limitados a frequências de até 1,2 kHz. Para superar as dificuldades na geração de sinais, uma topologia de compensação de sinais de referência foi proposta em (Vilcanqui et al., 2014a). Esta compensação é baseada em um filtro adaptativo FIR, conseguindo gerar sinais para testes de relés de até 3kHz.

### 1.4 Organização do Texto

O trabalho está organizado da seguinte forma: no Capítulo II, é realizada a pesquisa bibliográfica, expondo os modelos de caixas de testes de relés encontradas no mercado, bem como os procedimentos para realização de testes de relés. São apresentados os tipos de sinais aplicados ao relé em regime permanente, assim como os tipos de sinais aplicados em simulação transitória, destacando os efeitos das impedâncias dos tipos de relé de proteção. Nesta seção, também é feita uma análise em tempo contínuo para um controle por realimentação de estados, de tal forma a melhorar a dinâmica de um sistema projetado para frequências baixas. No Capítulo III, são descritas as diferentes topologias de amplificadores classe D usados em aplicações de áudio, destacando o tipo de controlador, frequência gerada, ruído e distorção em amplificadores. No Capítulo IV, é feita uma análise das topologias de amplificadores de corrente e tensão. É procedida uma análise em laço aberto para os amplificadores de tensão e corrente juntamente com a análise em malha fechada. São propostos controladores de tal forma garantir as correntes e tensões desejadas, variando as impedâncias de carga. Nesta análise também são

consideradas as não-linearidades causadas pelos atrasos gerados no sistema digital, devido ao tempo de processamento, e pelo segurador de ordem zero, devido ao processo de conversão de digital em analógico. O estudo da estabilidade do sistema completo foi realizado pelo método do Lugar Geométrico das Raízes. Esta análise é feita em tempo discreto e o controlador é embarcado num sistema digital. Resultados de simulação e experimentais são mostrados na geração de sinais de testes de relé até a vigésima harmônica. No Capítulo V, uma nova topologia é apresentada, sendo possível gerar sinais na banda em testes de relé, são geradas de DC até a 50<sup>th</sup> harmônica. Esta nova topologia é baseada na compensação em amplitude e fase, utilizando um pré-filtro FIR adaptativo, que auto-ajusta seus coeficientes de acordo com um determinado erro de convergência. Na parte final, no Capítulo VI, são apresentadas as conclusões sobre os estudos realizados e sobre os resultados obtidos. Neste Capítulo, também são deixadas algumas sugestões para a continuação no desenvolvimento dos trabalhos na área em pauta.

# Capítulo 2

## Sistemas Para Teste de Relés

### 2.1 Introdução

No sistema elétrico em geral, relés de proteção são utilizados para a detecção de faltas na rede, pois potências ou correntes elevadas podem causar danos em equipamentos ou instalações elétricas. Para garantir a proteção adequada, os relés de proteção devem permitir o funcionamento somente em condições não prejudiciais aos equipamentos e desligá-los na detecção de um defeito ou condições anormais de funcionamento. Para ter padronização nos testes em sistemas de proteção, já desde a década de 80, foram formados comitês e grupos de trabalho de tal forma a elaborar as especificações dos testes que deveriam ser feitos em relés de proteção para verificar o desempenho. Sendo que estes são baseados em: testes em modo estado estacionário, transitórios e testes dinâmicos. Os referidos testes permitem gerar relatórios de modo a possibilitar uma análise do desempenho dos relés, cujo propósito é: proporcionar aos usuários de relés os pontos fortes e limitações dos testes, os quais também devem servir como referência para que as operações de relés sejam confiáveis e possibilitem desenvolver planos de teste e verificar o desempenho dos relés, determinando à adequação para uma determinada aplicação pretendida (Pires et al., 2008; Jodice, 1997).

### 2.2 Procedimentos para Testes de Relé

Os procedimentos para a realização de testes em relés de proteção como também descritos em (Oliveira and Sato, 2010; Jodice, 1997) são descritos a seguir:

- Teste em Regime Permanente

Neste teste, usualmente, é aplicando nos relés correntes e de tensões com fasores constantes, de valores predeterminados e por um tempo longo quando comparado aos tempos de ajuste do relé. Durante o teste, o sinal de entrada é incrementado gradualmente com uma taxa

de subida muito menor que a resolução do sinal de entrada do relé. Sua realização visa a configuração dos parâmetros dos relés.

- Teste Dinâmico

Este teste consiste em aplicar ao relé sinais com frequências fundamentais representando períodos de pré-falta, falta e pós-falta.

- Teste de Simulação Transitória

Consiste em um teste que inclui sinais com frequência fundamental e componentes harmônicos de frequências altas. Os sinais para a realização do teste geralmente são sinais armazenados e provenientes de programas de simulação transitória como ATP (*Alternative Transient Program*), e arquivos de faltas tipo COMTRADE entre outros também podem ser usados para reproduzir os sinais de faltas.

- Teste de Integridade

Visa aferir se o relé foi fabricado de acordo com as especificações do fabricante. O teste de desempenho do relé é realizado após o recebimento originário do fabricante. Os testes de integridade também devem ser feitos periodicamente em intervalos determinados, considerando muitos fatores, como: recomendações do fabricante, histórico de operação, complexidade da função de proteção e a importância do equipamento a ser protegido.

- Teste de Aplicação

Objetiva verificar o funcionamento do relé numa determinada aplicação. Este teste é recomendado quando as especificações no relé não são suficientemente detalhadas para assegurar um correto funcionamento na aplicação. Nele também podem ser simulados distúrbios que podem ocorrer na aplicação.

## 2.3 Equipamentos de Teste

Como apresentado anteriormente, para a realização de testes de relés são necessários aplicação de sinais de corrente e de tensão com frequências fundamentais e componentes harmônicos. O diagrama de blocos da Figura 2.1 mostra a estrutura para um teste de relé. Na figura, um computador é usado para a geração de sinais de referências, para simulação de faltas de tipo apropriado para os diferentes testes dos relés. Estas faltas podem ser geradas por programas proprietários no computador como Matlab, ATP, entre outros. As faltas podem ser sinais de áudio do computador, USB, serial e outros, que são transferidos a um bloco de sinais de referência. Este, geralmente numa implementação prática, é um conversor ADC (*Analog to Digital Converter*). A saída dos sinais de referência são conectados mediante um sistema digital ao bloco dos amplificadores de potência. Os blocos dos amplificadores de potência podem ter



arquiteturas formadas por chaves IGBT ou transformadores de potência e de corrente. Dessa forma, são gerados os sinais e aplicados aos relés. A saída de tensão e de corrente são medidas na entrada do relé pelo bloco de aquisição de dados. Estes são compostos de vários sensores com dinâmica de resposta rápida, geralmente baseados em sensores de corrente de efeito Hall e sensores de tensão resistivos.

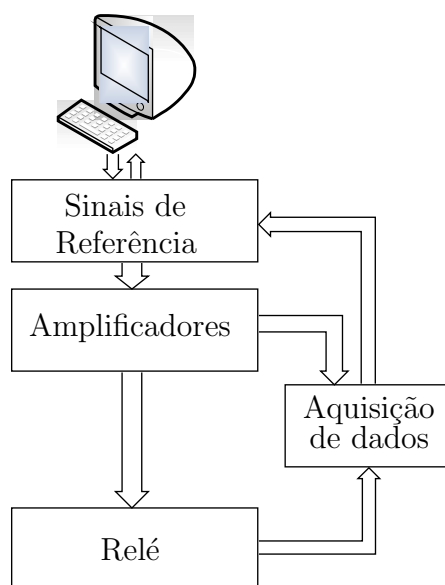


Figura 2.1: Diagrama de blocos de um teste de relé.

Os amplificadores de tensão e de corrente foram evoluindo constantemente devido à disponibilidade no mercado no uso de relés digitais. Atualmente são encontradas malas de teste ou “caixas de testes” proprietários como os da OMICRON, PONOVO e DOBLE (OMICRON, 2013) como mostrado na Figura 2.2. Algumas destas caixas de testes disponíveis no mercado tem características que geram saídas de tensão e corrente de 50/60Hz e outros que conseguem gerar sinais com frequências fundamentais de até 3kHz. Os custos desses aparelhos são maiores quanto maior for a frequência que eles podem gerar. Na operação dos dispositivos de proteção, a depender da aplicação dos relés de sobrecorrente e sobretensão, somente são necessários testes dos relés com sinais de frequência fundamental. Mas quando são realizados testes em relés de distância e relés de sobrecorrente direcionais, é necessária a geração de sinais que incluam a simulação de transitórios, já que os valores dos amplificadores vão permitir a medição do ângulo de defasagem entre a tensão e corrente, e dessa forma, medir a impedância da rede (Calabrese, 1936; Oliveira and Sato, 2010). Uma topologia usada para conexão de relés de distância é mostrada na Figura 2.3. Na figura, observa-se que as três fases das tensões são medidas bem como as três correntes de fase. Sendo que com estes valores de tensão e de corrente é possível ter o valor da impedância por fase. O uso de transformadores de instrumentos é devido ao fato de que tensões e correntes muito elevadas não podem ser aplicadas ao relé.

As tensões elevadas são reduzidas mediante o uso de um transformador de potencial (TP) com relação de tensão abaixadora, para que assim possa ser aplicada a entrada do relé. Da mesma forma, correntes elevadas são reduzidas com um transformador de corrente (TC) para níveis padronizados e em baixa tensão, tornando aceitável as entradas dos relés.



Figura 2.2: Caixa de teste de relé OMICRON, PONOVO e SEL.

Como exposto, no mercado é encontrada uma variedade de equipamentos para testes de relé que comumente são chamados de caixas de testes (Oliveira and Sato, 2010; OMICRON, 2013). Estas caixas de teste diferem em suas características de fabricante para fabricante, sendo que, por exemplo, uma caixa de testes da OMICRON modelo CMC 356 fornece tensões de 4x0-300V (quatro saídas de tensão variáveis na faixa de 0 a 300V), 3x0-300V, 1x600V e correntes de 6x0-12.5A, 3x0-25A, 1x0-75A, com precisão de erro de saída inferior a 0,015%, gerando harmônicos de frequências de até 1kHz. Outro modelo encontrado, do fabricante PONOVO, modelo S40A, tem a característica de que fornece tensões de 3x0-150V, 1x0-300V, DC de 1x0-300V e correntes de 3x40A, com frequência desde DC até 40-100Hz, com exatidão de erro inferior a 0,16% (SEL-AMS, 2014)(OMICRON, 2013).

Os amplificadores encontrados no mercado para testadores de relé tem uma estrutura tipo “caixa preta”, devido ao seu uso comercial. Um interessante exemplo encontrado na literatura, e destinado ao uso em ambiente educacional, foi desenvolvido em (Pires et al., 2008). Todavia, tal ambiente foi descrito de forma sistêmica, sem o detalhamento e análise de projeto dos

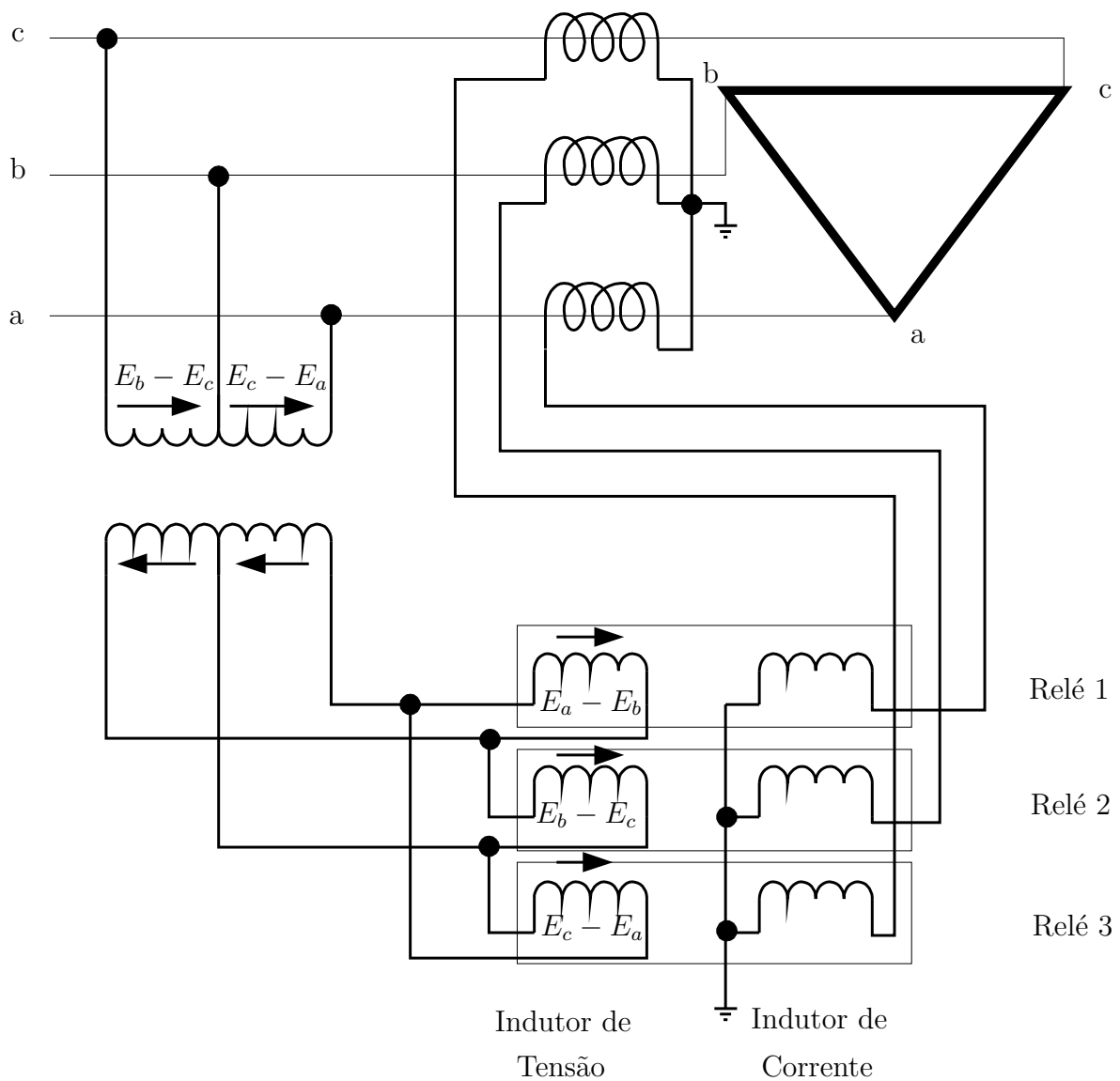


Figura 2.3: Conexão típica de um relé de distância.

amplificadores de corrente e de tensão. É observado que, até onde sabemos não há na literatura a apresentação e análise de topologias de circuitos descrevendo esses amplificadores. Entretanto, já existem disponíveis amplificadores comerciais proprietários que são utilizados também em RTDS (Lee et al., 2011; Liu et al., 2011; Lee et al., 2002).

Para realizar estudos mais complexos em sistemas de testes de relés de proteção e em diferentes tipos de aplicações em proteção de sistemas de potência, é necessário embarcar algoritmos que incluam uma determina sequência de faltas. Isto pode ser conseguido mediante a análise com um simulador de sistemas de potência em tempo real baseado num RTDS. A Figura 2.4 mostra o diagrama para o uso de um RTDS num teste de relé de sobrecorrente. Este sistema possui uma realimentação em laço fechado entre um programa com interface gráfica de

simulação transitória RSCAD no computador. Neste software são gerados os diferentes sinais de falta que serão aplicados ao relé. O programa além de permitir, de uma forma gráfica, gerar as diferentes faltas a serem aplicadas ao relé, permite, ao mesmo tempo, mediante um protocolo de comunicação externo junto ao RTDS, analisar o relé e ter um diagnóstico em tempo real. A característica que deve ser considerada junto ao RTDS é que além da interface com o computador, este requer amplificadores de tensão e de corrente, que geralmente são outros componentes externos ao RTDS e a depender da aplicação junto ao fabricante de RTDS. O RTDS também pode ser conectado com amplificadores proprietários fabricados por outras empresas, o que permite, desta forma, avaliar não somente relés de tensão e corrente, como também os diferentes tipos de relés e algoritmos com sinais de faltas mais complexos produzidos na rede.

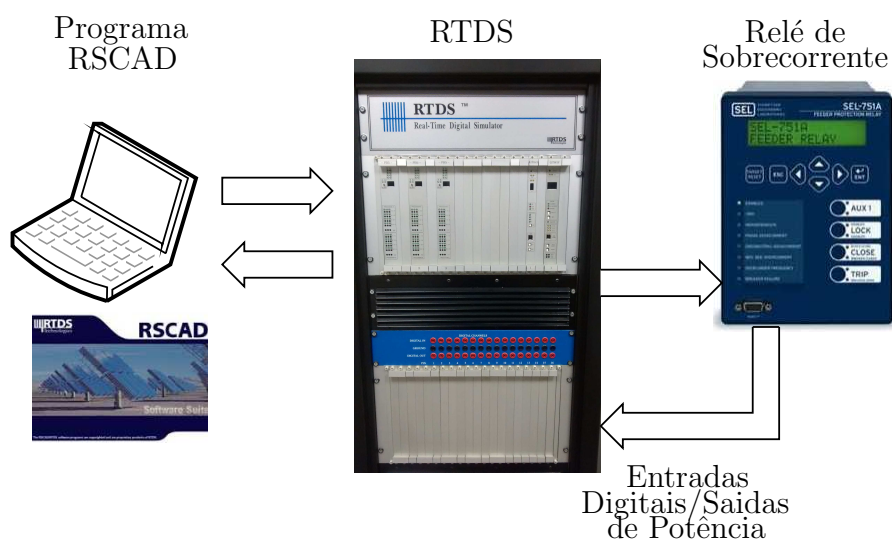


Figura 2.4: Conexão em laço fechado usando RTDS.

Com as caixas de teste e os RTDS, também é possível realizar testes *End-to-End*, um teste geral do sistema por meio do qual se verifica a operação de mais de um relé ao mesmo tempo. Dois relés são colocados na rede, um no ponto A e outro em um outro ponto B para que sejam verificados os desempenhos quando estes estiverem conectados na rede elétrica. O teste *end-to-end* proporciona uma simulação de relés conectados na rede para uma falta real, permitindo assim a realização de um teste prévio do sistema elétrico antes de colocá-lo em serviço. Este teste requer um conhecimento mais profundo do funcionamento do equipamento de teste (tempos de resposta). Para este tipo de testes, os programas e a interface de simulação transitória fazem com que estas tarefas sejam realizadas de uma forma mais simples. Num teste de um sistema de proteção “*end to end*”, é realizado mediante o uso de um GPS (*Global Position System*), nesta conexão, os tempos devem ser sincronizados, para que assim umas faltas reais possam ser testadas. Todas as caixas de teste são sincronizadas pelo GPS. Para este propósito as caixas

de testes possuem uma porta de comunicação especial com o GPS, por onde estas caixas são sincronizadas simultaneamente para testar uma situação real (Liu et al., 2011; Oliveira and Sato, 2010).

O monitoramento de vários relés, para o controle dos instalados nas redes elétricas, subestações, instalações elétricas e outras aplicações, que envolvam circuitos e que usam energia elétrica é feito mediante um protocolo de comunicação via ethernet para que o conjunto de relés conectados possa ser acessado. Todo este processo é realizado de acordo com a norma IEC 61850 que refere os ensaios e testes de relés à conexão de dispositivos eletrônicos inteligentes (IEDs), sendo que a referida norma rege a proteção, o controle e acesso a funções de um relé de proteção. A norma em comento, como descrita em (Liu et al., 2011), descreve que, para a comunicação e o controle dos relés, o envio de dados é realizado mediante mensagens *multicast* tipo GOOSE (*Generic Object Oriented Substation Event*) que levam informações entre IEDs ou mensagens *unicast* tipo MMS (*Manufacturing Message Specification*) para informar o status de um determinado equipamento. Estas mensagens usam um protocolo do modelo tipo UDP e TCP de comunicação segura entre equipamentos seja analógicos ou digitais. Desta forma, permitindo ter um controle dos diferentes relés conectados à rede elétrica (Sun and Redfern, 2009; Zhang and Nair, 2008).

### 2.3.1 Simuladores de Sinais Transitórios

A procura de ter uma análise dos relés de proteção com muito mais detalhes, isto devido à complexidade das redes elétricas e da importância do sistema de fornecimento e sua interligação com outros sistemas, fez surgir simuladores de transitórios. Os simuladores permitem gerar formas de onda em regime permanente e transitórios com bastante precisão. Uns dos primeiros *softwares* de simulação de transitórios foram o TNA (*Transient Network Analyser*) e o simulador HVDC (*High Voltage Direct Current*) (Kim et al., 2009). Estes eram analógicos de tamanhos grandes, bastante caros e ainda eram restritos aos fabricantes, empresas concessionárias de energia elétrica de grande porte e a alguns laboratórios de pesquisa. A vantagem destes simuladores era que podiam ser usados em tempo real e interagir com o relé em teste. Em particular, o TNA permitia a conexão do controle de *hardware* e *software* associado com FACTs (*Flexible Alternating Current Transmission System*) e transmissão HVDC. Na década dos 90, devido a seu alto custo e requerimento de manutenção dos TNAs e modelos HVDC foram desaparecendo, e outro tipo de simuladores digitais em tempo real com custos mais baratos (Arrillaga and Watson, 2003) foram aparecendo. Assim, surgiram os simuladores de sinais transitórios digitais que podiam ser separados em dois tipos: o simulador digital de reprodução e o simulador em tempo real. O simulador de reprodução usa saídas *off-line* de um programa de transitórios eletromagnéticos, essas saídas digitais são convertidas em sinais

analógicos que após serem amplificados em níveis adequados ao dos relés, são aplicados aos relés em teste. Um *software* de reprodução muito conhecido que surgiu também nesta década é o ATP-EMTP, usado para a simulação de sinais transitórios eletromagnéticos, eletromecânicos e de sistemas de controle em sistemas elétricos polifásicos de potência. Este programa é usado para obter os sinais transitórios e ser armazenados num formato de arquivo de faltas COMTRADE e assim, gerados na saída do computador para serem conectados aos amplificadores de potência (Liu et al., 2011).

### 2.3.2 Características da Entrada dos Relés

Como discutido anteriormente, os relés de proteção são usados para proteger uma grande variedade de componentes de sistemas de potência, inclusive combinações destes, para diferentes tipos de faltas. Assim, o projeto de relés varia dependendo da aplicação. Os mesmos devem estar adaptados aos componentes que se deseja proteger e tipo de defeito que se quer detectar. Os *hardwares* dos relés a depender da aplicabilidade podem variar desde relés eletromecânicos aos baseados em microprocessadores. Os sinais de corrente e tensão usados num teste são capazes de gerar tensões numa determinada faixa de magnitude e frequência e em uma determinada potência máxima, alguns valores típicos em relés de proteção são os dados seguintes (SEL, 2014):

- Impedância das entradas de tensão  $\gg 10k\Omega$
- Entrada de tensão 127/220  $V_{rms}$
- Entrada de corrente 0-5 A
- Impedância do Burden de corrente  $< 1\Omega$

## 2.4 Amplificadores para Testes de Relé

Para os testes de relé, como descrito em Pires et al. (2008), um sistema para testes de relé deve medir o desempenho dos relés e possível falta de operação. Na Figura 2.5 é mostrado um diagrama de blocos para o uso de amplificadores de tensão e de corrente em testes de relés mediante a utilização de *software* num servidor web. Neste é utilizado um servidor web de tal forma a reduzir custos na implementação de amplificadores e de um laboratório de sistemas de potência. Laboratórios de esta natureza á vem sendo utilizados em alguns centros de estudo que

promovem este tipo de testes via acesso-web mediante um servidor conectado aos amplificadores e os relés, os quais poderiam ajudar e complementar o aprendizado teórico de estudantes. No trabalho descrito em Pires et al. (2008), uma topologia para testes de relé foi apresentada, mas ainda com limitações na geração de sinais com frequências de 50/60Hz, sem o detalhamento da estrutura interna, cálculo de parâmetros do filtro de saída, nem controlador com análise a respeito da estabilidade dos amplificadores na geração de sinais para testes de relé. A topologia apresentada em Pires et al. (2008) mostra que, para a geração de sinais de referência, podem ser usados arquivos gerados em MATLAB ou em programas que emulem transitórios e faltas, desta forma realizar os respectivos testes.

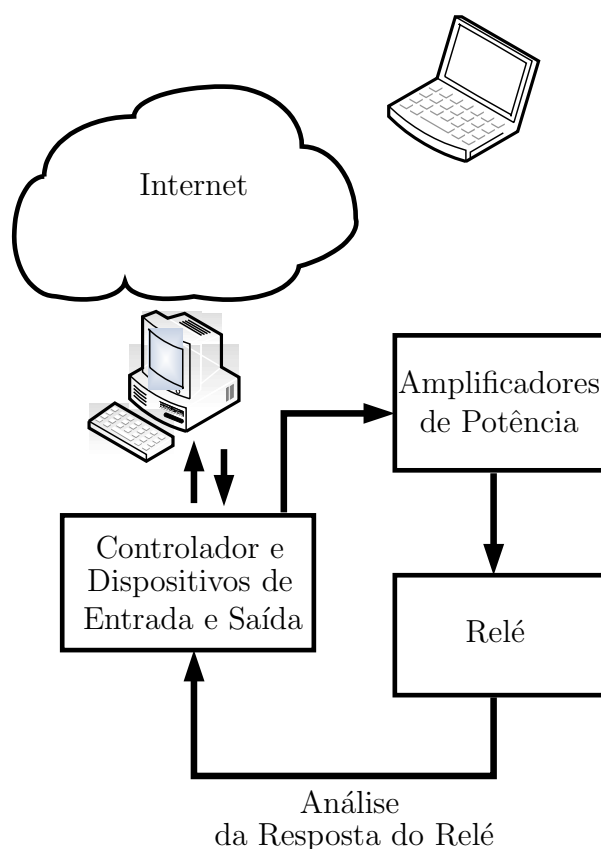


Figura 2.5: Diagrama de um sistema de teste de relé com acesso via servidor Web.

Para a implementação dos amplificadores de tensão e de corrente para testes de relés de proteção, uma alternativa é o uso de transformadores de potência e transformadores de corrente, isto devido à propriedade dos transformadores em transformar sinais de um determinado valor em outro, mantendo a frequência, sendo que este tipo de amplificadores ainda limitados ao tamanho, resposta em frequência, ao peso, aos custos elevados e à baixa eficiência (Johnson et al., 2011). Uma alternativa é o uso de amplificadores de potência classe D como descrito em Pires et al. (2008) cuja topologia é mostrada na Figura 2.6. Esta topologia está composta de um inversor trifásico e do respectivo filtro passa baixa como mostrado. O filtro passa baixas de

tensão composto por um indutor e um capacitor LC e o filtro passa baixa de corrente composto por um indutor L.

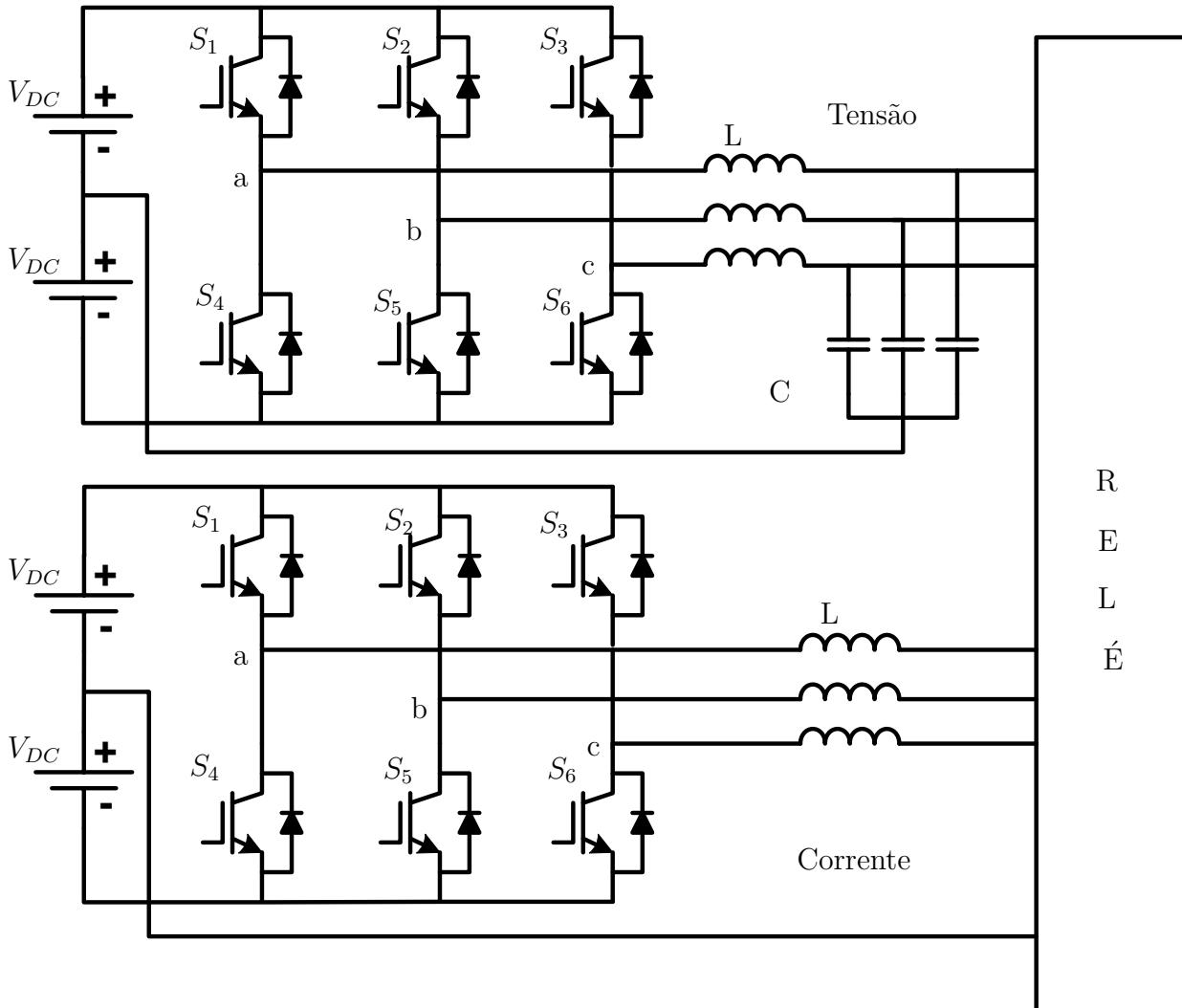


Figura 2.6: Diagrama do amplificador classe D de tensão e corrente.

Estas topologias de amplificadores classe D são encontrados em aplicações que envolvem UPS (*Universal Power Supply*) (Abdel-Rahim and Quaicoe, 1996; Ito and Kawauchi, 1995), inversores multiníveis (Al-Judi and Nowicki, 2013), inversores trifásicos (Huerta et al., 2010; Jacobina et al., 2001), fontes de energia programáveis de AC (Tzou et al., 1997), etc. Estes amplificadores usualmente requerem algum tipo de controlador na sua implementação a exemplo de controlador por deslizamento (Curkovic et al., 2013), controle repetitivo (Tzou et al., 1997), controle adaptativo (Escobar et al., 2007), controle deadbeat (Kukrer and Komurcugil, 1999), controle robusto (Willmann et al., 2007) ou um controle clássico pode ser usado.

Estes controladores são encontrados em aplicações de sistemas em frequências de 50Hz e 60Hz, por exemplo. O controlador em modo deslizante, mencionado anteriormente, é uma técnica também conhecida que apresenta robustez (Curkovic et al., 2013; Oucheriah and Guo,



2013) e é usada em aplicações de sistemas que apresentam conversores chaveados com cargas não lineares, sistemas robóticos, sistemas de potência, motores elétricos e no controle de veículos aéreos (Zhang and Zheng, 2014). Este controlador tem a característica de produzir uma distorção harmônica reduzida devido ao controle realizado com chaveamento em alta frequência.

O controle do tipo repetitivo descrito em (Jiang et al., 2012) foi originado do princípio de modelo interno e é conhecido como uma solução efetiva para a rejeição de erros periódicos num sistema dinâmico. A ideia principal deste controlador é incorporar um modelo interno modificado para uma construção apropriada de um laço de controle com poucas unidades de atrasos de tempo. O controlador repetitivo é projetado para o controle de tensões e frequências constantes e são amplamente usadas em conversores DC/AC, onde a natureza periódica dos conversores faz o controle repetitivo (Zhang et al., 2014). Técnicas como controle adaptativo também são usadas em aplicações que envolvem conversores DC/AC e AC/DC, cujo controle é feito variando à frequência de chaveamento devido ao fato deste controlador primeiro se adaptar ao modelo da planta, isto por que a carga, mesmo sendo linear, não é conhecida (Giraldo and Garces, 2014).

O controle deadbeat também é usado em aplicações em inversores, nos quais este tipo de controle é usado em razão da facilidade de atuar em sistemas que apresentam cargas não lineares e onde o atraso computacional devido ao processador usado pode ser compensado (Kukrer and Komurcugil, 1999).

### 2.4.1 Controladores Para Conversores DC/AC

São diferentes tipos de controladores encontrados para aplicações em 50/60Hz como descrito anteriormente e uma grande variedade de aplicações. Na literatura são encontrados controladores em que a variável controlada é a corrente, tensão ou outra grandeza que dependa da corrente ou tensão, etc. Todos estes projetos de controle requerem de um conhecimento prévio como linearidade, não-linearidade da variável a ser controlada. Nestes sistemas de controle, a depender da variável a ser controlada, o controlador é projetado para garantir o valor de saída desejada. Sendo assim, numa análise também devem ser consideradas as perturbações. Devido à necessidade de seguir referências de sinais senoidais para o controle das chaves inversoras DC/AC devem ser conhecidos também às técnicas de controle das chaves IGBT do inversor. Na literatura são encontradas algumas técnicas para o controle destas chaves baseados na comparação de sinais de referência e um sinal gerado internamente. Assim é descrita uma técnica muito usada.

#### Modulação por Largura de Pulsos

Uma maneira de obter os sinais senoidais é mediante a Modulação por Largura de Pulsos PWM (*Pulse Width Modulation*), isto é obtido comparando um sinal de referência (sinal a ser

gerado) com um sinal triangular simétrico (portadora), cuja frequência de portadora determina a frequência de chaveamento das chaves IGBT. É recomendável que o sinal da onda triangular seja superior em frequência ao da onda do sinal de referência em, no mínimo, 10 vezes, para que o sinal de referência seja recuperado corretamente através de um filtro passa baixa. A largura do pulso de saída, depois da comparação do sinal de referência com a portadora triangular, será proporcional à amplitude do sinal de referência (Mitchell, 1980).

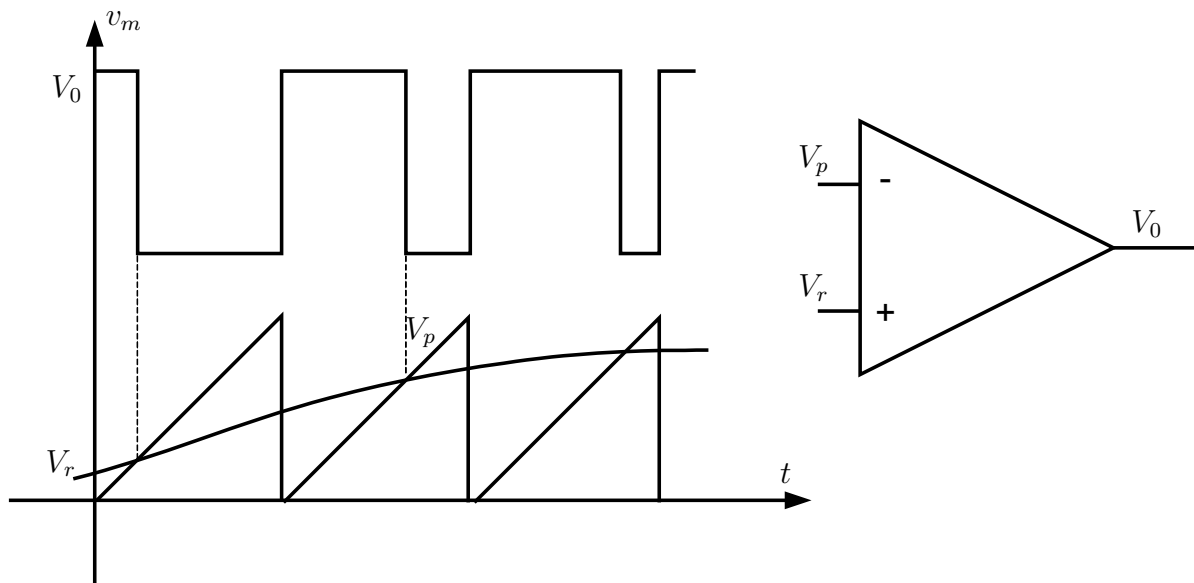


Figura 2.7: Modulação por largura de pulso.

A Figura 2.8 mostra a modulação de uma onda senoidal produzindo uma tensão com dois níveis de saída, com a comparação de um sinal de onda portadora e um sinal de onda modulante dada pela referência.

### Espectro Harmônico da Modulação por Largura de Pulsos

Em muitas aplicações é necessário realizar uma análise do espectro harmônico de um sinal gerado pelo uso da modulação por largura de pulso. Num sinal de uma portadora triangular que é comparado a um sinal contínuo uma análise espectral do sinal de saída pode mostrar que, no espectro de frequências, pode apresentar sinais múltiplos da frequência do sinal de referência, tornando o sistema de controle mais complicado, requerendo tempos de amostragem maiores do sinal de saída. Para realizar uma análise espectral de uma combinação de sinais, deverá ser escolhido um sinal como referência, e assim é feita à análise da distorção harmônica referente a essa frequência e aos múltiplos de frequência. Esta taxa de distorção harmônica THD (*Total Harmonic Distortion*) é a relação entre os valores eficazes das componentes harmônicas e a corrente fundamental, e pode ser calculado pela expressão dada por:

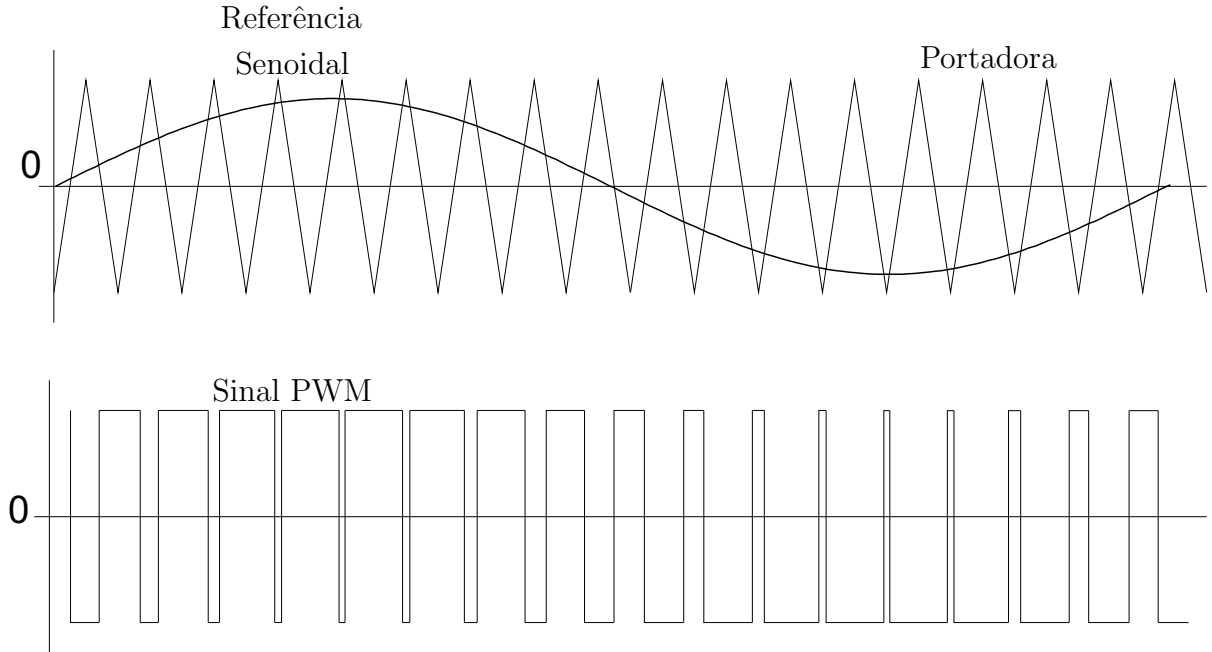


Figura 2.8: Saída PWM de dois níveis com referência senoidal.

$$THD = \frac{\sqrt{\sum_{n=2}^{\infty} f_n^2}}{f_1} \quad (2.1)$$

sendo  $f_n$ , as componentes harmônicas do sinal e  $f_1$  a componente fundamental.

## 2.4.2 Projeto do *Hardware*

### Projeto do Filtro Passivo LC

O projeto do *hardware*, para o desenho dos amplificadores de tensão e de corrente, envolve desde a seleção da frequência de chaveamento dos IGBTs à indutância  $L$ , material do núcleo da bobina e capacitância do filtro. Em um projeto, é necessário ter um valor ótimo para os componentes, conseguindo indutores que tenham um tamanho menor, reduzindo o custo do inversor. Os inversores devem ser projetados de acordo com as perdas devido à frequência de chaveamento e ao limite que a frequência de chaveamento que os inversores podem suportar. O indutor deve ser projetado de acordo com a seguinte relação:

$$LI_x I_{rms} < k_{cu} J_{rms} B A_{nucleo} A_w \quad (2.2)$$

na qual  $L$  é a indutância,  $I_x$  a corrente máxima no indutor,  $I_{rms}$  é a corrente no indutor em RMS,  $J_{rms}$  é a densidade de corrente,  $k_{cu}$  é o fator de preenchimento do cobre,  $B$  é o valor da máxima densidade de fluxo do material do núcleo,  $A_{nucleo}$  é a área da seção do núcleo e  $A_w$

é a área do enrolamento. Na equação 2.2 a parte da direita representa as características da geometria do núcleo, dos enrolamentos e materiais do núcleo e do enrolamento, que pode ser calculado das folhas de dados do núcleo usado e os enrolamentos. Para o cálculo da indutância, a corrente máxima do *ripple* do indutor ocorre no 50% do *duty cycle*  $D$  do sinal da frequência de chaveamento. Assim o valor do ripple da indutância na figura 2.9 será dada por:

$$L = \frac{V_{DC}}{2f_{sw}\Delta i_L} \quad (2.3)$$

sendo  $V_{DC}$  é a tensão de alimentação do inversor,  $\Delta i_L$  é a corrente máxima de ripple. A Figura 2.9 mostra o valor médio da corrente e o ripple da corrente representado por  $\Delta i_L$  que pode ser determinado pela equação 2.3.

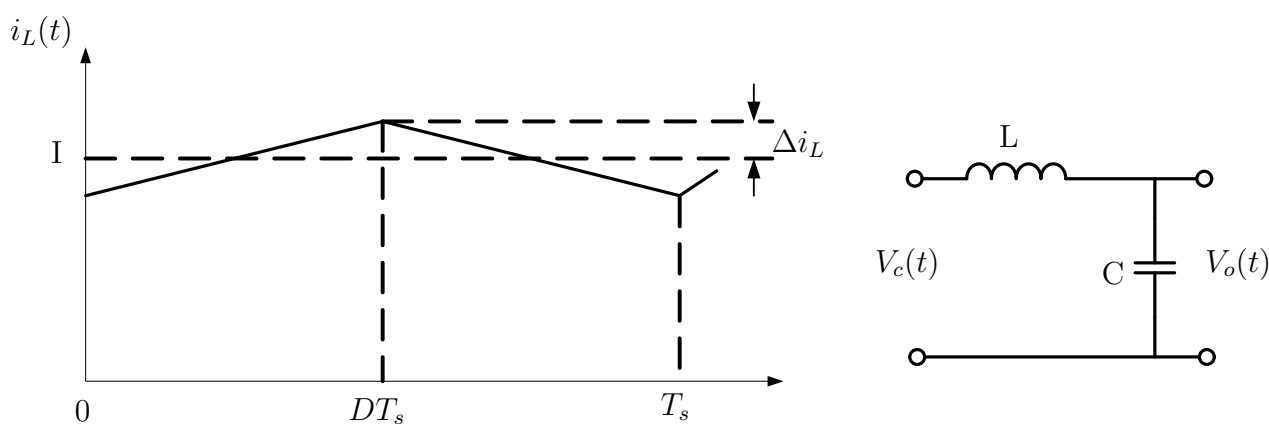


Figura 2.9: Representação do ripple de corrente para o calculo de  $\Delta i_L$ .

Quando é necessária uma análise da tensão no indutor, deve-se sempre lembrar que, este valor não é um valor escalar e sim um valor fasorial.

$$V_L = V_c \angle \theta_1 - V_o \angle \theta_2 \quad (2.4)$$

sendo  $V_c \angle \theta_1$  a tensão de saída do inversor e  $V_o \angle \theta_2$  a tensão de saída no relé. Na frequência de chaveamento a impedância da indutância do filtro será maior que a da capacitância  $X_L \gg X_c$  já que para frequências altas, a impedância do capacitor é praticamente um curto. O valor do capacitor do filtro passivo pode ser calculado de acordo com a frequência de corte do filtro.

## Projeto do Inversor

O inversor converte tensão contínua em tensão alternada. Estes conversores realizam a conversão de potência e esta relacionada com a capacidade de bloqueio de tensão e de condução das chaves utilizadas. Quando são necessárias, tensões e correntes maiores podem ser realizadas associações de inversores em série ou paralelo das chaves. Numa associação paralela é necessário garantir

a equalização da corrente. No caso da associação serie, as tensões devem ser equilibradas. Estas associações não são fáceis de realizar e muitas vezes são compensadas com associações de resistores e componentes magnéticos.

Como dito, quando são necessários níveis de potência mais elevados como em sistemas de transmissão, pode ser necessário o uso de transformadores de instrumentação para serem adequados aos níveis de tensão requeridos. No projeto dos conversores de DC/AC, quanto maior for a frequência de chaveamento utilizada nos inversores, maior é a perda de energia nas chaves e menor o rendimento. Assim os inversores devem ser projetados operando com frequências de chaveamento não muito altas. Outra característica e desvantagem nos inversores, é que a redução da frequência de chaveamento incrementa o conteúdo espectral de sinais assim como diminui a qualidade do sinal gerado.

Para o inversor mostrado na Figura 2.10 de tal forma produzir tensões de três níveis, esta topologia poderá ser utilizada, sendo que serão realizadas várias combinações de tal forma a produzir  $V_{DC}/2$ ,  $-V_{DC}/2$  e 0. À medida que o número de chaves aumenta, o número de combinações de tensões também aumenta. Na tabela 2.1 é mostrada a combinação para este inversor de três níveis. Como mostrado para cada célula, também existem duas possibilidades para a geração do estado 1.

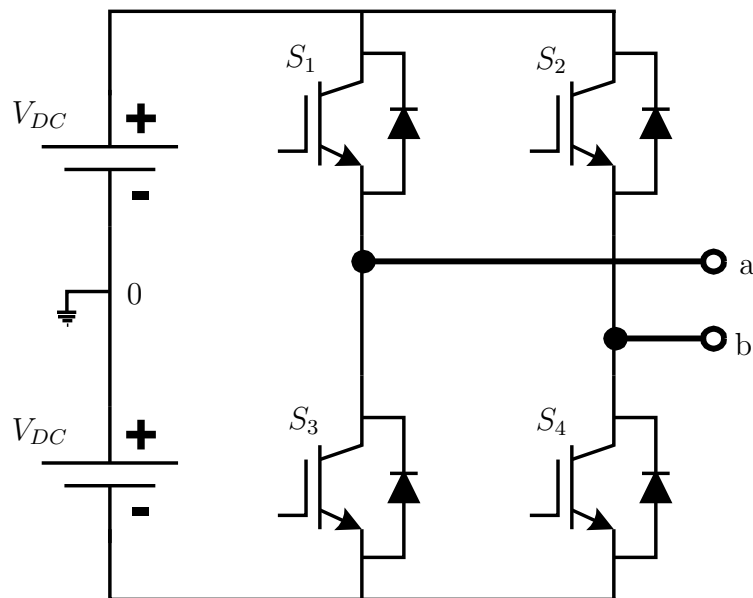


Figura 2.10: Topologia de um inversor a três níveis.

Para poder alcançar níveis de tensão e de potência ambos elevados, uma alternativa também é o uso de inversores multiníveis. O uso destes inversores faz com que sejam conseguidas tensões altas na saída do conversor. Em muitos casos não faz mais necessário o uso de transformadores para a adequação aos níveis de tensão. Sendo que num inversor multinível, o número de

Tabela 2.1: Tabela para a topologia de um inversor a três níveis

Estado de Saída	Estado das Chaves				Tensão de Saída
	$S_1$	$S_2$	$S_3$	$S_4$	Vab
0	0	1	1	0	$-V_{DC}/2$
1	1	1	0	0	0
1	0	0	1	1	0
2	1	0	0	1	$V_{DC}/2$

chaves controladas é maior e a capacidade de conversão de potência também. O uso destes inversores multiníveis permite obter sinais com boa qualidade operando com frequências baixas de comutação. O que permite a redução de componentes do filtro de saída, otimizando o sistema e diminuindo custos. Em contrapartida, também tem a desvantagem de que o custo do inversor é incrementado.

A Figura 2.11 mostra o diagrama de um conversor multinível com células em cascata simétricas de 5 níveis, como mostrado é possível construir um inversor multinível com associações de inversores monofásicos com barramentos de  $V_{DC}$  da mesma tensão. Esta configuração permite reduzir a frequência de chaveamento no circuito, assim como reduzir a distorção harmônica total na saída.

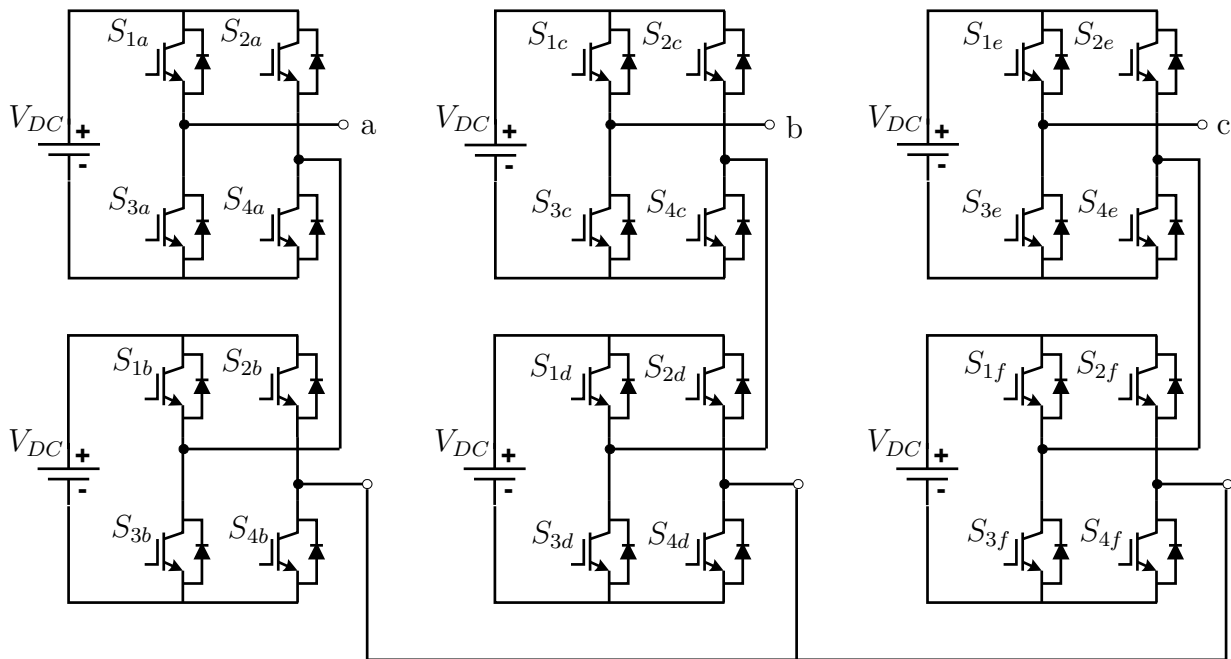


Figura 2.11: Topologia de um inversor a cinco níveis em cascata.

O conversor multinível em cascata, em sua configuração, é o que apresenta o menor número de componentes para a obtenção da mesma quantidade de níveis. Num conversor DC/AC, à medida que é incrementado o número de níveis, a quantidade de componentes auxiliares

aumenta, mas isso não acontece num inversor multinível em cascata devido a que não precisa de componentes auxiliares, mas este requer fontes de tensão  $V_{DC}$  isoladas uma das outras, uma para cada inversor. Ou seja, em aplicações onde é necessário na carga potência ativa, devem-se ter fontes isoladas de tensão.

## 2.5 Tipos de Controladores para Conversores DC/AC

Na continuação, são apresentadas topologias de controladores que podem ser usados em conversores DC/AC, onde correntes e tensões podem ser controladas por diversos projetos de controle, onde os níveis de histerese de corrente e tensão também são controlados. Uma topologia de controle baseada em equações de estado é apresentado. Esta é baseada na melhora da dinâmica do sistema bem como a melhora na resposta em tempo e frequência.

### 2.5.1 Controle Proporcional com Operação Indutiva

O circuito mostrado na Figura 2.12 , trata-se de um controlador que opera em malha fechada, ou seja, a variável controlada pode ser a tensão ou a corrente comparando com o sinal de entrada (referência). Neste controlador, a variável controlada é a corrente, que comparada com o sinal de referência estabelecido pela seguinte equação:

$$i_{ref} = \frac{1}{k} \int V_o(t) dt \quad (2.5)$$

sendo  $k$  uma variável que multiplica a variável de referência, e onde também esta pode representar uma impedância que pode ser sintetizada e  $V_o(t)$  a tensão na saída da carga.

Como mostrado na figura, o sinal de referência  $i_{ref}$  é comparado com a corrente nos terminais de saída da carga, gerando um sinal de erro. Os pulsos para as chaves semicondutoras são obtidos diretamente a partir da comparação de um sinal proporcional a este erro e a portadora triangular gerando pulsos PWM com frequência  $f_{sw}$ , este conversor gera na saída uma tensão  $V_c(t)$ . Onde os níveis de saída  $V_c(t)$  são controladas pelas chaves  $S_1$ ,  $S_2$ ,  $S_3$  e  $S_4$ . Na saída da tensão, na Figura 2.12, o valor  $V_o(t)$  é integrado para obter o valor de referência de corrente, esta integração pode ser uma tarefa complicada devido ao uso de um filtro de primeira ordem  $L$ , onde componentes de alta frequência ainda podem ser espalhadas, o que pode tornar o controle mais difícil. Outra característica do circuito é que, para altas frequências, a impedância  $L$  e  $L_s$  são altas. Assim em altas frequências, estas impedâncias podem ser superiores ao valor de  $R$ , o que faria um divisor de tensão entre as duas impedâncias. A redução das componentes espectrais de alta frequência melhorando a qualidade do sinal gerado poderia ser feita incrementando a ordem do filtro passa baixa na saída do inversor.

As componentes de alta frequência sempre serão um problema e estas são maiores quando

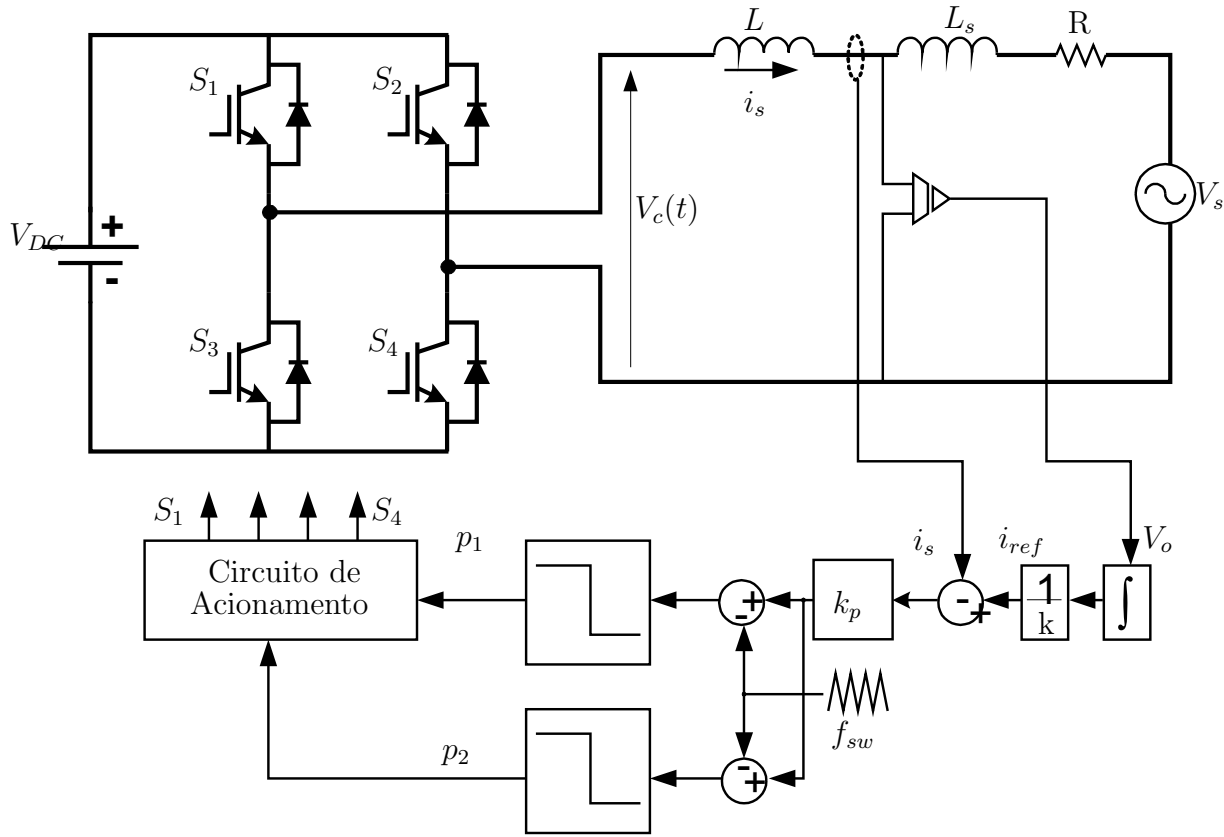


Figura 2.12: Controlador proporcional com inversor em 2 níveis e operação indutiva.

a relação entre  $L_s$  e  $L$  for maior. Portanto,  $L$  deve ser escolhido de tal forma que seja de um valor muito maior que  $L_s$ . Desse modo, é possível ter uma ação de filtragem boa, desta forma também na aquisição do sinal num intervalo de um período de tempo, é possível ter um sinal com boa qualidade.

O valor deste filtro  $L$  não pode ser escolhido arbitrariamente alto porque se este é escolhido alto terá um peso maior, tamanho maior, bem como o incremento da tensão DC que alimenta as chaves do inversor deverá ser maior. Isto deve gerar as tensões necessárias de tal forma a impor a variação de corrente requerida pela ação de controle. Devido a estas grandes variações na corrente, o sinal do sensor utilizado deve ser corretamente amostrado no tempo para gerar o sinal de realimentação de controle, assim garantindo a corrente desejada. No entanto, um valor médio do sinal pode ser obtido mediante o uso de um filtro passa-baixas. Para o caso em que o controle de corrente em aplicações, onde tensões com componentes de frequência altas sejam requeridas, devem ser considerados os tempos de integração do microprocessador, o tempo de processamento e o tempo de atraso computacional bem como o tempo produzido pelo segurador de ordem zero.



### 2.5.2 Controle Proporcional com Operação Capacitiva

Na Figura 2.13 é mostrado um circuito onde a variável é similar a tensão num capacitor, sendo que aqui a variável controlada é a tensão de saída a qual é dada pela relação.

$$V_{ref} = \frac{1}{k} \int i_s(t) dt \quad (2.6)$$

sendo  $k$  o valor de uma variável que multiplica o valor da referência, este poderá ser um valor de capacitância a ser sintetizada. Deve-se ter em conta que um valor de impedância na carga  $L_s$  muito grande, deixará o circuito mais difícil de ser controlado como também explicado anteriormente. O funcionamento do circuito tem o mesmo princípio explicado anteriormente com a diferença de que o sinal de referência a ser controlado é a tensão.

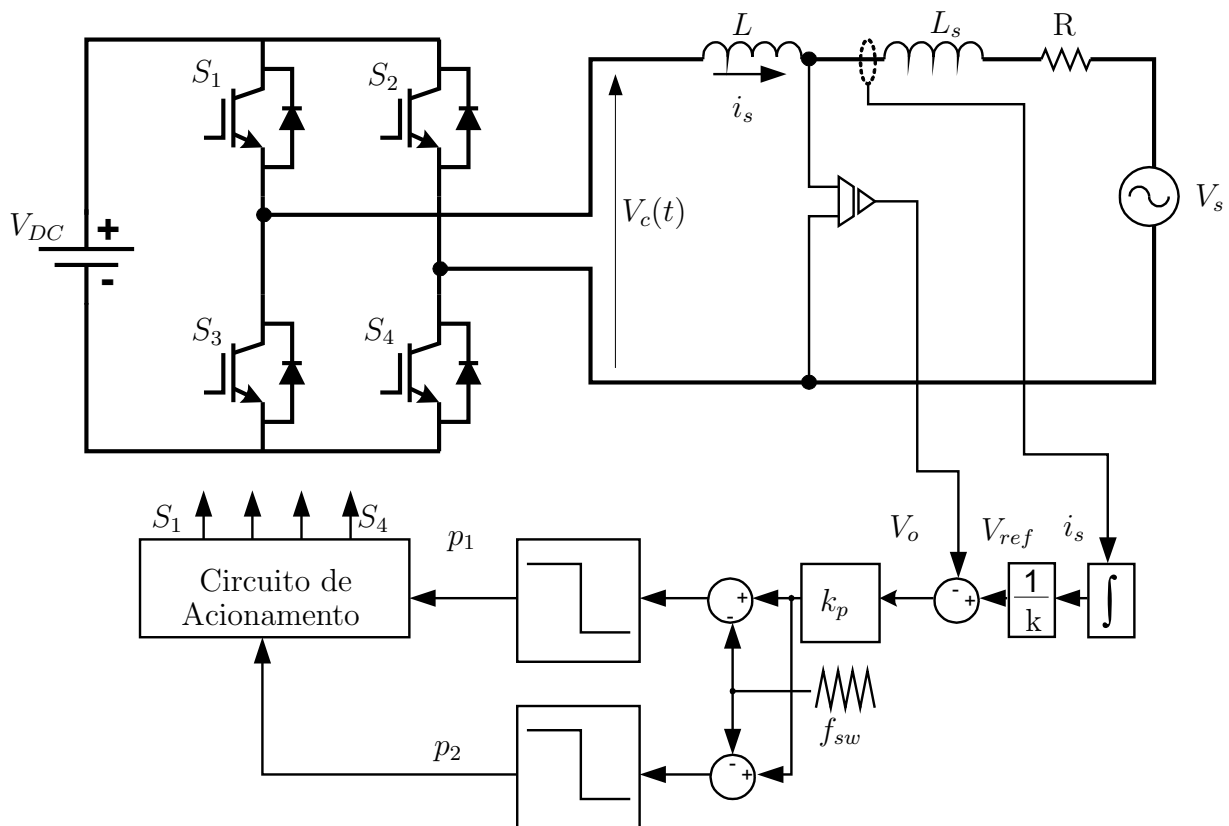


Figura 2.13: Controlador proporcional com inversor em 2 níveis e operação capacitiva.

### 2.5.3 Controle por Histerese

Quando é necessário ter o controle de uma faixa de amplitude de tensão e de corrente, pode ser usado também um circuito de controle por histerese onde, como mostrado na Figura 2.14, a variável a controlar é a histerese (ripple) e este deve ser mantido numa faixa constante de

$\Delta i_s$  como mostrado na figura, a variável a controlar é a corrente. Para o uso deste tipo de controlador é necessário que a dinâmica da planta seja lenta ou que a frequência de amostragem na aquisição do sinal seja alta. Note que para o controle por histerese não é usada uma portadora triangular, sendo que o controle da frequência de chaveamento que controla as chaves é variável, este chaveamento é conforme a necessidade da variação de uma determinada amplitude de ripple da corrente no tempo. Na topologia de um controle por histerese para o sinal de referência, por exemplo, é adquirida a tensão e esta integrada e calculada à corrente de referência. Esta corrente de referência faz com que o valor de  $\Delta i_s$  seja mantida num nível de tal forma que seja constante dentro de uma banda de amplitude chamada histerese. Outra desvantagem é que um valor de controle de histerese requer frequências de chaveamento altas e sempre estará relacionada à frequência de chaveamento com os valores de  $V_{DC}$  e  $-V_{DC}$ , o que dificulta muito a implementação em frequências de ordem superior. Esta implementação também será possível sempre que as chaves IGBTs do inversor suportem frequências de chaveamento altas.

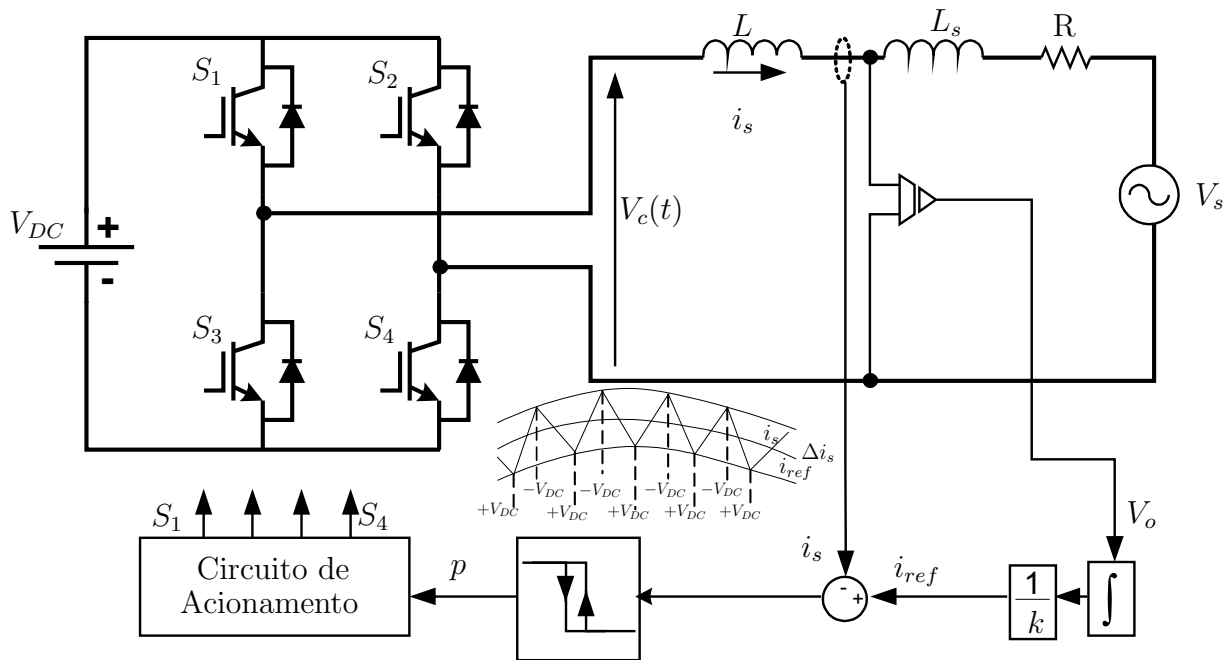


Figura 2.14: Controlador proporcional com inversor em 2 níveis da variação da histerese de corrente.

## 2.6 Controle por Realimentação de Estados

Outra topologia de conversores DC/AC, de modo a ter uma melhora da dinâmica do sistema foi proposta em Vilcanqui et al. (2012b) descrito na forma de equações de estado. Assim, a topologia do circuito inversor, filtro e carga para o controle da corrente e tensão, podem ser

descritos na forma de equações de estado:

$$\begin{aligned} \dot{x} &= Ax + Bu \\ y &= Cx + Du \end{aligned} \quad (2.7)$$

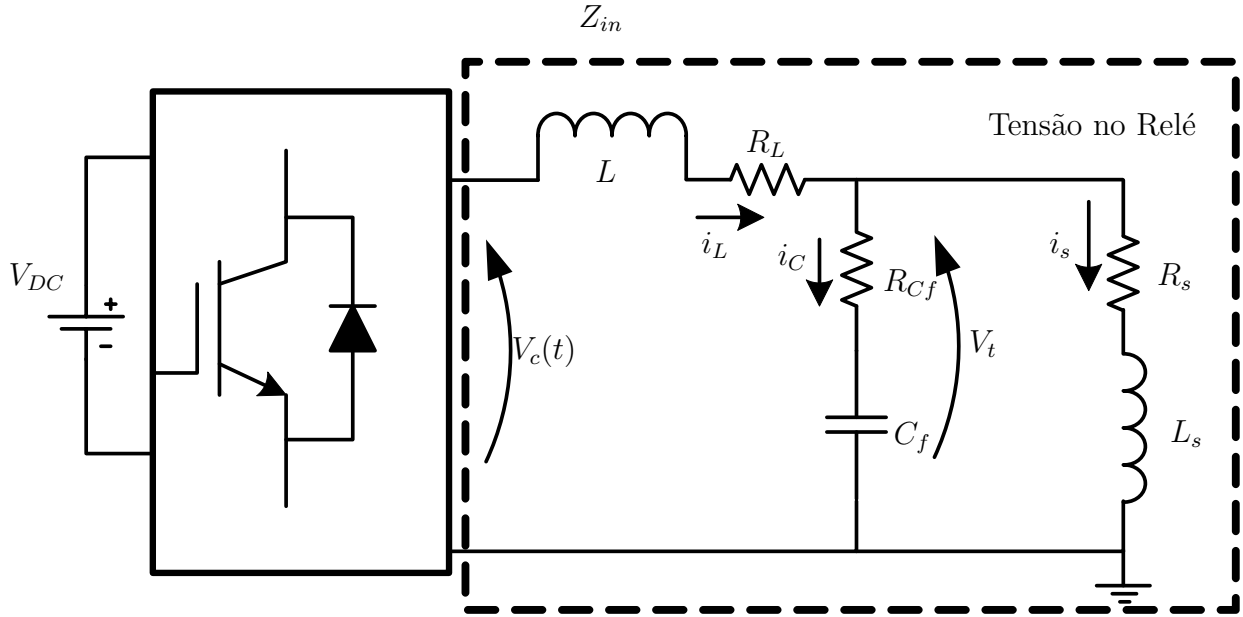


Figura 2.15: Topologia de um inversor monofásico para tensão.

A topologia analisada por equações de estado para um sistema monofásico de um inversor de tensão tem a estrutura mostrada na Figura 2.15, que consiste em um filtro  $LC$  e uma carga  $R_s$  e  $L_s$ . Para a análise efetuada nesta topologia, obteve-se um sistema de equações diferenciais que pode ser escrito na forma de equações de estado, como mostrado nas equações (2.8) e (2.9).

$$\frac{d}{dt} \begin{bmatrix} i_L \\ i_s \\ V_{cf} \end{bmatrix} = \begin{bmatrix} \frac{-(R_L + R_{Cf})}{L} & \frac{R_{Cf}}{L} & \frac{-1}{L} \\ \frac{R_{Cf}}{L_s} & \frac{-(R_{Cf} + R_s)}{L_s} & \frac{1}{L_s} \\ \frac{1}{C_f} & \frac{-1}{C_f} & 0 \end{bmatrix} \begin{bmatrix} i_L \\ i_s \\ V_{cf} \end{bmatrix} + \begin{bmatrix} \frac{1}{L} \\ 0 \\ 0 \end{bmatrix} V_c(t) \quad (2.8)$$

$$v_t = \begin{bmatrix} R_{Cf} & -R_{Cf} & 1 \end{bmatrix} \begin{bmatrix} i_L \\ i_s \\ V_{cf} \end{bmatrix} \quad (2.9)$$

As equações de estado expressas na equação (2.8) e (2.9), descrevem o comportamento do inversor amplificador de tensão. No modelo, é assumido que a frequência de chaveamento  $f_{sw}$  das chaves do inversor é muito maior que a frequência de sinal modulado  $V_{ref}$ . Assim, o sinal

$V_c(t)$  é fornecido por  $V_m \text{sen}(\omega t)$ . Sendo  $M$  o índice de modulação, resultando em

$$V_c(t) = MV_{DC} \text{sen}(\omega t). \quad (2.10)$$

A equação (2.10) indica que o valor médio substitui o efeito do processo de chaveamento por uma fonte de tensão senoidal de magnitude  $MV_{DC}$ , considerando que o índice de modulação é somente válido no intervalo linear de  $0 < M \leq 1,0$ . A impedância do modelo do inversor, juntamente com o filtro passivo  $LC$ , é expressa pela equação (2.11). Nesta equação, as resistências internas do filtro  $LC$  foram consideradas desprezíveis. Esta análise do valor da impedância é feita com o objetivo de se verificar o comportamento do sistema para uma determinada impedância do mesmo, isto porque a depender do valor desta impedância, este poderá produzir uma queda de tensão e defasagem no sinal a ser gerado, bem como a distorção harmônica maior para a geração de sinais (Abdel-Rahim and Quaicoe, 1996).

$$Z_{in} = \frac{X_{ls}X_c + X_l(X_c - X_{ls}) + jR_s(X_l - X_c)}{R_s + j(X_{ls} - X_c)} \quad (2.11)$$

Com a finalidade de garantir que a tensão aplicada na carga seja aquela da referência na entrada dos amplificadores de corrente e de tensão, foi realizada uma análise em laço aberto, já que, muitos distúrbios podem acontecer como: variações na entrada da fonte do inversor, perturbações no chaveamento e atenuações na carga. Assim, para ter um controle adequado do sinal que se quer sintetizar, foi projetado um controlador que realimenta o sistema mediante equações de estado, isto com o objetivo de ter um melhor controle da amplitude e da frequência do sinal de saída.

As equações de estado descritas em (2.8) e (2.9), em laço aberto do amplificador de tensão, podem descrever a função entre a entrada e saída, mediante a equação (2.12). Esta equação descreve o modelo do amplificador de tensão considerando as resistências internas do filtro  $LC$ :

$$\frac{v_t}{v_c} = G_{vc} = \frac{R_{Cf}C_fL_s s^2 + (R_s R_{Cf}C_f + L_s)s + R_s}{b_1 s^3 + b_2 s^2 + b_3 s + b_4} \quad (2.12)$$

na qual:

$$b_1 = LL_s C$$

$$b_2 = (R_{Cf}C_fL_s + R_{Lf}L_sC_f + LC_f(R_{Cf} + R_s))$$

$$b_3 = (R_{Cf}R_sC_f + L_s + C_f(R_{Cf} + R_s) + L)$$

$$b_4 = R_{Lf} + R_s$$

A Figura 2.16 mostra uma análise em laço aberto entre a tensão na saída na carga e a tensão da saída do inversor como descrito em Vilcanqui et al. (2012b) e Abdel-Rahim and Quaicoe (1996). Nesta Figura, é realizada uma avaliação da resposta em frequência para uma

determinada impedância de carga e esta fica limitada por um filtro LC com uma determinada frequência de corte. Na Figura, é mostrada uma análise para valores em que o laço apresenta uma resposta plana na banda de passagem até 100Hz e sem defasagem. Mostra-se também que o filtro apresenta um pico de ressonância que possui um ganho muito alto com uma defasagem brusca na frequência de corte, os valores usados para os parâmetros para a análise do circuito na forma de equações de estado são dados como  $L = 3,257mH$ ,  $C_f = 34\mu F$ ,  $R_{Cf} = 0,096\Omega$ ,  $R_L = 0,5\Omega$ ,  $L_s = 0,1575H$  e  $R_s = 120,4\Omega$ .

$$\frac{V_o(t)}{V_c(t)} = \frac{(s + 306372)(s + 764.44)}{(s + 97.69 + 3033.22i)(s + 97.69 - 3033.22i)(s + 752.64)} \quad (2.13)$$

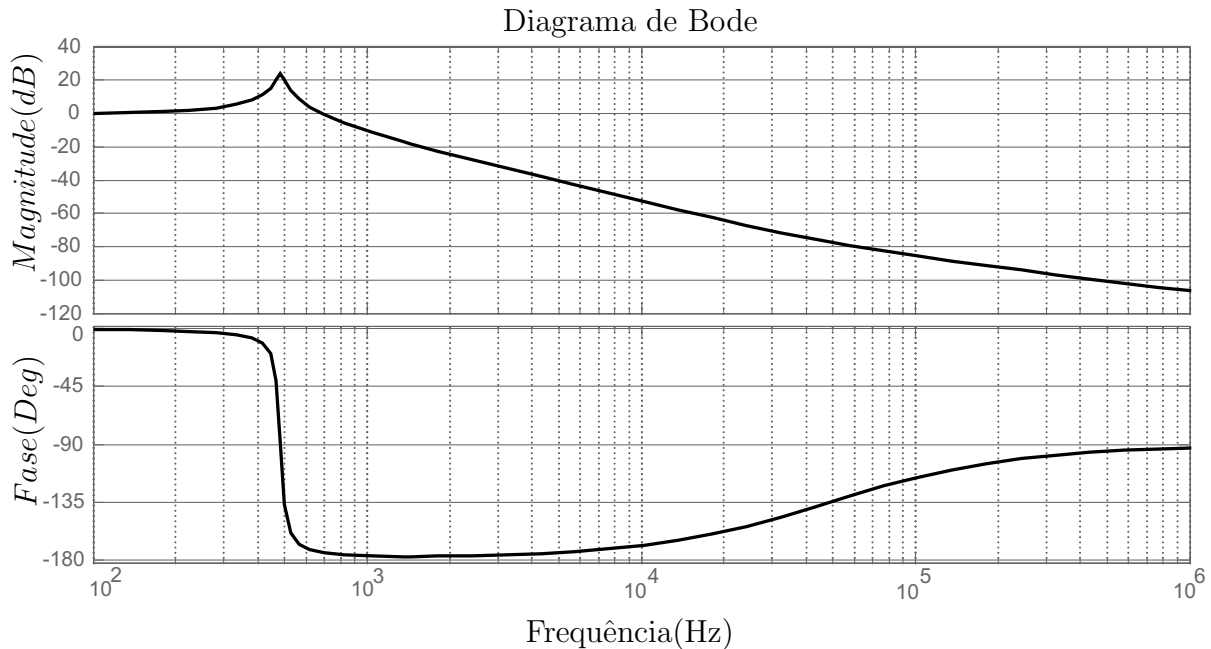


Figura 2.16: Resposta em frequência em laço aberto para a forma por equações de estado.

Dessa maneira é feita uma estratégia de controle da tensão de saída  $V_o(t)$  a partir da tensão controlada  $V_c(t)$ . Isto pode ser feito estabelecendo-se uma realimentação dos estados do sistema através de um vetor de ganhos  $k$  como mostrado na Figura 2.17. Este valor de realimentação permite alterar a localização das raízes da equação característica do sistema. Assim, os pólos do sistema são realocados e os zeros são mantidos constantes não sendo alterados. Com a realocação dos pólos, é possível cancelar alguns zeros do sistema minimizando os efeitos na dinâmica do sistema. Desta forma, torna-se o sistema mais eficiente. Na Figura 2.17 o valor de  $k_g$  é necessário para fazer com que o ganho em malha aberta entre a tensão de referência e a tensão de saída  $V_o(t)$  seja 1 na frequência fundamental (frequência de referência). O valor de  $k$  que realimenta o sistema é dado por:

$$k = \begin{bmatrix} k_1 & k_2 & k_3 \end{bmatrix} \quad (2.14)$$

Outra característica dos pólos realocados é que eles devem estar alocados numa frequência suficientemente alta para evitar defasagem na referência. Também tem a desvantagem de que quanto maior for a frequência em que os pólos são alocados, menor será a ação de filtragem realizada. Como consequência, a tensão de referência do conversor pode apresentar componentes residuais do ruído de alta frequência, em aplicações de inversores multiníveis, o ruído de alta frequência pode causar comutações extras provocando aumento da dissipação de potência, e em alguns casos a queima de semicondutores. Num conversor monofásico deve ser evitado ao possível o ruído em alta frequência no sinal de referência, devido a que este ruído pode causar impacto no aumento no consumo da potência dissipada nas chaves do inversor.

Uma vez calculados os valores de  $k$ , a nova localização dos pólos mudará a dinâmica do sistema, ou seja, determinará quão rápido a tensão de saída segue a tensão de referência. Como o sinal de referência é senoidal, os pólos devem ser alocados em frequências bem maiores que a fundamental.

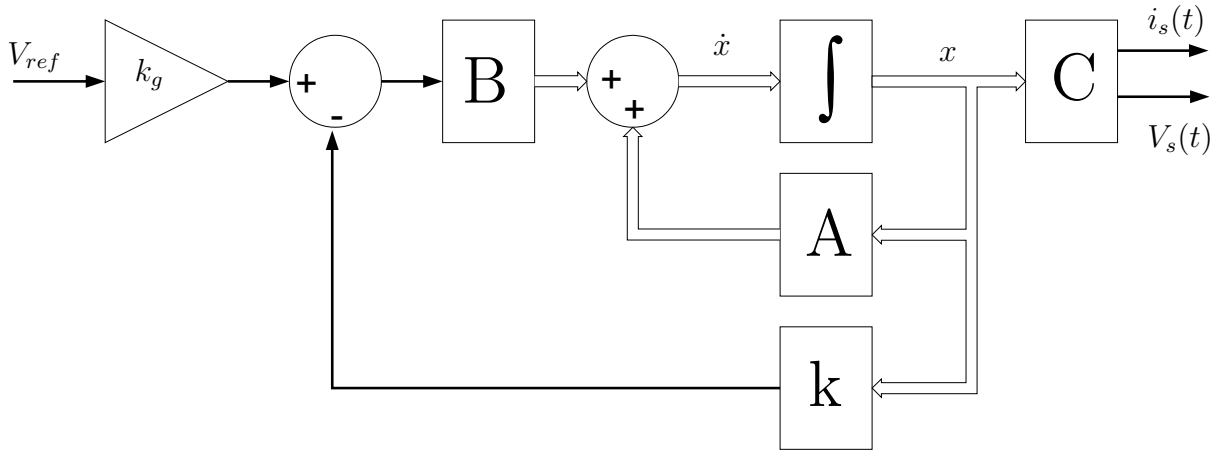


Figura 2.17: Diagrama de blocos da representação por equações de estado.

Como a tensão de referência é senoidal o ganho em malha aberta  $k_g$  deve ser calculado para tornar o ganho da função de transferência entre a tensão de referência e a tensão de saída unitário sendo:

$$\frac{V_o(t)}{V_{ref}(t)} \Big|_{s=j2\pi60} = k_g \begin{bmatrix} R_{Cf} & -R_{Cf} & 1 \end{bmatrix} (sI - A - kx)^{-1} \begin{bmatrix} 1/L & 0 & 0 \end{bmatrix}^T \Big|_{s=j2\pi60} = 1 \quad (2.15)$$

Do exemplo mostrado na Figura 2.16, para melhorar a dinâmica do sistema, alocando os pólos na frequência de  $p_1 = p_2 = -2\pi800 \angle \pm 45^\circ$  e  $p_3 = -764,44$  os valores de  $k$  foram calculados

sendo:

$$k = \begin{bmatrix} -22,55 & 20,56 & 1,777 \end{bmatrix} \quad (2.16)$$

Uma vez obtida a resposta em frequência em laço fechado com o valor de realimentação  $k$ , também é calculado o valor  $k_g$  que faz a função de transferência unitário. Assim  $k_g = 2,7979$ . Na Figura 2.18 é observado que a dinâmica do sistema em geral foi melhorada. A resposta em frequência com a nova alocação de pólos mediante a constante  $k$  que realimenta o sistema mostra que é possível mudar a dinâmica deste tornando-o mais rápido. Os gráficos de ganho e fase desta função de transferência mostram que a frequência de corte foi incrementada, que esta depende da alocação dos pólos realizados através da realimentação de estados. Como os dois pólos complexos escolhidos possuem um amortecimento de  $\varepsilon = \sqrt{2}/2$ , não há frequências de ressonâncias, a equação mostra que a dinâmica de um zero foi cancelada por um polo pela função de transferência dada por:

$$\frac{V_o(t)}{V_c(t)} = \frac{(s + 306372.54)(s + 764.41)}{(s + 3554.30 + 3554.30i)(s + 3554.30 - 3554.30i)(s + 764.44)} \quad (2.17)$$

A Figura 2.19 mostra a resposta em degrau do sistema em laço aberto comparado ao sistema em laço fechado com o valor de compensação por estados  $k$ . Neste é mostrado que quanto maior banda tiver a resposta em frequência, mais rápida se torna a resposta do sistema, tornando esta estratégia de controle muito relevante para a implementação de amplificadores classe D para testes de relé.

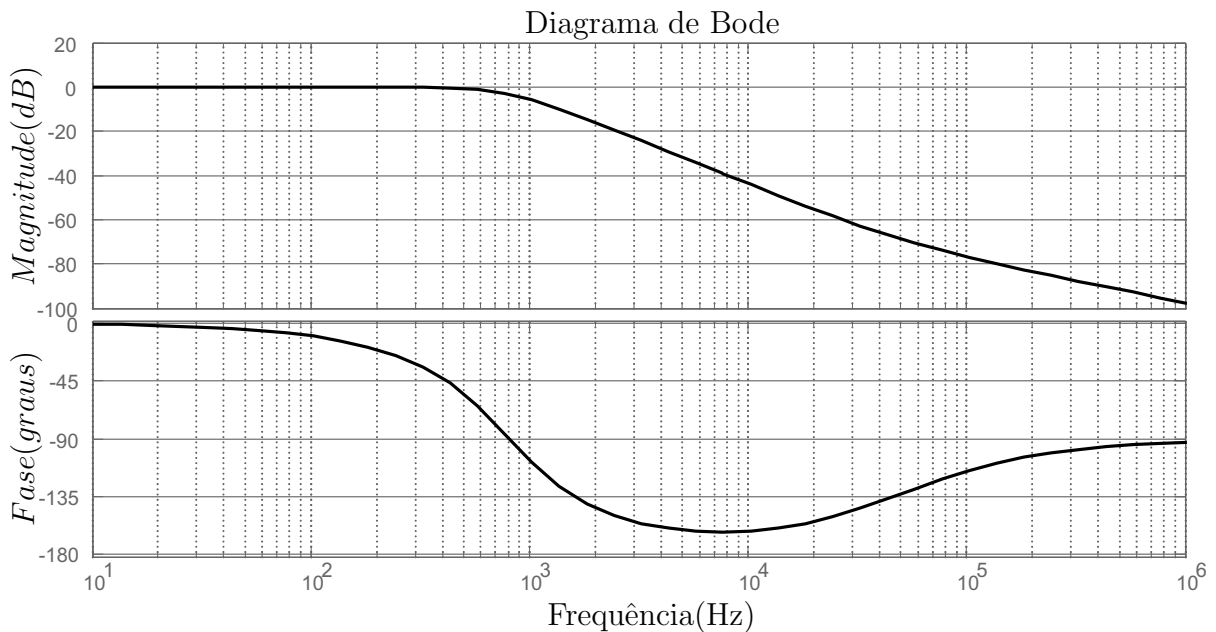


Figura 2.18: Diagrama de blocos da representação por equações de estado em laço fechado.

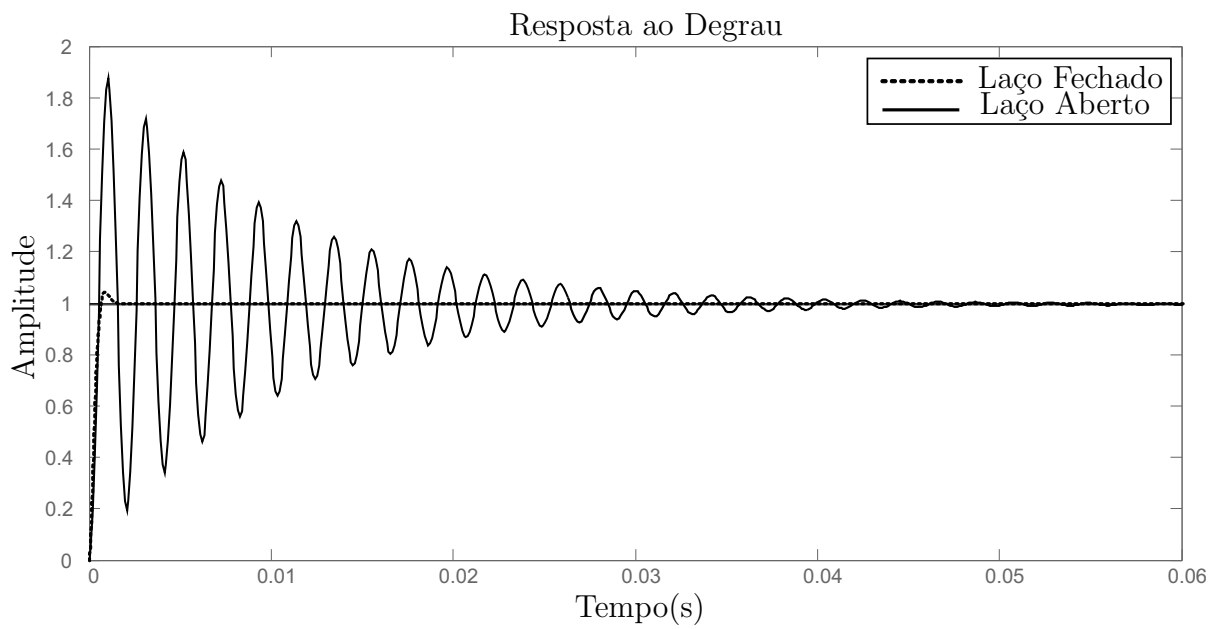


Figura 2.19: Comparação sistema em laço aberto e com ganho de realimentação.



# Capítulo 3

## Amplificadores classe D

### 3.1 Amplificador Classe D de Áudio

Durante os últimos anos, os amplificadores classe D chegaram a ser uma tecnologia de ponta para a implementação de circuitos que requerem etapas de potência na saída em aplicações de áudio, devido a sua alta eficiência, custo baixo, linearidade intrínseca e a implementação de uma forma direta. Estes amplificadores classe D são muito usados devido à tecnologia avançada usada na fabricação dos MOSFET (*Metal Oxide Semiconductor Field Effect Transistor*) de potência e a melhora da linearidade do indutor e do capacitor do filtro de saída usados em sua topologia, assim o desempenho destes amplificadores classe D foram melhorando nos últimos anos (Yu et al., 2012; Cox et al., 2013). Os amplificadores classe D, por possuírem uma eficiência muito alta nas aplicações de áudio, chegaram a ser componentes padrão em aparelhos eletrônicos portáteis como telefones celulares, dispositivos de reprodução MP3, entre outros, e estes amplificadores têm a vantagem de que podem ser encontrados em um encapsulado chip de fácil uso. No entanto, estes amplificadores classe D tem a desvantagem de que a geração de calor é um fator crítico devido às frequências altas de chaveamento nas chaves MOSFET (Colli-Menchi et al., 2014).

A Figura 3.1 mostra o digrama esquemático de um amplificador de áudio classe D. Este consiste de uma etapa de modulação por largura de pulsos (PWM) (sinal triangular que é comparado com o sinal de entrada), que controla chaves de saída da etapa de potência e uma etapa de saída conformada por um e filtro passivo LC. O PWM transforma o sinal de entrada em uma sequência de pulsos, em que a largura do pulso é proporcional aos níveis da amplitude do sinal de referência. A saída do amplificador de potência é também chamada de ponte de potência e esta deve ter impedância baixa, garantindo a corrente desejada na carga. O filtro passa baixas LC na saída da ponte elimina as frequências altas produzidas pelo chaveamento PWM no controle das chaves da etapa de potência (Dooper and Berkhout, 2012).

Estudos recentes na análise de amplificadores classe D são focados na redução da distorção

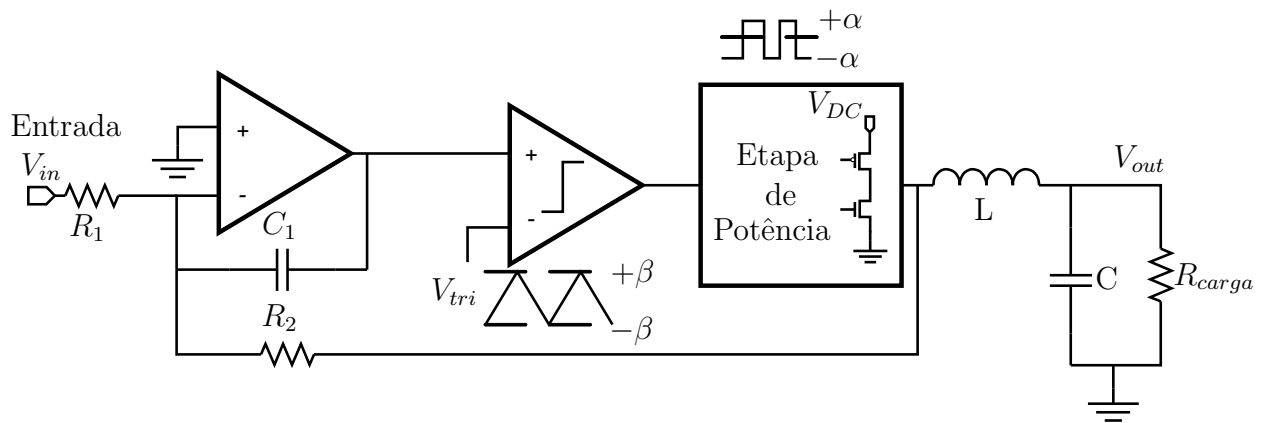


Figura 3.1: Amplificador classe D de Áudio.

introduzida pelas implementações de moduladores PWM. Outros trabalhos em amplificadores classe D mostram soluções que envolvem conversores multiníveis para a redução de distorção harmônica, sendo que estes trabalhos são baseados no conceito de métodos de otimização. Os métodos encontrados para aplicações que precisam de controle de conversores DC/AC, não são apropriados para amplificadores classe D ou amplificadores de chaveamento, pois estes são projetados para sinais senoidais e não para sinais arbitrários, como requerido pelos amplificadores de áudio. Assim, o problema com os amplificadores baseados em PWM é que estes produzem distorção em banda base que não pode ser eliminada pelo demodulador usualmente um filtro passa baixa. Ainda que parte desta distorção possa ser reduzida usando frequências PWM muito altas, estas também reduzem a eficiência, sendo que as frequências altas de chaveamento não podem ser removidas completamente do espectro de frequência (Chierchie et al., 2014).

## 3.2 Análise das Transições do Chaveamento e o Modelo da Etapa de Potência

A etapa de potência dos amplificadores classe D são compostos de FETs ou MOSFETs complementares, sendo que, geralmente, em uma análise em regime permanente, o MOSFET é representado pela sua resistência interna. Quando estes estão em condução, estes têm aproximadamente valores na faixa de  $100m\Omega - 200m\Omega$ , e este valor é a causa das perdas por condução. No entanto, o comportamento dinâmico destas chaves MOSFET é representado pelas capacitâncias parasitas entre a porta dreno e porta fonte do MOSFET bem como a capacitância da porta. A Figura 3.2 mostra o diagrama esquemático de uma configuração de um amplificador potência para áudio. Nesta figura é mostrado que os amplificadores classe

D de áudio usam FET complementares P e N, e um controle de porta (*driver*) para evitar condução dos dois FETs ao mesmo tempo (Chokhawala et al., 1995). Nesta figura, também é mostrado o esquemático das capacitâncias parasitas entre a porta dreno e a porta fonte. Outra característica desta topologia de inversores classe D é que o chaveamento dinâmico depende da tensão de alimentação, da variação de temperatura e da carga, sendo este último o fator mais importante (Dooper and Berkhout, 2012; Koeslag et al., 2013).

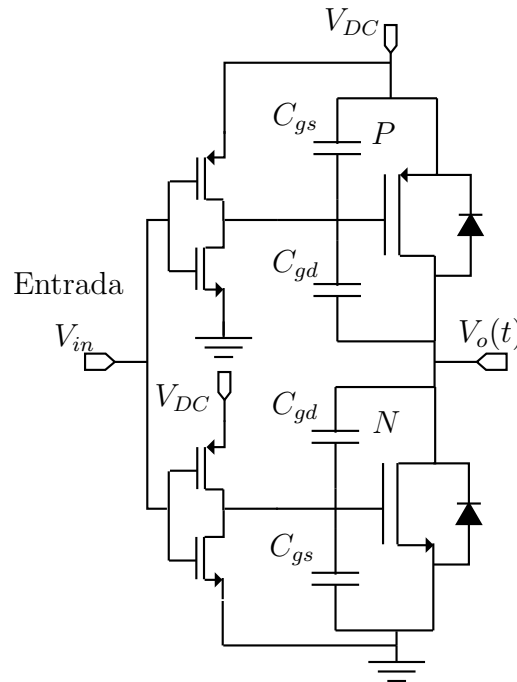


Figura 3.2: Estrutura de um amplificador classe D-Inversor e gate *driver*.

Para aliviar as desvantagens do chaveamento dinâmico, temperatura e carga, estes podem ser melhorados introduzindo na condução da porta uma combinação de fontes de corrente e chaves como mostrado na Figura 3.3. As fontes de corrente carregam e descarregam as portas dos FET durante as transições de saída, resultando em declives suaves na saída  $V_{out}$ . Nos intervalos estáticos entre as transições, os *switches* bloqueiam as tensões de porta para a terra ou o para a tensão de alimentação.

As transições de chaveamento são governadas pelas capacitâncias intrínsecas entre gate e dreno, ou à capacitância no nó de chaveamento. Quando  $C_{gd}$  controla a transição de chaveamento, a taxa de mudança de tensão é controlada pela condução da porta de corrente e  $C_{gd}$ .

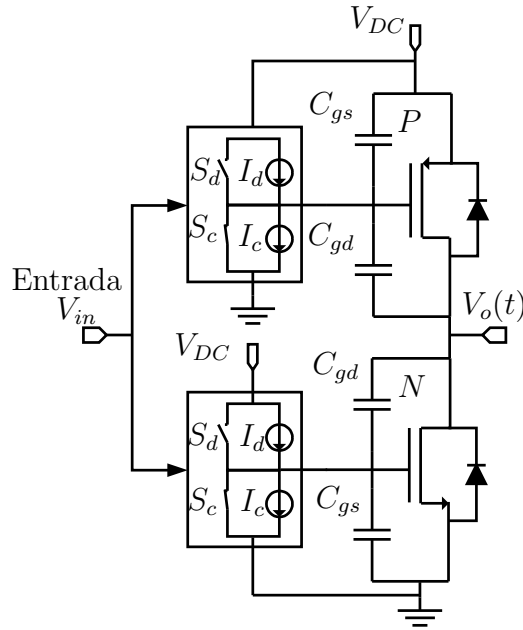


Figura 3.3: Estrutura de um amplificador classe D-Inversor com fontes de corrente no gate driver.

### 3.2.1 O modelo dos Indutores para Amplificadores Classe D

No projeto dos amplificadores classe D é necessário o uso do filtro passivo de saída para eliminar as frequências indesejadas. Assim como descrito em Koeslag et al. (2013), o erro produzido pelo tempo de atraso é dependente da corrente, assim a expressão que descreve o ripple no indutor é dada:

$$\Delta_{iL} = \frac{V_d}{Lf_{sw}}(D - D^2) \quad (3.1)$$

sendo que os ripples máximos e mínimos são dados por:

$$I_{sup} = I_o \cos(2\pi f_o t) + \frac{\Delta_{iL}}{2} \quad (3.2)$$

$$I_{inf} = I_o \cos(2\pi f_o t) - \frac{\Delta_{iL}}{2}, \quad (3.3)$$

na qual D é a largura do pulso do sinal PWM,  $f_o$  é a frequência do sinal de referência,  $I_o$  amplitude da corrente na carga, L indutância do filtro do filtro passivo,  $V_d$  alimentação da ponte de tensão contínua,  $f_{sw}$  a frequência de chaveamento. O cálculo dos valores da indutância e capacitor devem ser escolhidos de acordo com um valor de ripple desejado.

### 3.3 Ruído em Amplificadores Classe D

#### 3.3.1 Amplificador Classe D com Carga Única de Saída

A Figura 3.4 mostra o diagrama de blocos de um amplificador classe D com carga única. Sua estrutura é formada de um compensador de primeira ordem, um modulador, etapa de potência e um filtro de saída. No modelo linear do diagrama de blocos da Figura 3.4 mostra que  $V_N$  representa a fonte de ruído na etapa de potência,  $G_C$  a função de transferência do compensador,  $G_M$  a função de transferência do modulador,  $\beta$  a realimentação em laço fechado,  $D$  representa a largura do pulso que para esta análise será considerado constante e  $F(s)$  é a função de transferência do filtro de saída. Em um projeto de filtro  $LC$  de saída, o ganho deverá ter módulo unitário,  $|F(s) = 1|$ , ao longo da faixa de frequência do sinal desejado. Assim, a função de transferência entre a saída e ruído pode ser descrito pela função de transferência dada:

$$\frac{V_o(s)}{V_N(s)} = \frac{DF(s)}{1 + G_c(s)G_M(s)\beta(s)} \cong \frac{D}{LG(s)} \quad (3.4)$$

na qual  $LG(s) = G_c(s)G_M(s)\beta(s)$  é o laço de ganho na função de transferência. A relação sinal ruído entre a entrada de tensão de ruído e a saída é dado por:

$$PSRR = 20\log \frac{V_N(s)}{V_o(s)} \quad (3.5)$$

$$PSRR = -20\log D + 20\log(LG(s)) \quad (3.6)$$

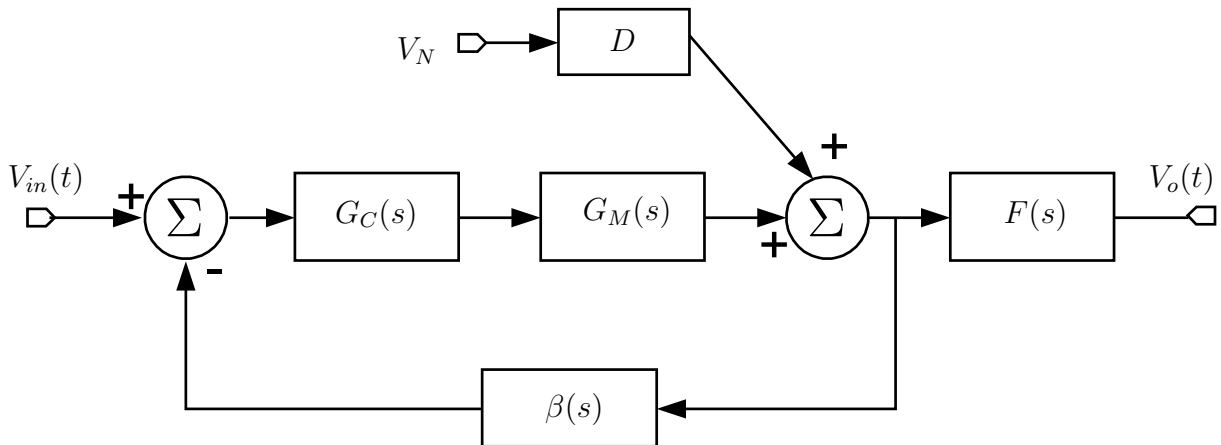


Figura 3.4: Modelo linear de um amplificador classe D.

Como é observado na equação 3.6 para ter um alto PSRR o laço de realimentação deverá ser alto. O ganho do laço é geralmente incrementado por dois métodos: primeiro  $G_C(s)$  poderia ser

melhorado incrementando a ordem do compensador. No entanto, manter a estabilidade para vários índices de modulação é mais difícil em filtros que tem uma ordem alta, uma vez que estes requerem uma maior área de silício para sua construção e pouco consumo de potência.  $G_M(s)$  poderá ser incrementada para melhorar o PSRR. Por exemplo, uma frequência constante do modulador PWM poderá ser modelada como uma magnitude constante, dependendo somente das entradas, como expressado por:

$$G_M = \frac{V_d}{V_{tri}} \quad (3.7)$$

sendo  $V_d$  representa à saída do modulador amplitude de onda quadrada e  $V_{tri}$  a onda triangular, a amplitude de tensão da portadora pico-a-pico. Para incrementar  $G_M$  em um dispositivo de fonte de tensão com valor fixo de  $V_d$ ,  $V_{tri}$  precisa ser reduzido. Isto requer um desenho mais rigoroso no comparador para detectar as tensões menores e, como resultado, o melhoramento PSRR é limitado.

### 3.3.2 Amplificador Classe D com Carga em Ponte

Para uma carga em ponte completa, como mostrado na Figura 3.5, em uma configuração de amplificador diferencial completo, este deverá ser dado no processo de compensação das duas realimentações. O modelo mostrado na Figura 3.5 na sua forma linear é representado na Figura 3.6. Como é observado, cada par diferencial recebe a mesma contribuição de ruído da fonte de alimentação sobre condições de casamentos de impedância ideais. Dessa forma, pode-se expressar a função de transferência para a fonte de ruído do amplificador de áudio na sua forma diferencial  $V_o(s) = V_{0,P(s)} - V_{0,N(s)}$  como

$$\frac{V_o}{V_N} = \frac{D(LG_2 - LG_1)F(s)}{1 + LG_1(s) + LG_2 + LG_1LG_2} \cong D \frac{LG_2 - LG_1}{LG_1LG_2} \quad (3.8)$$

na qual  $LG_i(s) = G_{Ci}(s)G_{Mi}(s)\beta_i(s)$  para  $i=1,2$ , pode ser observado que do numerador da equação 3.8 o ruído devido a fonte de tensão de alimentação depende da diferença entre  $LG_2(s) - LG_1(s)$  por isso  $LG_2(s) = (1 \pm \delta)LG_1(s)$  e  $0 < \delta < 1$  tomando em conta o desvio  $\delta$  entre os dois caminhos temos

$$\frac{V_o}{V_N} = D \left( \frac{(1 \pm \delta)LG_1(s) - LG_1(s)}{LG_1(s)LG_2(s)} \right) \cong D \left( \frac{|\delta|LG_1(s)}{LG_1(s)LG_2(s)} \right) \cong D \left( \frac{|\delta|}{LG_2(s)} \right) \quad (3.9)$$

A função de transferência do PSRR em decibéis da relação sinal ruído do amplificador classe D é dada por:

$$PSRR_{dB} = 20 \text{Log} \frac{V_N}{V_o} \cong -20 \text{log}(D) + 20 \text{log}(LG_2) - 20 \text{log}(|\delta|) \quad (3.10)$$

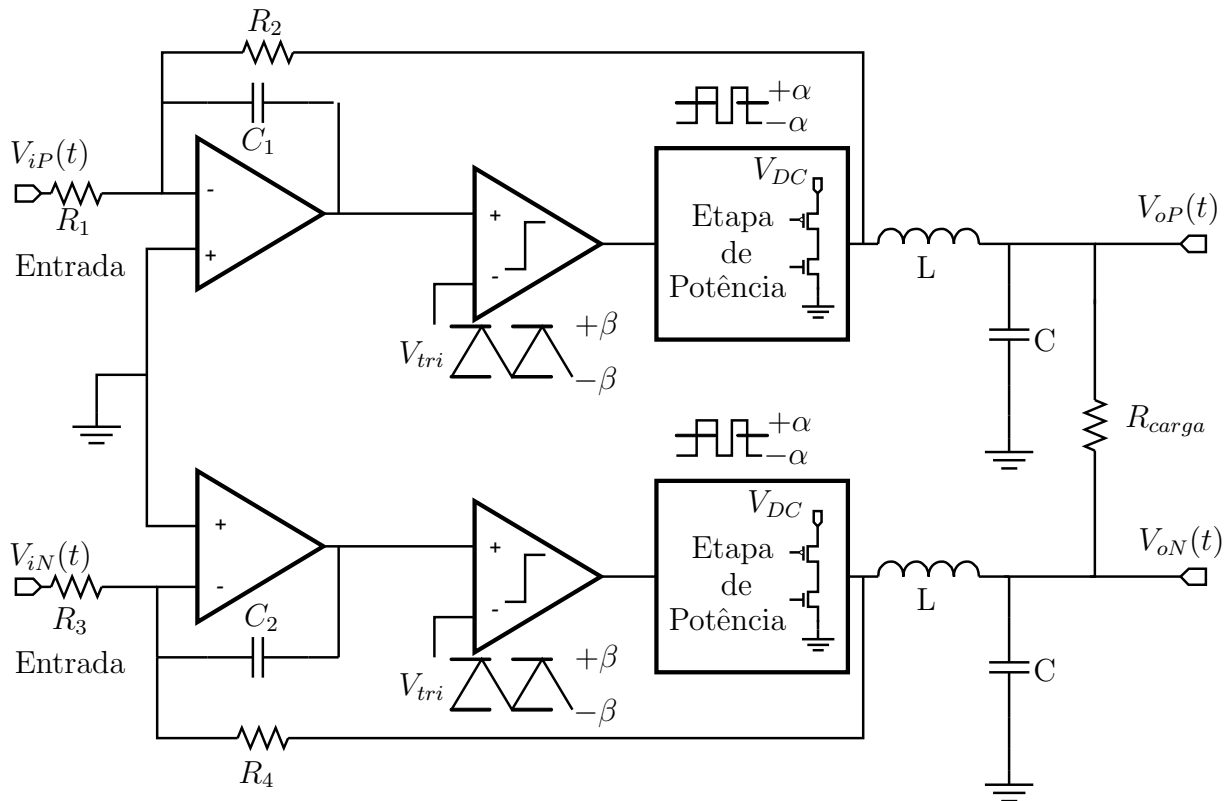


Figura 3.5: Amplificador classe D de Áudio com carga em Ponte.

### 3.3.3 Análise da Intermodulação

Outro problema nos amplificadores classe D é a distorção por intermodulação que faz com que o som fique áspero e desagradável (Yu et al., 2012; Cox et al., 2013). Este efeito da intermodulação é também muito discutido por alguns engenheiros e onde é analisada. Sendo dito que este efeito é mais importante do que o da distorção harmônica em aplicações de áudio. Além disso, devido à avançada tecnologia de fabricação dos MOSFET de potência e a melhora da linearidade dos indutores e capacitores quando estes são fabricados num encapsulado chip, fez com que o desempenho dos amplificadores classe D incrementasse consideravelmente nas últimas décadas.

Intermodulação ocorre quando dois ou mais sinais com diferentes frequências são alimentadas em um amplificador não-linear (Yu et al., 2012; Cox et al., 2013). A soma e a diferença das frequências de entrada são presentes na saída. Em uma medida atual de um sinal de áudio com componentes  $f_1$  e  $f_2$ , a saída do amplificador consiste de duas ondas senoidais mais um número infinito de produtos de intermodulações dados:

$$|nf_1 \pm mf_2| \tag{3.11}$$

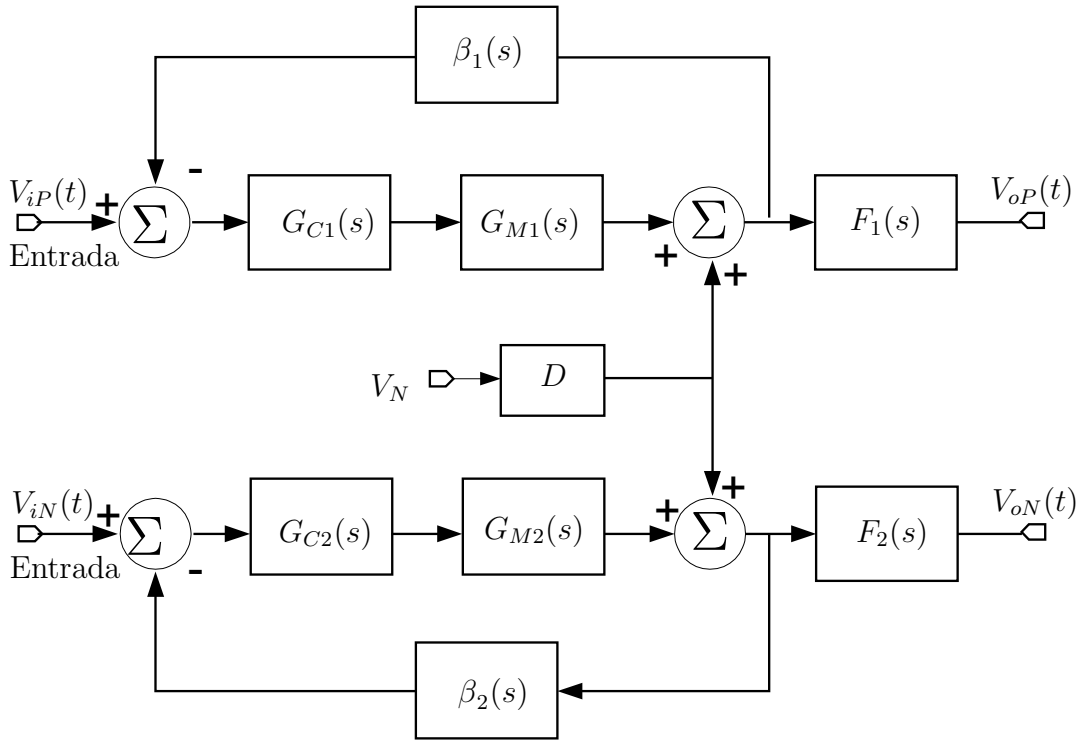


Figura 3.6: Modelo linear de um amplificador diferencial classe D.

senso  $n$  e  $m$  são inteiros positivos. A ordem de qualquer produto de intermodulações é a soma absoluta de  $n$  e  $m$ . A intermodulação usualmente é expressa como a relação da soma dos RMS dos produtos das intermodulações:

$$IMD_k(\%) = \frac{\sqrt{\sum_{m=1}^{k-1} \sum_{n=1}^{k-m} (V_{mf_2-nf_1}^2 + V_{mf_2+nf_1}^2)}}{V_{f_2}} 100 \quad (3.12)$$

sendo  $V_{f_2}$  é a componente em frequência do sinal de saída na frequência  $f_2$  e  $V_{mf_2+nf_1}$  é a tensão na frequência igual a  $mf_2 + nf_1$ , etc. o valor de  $k$  indica a ordem máxima do produto das intermodulações que foi considerado no cálculo das distorções da intermodulação.

### 3.4 Comparação entre IGBT e MOSFET em Sistemas de Potência

Em sistemas de potência, a depender da aplicação, são estudadas as vantagens no uso de chaves para dispositivos para o controle em sistemas de eletrônica de potência. Nestas chaves são analisadas as vantagens na forma de controle em relação a pulsos com largura de pulso variante e onde as taxas de repetição ao longo do tempo podem ser altas. A depender da aplicação circuitos com chaves de controle de pulsos são encontrados como SCR (*Silicon Controlled*



*Rectifier*), GTO (*Gate Turn- Off Thyristor*), BJT (*Bipolar Junction Transistor*), MOSFET e IGBT. Estes podem ser usados em aplicações de potências altas devido a sua capacidade de suportar tensões e correntes elevadas. Outra característica é a capacidade máxima em frequência que estes dispositivos podem suportar, o que também limita-os no uso em aplicações nas quais o chaveamento em frequências altas é requerido. A comparação destes dispositivos é mostrada na Figura 3.7, como também descrito em (Jang et al., 2012). Os TBJ operam, por exemplo, em poucas dezenas de kHz. Mesmo que nestes não possam ser aplicadas frequências altas, proporcionam uma baixa perda em condução e alta capacidade de potência. O TBJ requer sempre um circuito adicional para a geração de pulsos a fim de alcançar um tempo de subida rápido, tendo a desvantagem de que a potência na condução do dispositivo diminui a eficiência do sistema quando a variação da largura de pulso apresenta uma alta taxa de repetição(Jang et al., 2012; Jiang et al., 2004).

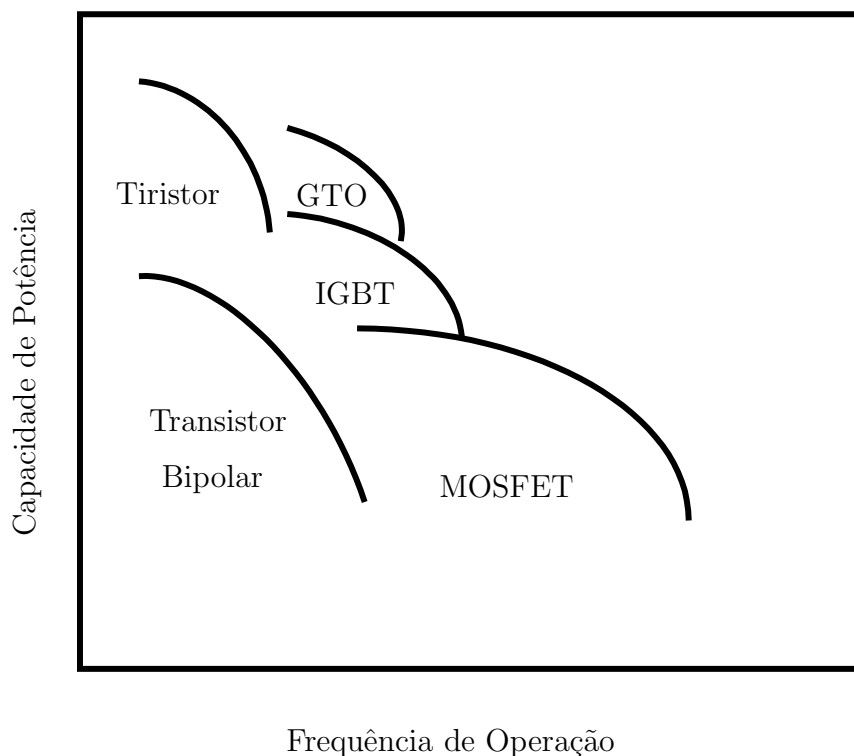


Figura 3.7: Potências e capacidade em frequência de dispositivos de potência.

Dadas às características do TBJ, os componentes que apresentam uma melhor resposta a pulsos repetitivos são os MOSFET e IGBT. Ambos dispositivos podem gerar pulsos de subida rápida, dentro de dezenas de nano-segundos e tem a peculiaridade de ter uma alta impedância de entrada, o que proporciona um consumo de potência baixo quando um sinal é aplicado para ativá-lo. Os MOSFET permitem operar em frequência de comutação alta, mas com potências reduzidas. Enquanto os IGBTs combinam as vantagens dos MOSFET e os TBJ incluindo

comutações de frequência alta por controle de tensão na porta e baixas perdas por condução devido à estrutura coletor-emissor. Para um estudo comparativo entre MOSFET e IGBT, dois tipos de interruptores de estado sólido com classificações semelhantes, foram considerados não só as suas características estáticas, incluindo taxas e condução perdas, mas também as suas características dinâmicas como: capacitância parasita, atraso, e tempo de comutação. Os parâmetros significativos das duas chaves de estado sólido são resumidos na Tabela 3.1. Note-se que o parâmetro que determina a perda de condução é diferente. A perda por condução do IGBT e MOSFET pode ser estimada pelo valor médio da tensão de saturação e a resistência quando este conduz, respectivamente. Isto significa que a perda do IGBT é proporcional à corrente, enquanto a perda MOSFET é proporcional ao quadrado da corrente (Chokhawala et al., 1995; Jiang et al., 2004). Ao estimar a eficiência de cada chave, as perdas por comutação também devem ser consideradas. A perda de comutação, no momento que é ligada uma chave e quando esta deixa de conduzir depende dos tempos de subida e descida, respectivamente. Além disso, as capacitâncias parasitas são parâmetros muito importantes para a determinação das características dinâmicas. Por exemplo, a transferência de capacitância reversa,  $C_{res}$ , também chamada de capacitância Miller, afeta principalmente os tempos de comutação e os  $C_{ies}$  ou  $C_{iss}$  representam as capacitâncias de entrada, que deve ser carregada para conduzir os dispositivos. E a carga no gate fornece informações sobre o consumo de energia para a condução dos dispositivos

Tabela 3.1: Parâmetros para sinais repetitivos tipo modulação por largura de pulso

	IGBT GL60N100BNTD	MOSFET 60N80P	IXFN
Tensão Nominal	100	800	
Corrente Nominal	60A (25°) 42A(100°)	53A (25°)	
Tensão limiar	5V	4V	
Parâmetro para perdas por condução	$V_{CE(sat)}=2.5V(60A)$ $V_{CE(sat)}=1.5V(10A)$	$140m\Omega$	
Tempo de retardo para ligação	140 ns	36 ns	
Tempo de subida	320 ns	29 ns	
Tempo retardo para desligamento	630 ns	110 ns	
Tempo de descida	130 ns	26 ns	
Carga do Gate	$Q_g$	275 nC	250 nC
	$Q_{ge}$ ou $Q_{gs}$	45 nC	90 nC
	$Q_{gc}$ ou $Q_{gd}$	95 nC	78 nC
Capacitancia Parasita	$C_{ies}$ ou $C_{iss}$	6000 pF	18 nF
	$C_{oes}$ ou $C_{oss}$	260 pF	1200 pF
	$C_{res}$	200 pF	44 pF

Uma desvantagem do IGBT é que as perdas são maiores devido ao chaveamento que o do MOSFET. Este apresenta perdas menores devido ao chaveamento e pode ser dito que no MOSFET as perdas devido ao chaveamento são a metade do que é produzida pelo IGBT. Mas

quando é feita uma comparação das perdas por condução entre o MOSFET e o IGBT, o primeiro apresenta perdas por condução superiores ao do IGBT (Jang et al., 2012; Jiang et al., 2004). O tempo de subida do pulso, a eficiência, a fiabilidade da potência do modulador do pulso de energia *versus* a corrente de arco é um fator importante nas aplicações industriais. Assim um teste de proteção de arco foi realizado em (Jang et al., 2012) para cada modulador. Por meio do qual foi verificada a viabilidade de um sistema proteção de arco dentro de um circuito de gate-driver para IGBT (Chokhawala et al., 1995). Em (Jang et al., 2012) observou-se que o IGBT pode suportar cinco vezes a corrente nominal para algumas dezenas de ns. Em contraste, o sistema de MOSFET não foi protegido pelo circuito de proteção proposto, devido às limitações da corrente crítica e  $dv/dt$ . Portanto, é inevitável que uma pequena resistência de estabilização deva ser utilizada para limitar o nível de corrente de arco e garantir um funcionamento confiável no MOSFET.

### 3.5 Conclusão

Para conseguir as características de um teste de relé, uma alternativa é o uso de topologias de amplificadores de áudio classe D, onde em aplicações de áudio, os sinais de frequência variam entre 20Hz e 20kHz, mas estes amplificadores tem taxas de corrente e tensão que limitam seu uso em testes de relé. Além disso, a banda de passagem larga exige que amplificadores de áudio operem em frequências de chaveamento altas, mas sem necessariamente usar realimentação sobre seus projetos. Os requisitos para os amplificadores de áudio não requerem a utilização de controladores de dispositivos de comutação ou capazes de lidar com grandes correntes e tensões. Além disso, que os MOSFETs usados em amplificadores classe D apresentam desvantagens em relação aos IGBTs. Como resultado, a topologia de um amplificador de áudio típico classe D não é adequada para utilização em um teste de relés.

## Capítulo 4

# Amplificador de Corrente e Tensão para Testes de Relés

Para realização dos testes de relés é necessário gerar sinais semelhantes aos produzidos em condições de campo. Estes sinais são normalmente sintetizados por equipamentos específicos (caixas de teste), como descritos anteriormente. Uma melhor compreensão da sintetização destes sinais é possível com a construção e uso de um laboratório de sistemas de potência. Um sistema de testes de relés utiliza amplificadores de corrente e de tensão com potência suficiente para emular os TPs e TCs. Um amplificador de corrente pode ter uma estrutura baseada em um inversor com um indutor como filtro de saída. O amplificador de tensão tem a mesma estrutura do amplificador de corrente, sendo o filtro de saída na forma indutor-capacitor LC. Nesta seção, é proposta a construção destes amplificadores baseados na topologia de um amplificador classe-D com limitações na frequência de chaveamento do inversor em 20kHz. As topologias clássicas de tensão e corrente com filtros passivos L e LC são escolhidas e modificadas de tal forma obter uma resposta mais rápida e que consigam responder na banda de frequências até 1,2kHz. Outra característica para os amplificadores é que a análise deve ser feita de tal forma a garantir a estabilidade para uma variação de impedâncias dos relés.

### 4.1 Topologia do Amplificador Proposto

A Figura 4.1 mostra o diagrama de blocos do sistema de testes de relés de proteção. O processador digital de sinais (Digital Signal Processor - DSP) recebe um sinal analógico de referência  $V_r(t)$  a ser amplificado. Diferentemente de um inversor convencional, projetado para operar em 50/60Hz, os amplificadores propostos devem reproduzir sinais do tipo

$$V_r(t) = \sum_{n=0}^N A_n e^{-\alpha_n t} \cos(\omega_n t + \phi_n), \quad (4.1)$$

sendo  $A_n$  as amplitudes das senoides,  $\alpha_n$  os fatores de atenuação,  $\omega_n$  e  $\phi_n$  as respectivas frequências e fases dos componentes harmônicos do sinal de referência.  $N$  é o número de harmônicos, incluindo a exponencial decrescente pura,  $\omega_o = 0$ . Estes sinais de referência são utilizados para controlar uma ponte H composta de chaves IGBTs, através de modulação PWM. Para eliminar os sinais harmônicos indesejados desta modulação, foram utilizados filtros passivos passa-baixa. A frequência de corte e a flutuação máxima de corrente nos indutores foram determinantes no projeto dos filtros. Os sinais de retroalimentação para o controlador são obtidos nas saídas dos filtros. Estas saídas de tensão e de corrente são coletadas por um sensor de corrente e um sensor de tensão respectivamente. Para a realimentação da tensão e de corrente um sistema de condicionamento do sinal é realizado de tal forma atingir os níveis de tensão do DSP usado no controle das chaves do amplificador. Este condicionamento é feito com amplificadores de instrumentação e mistura de configurações de amplificadores operacionais, de tal forma eliminar níveis de offset indesejados, permitindo que os sinais sejam capturados corretamente pelo ADC do microcontrolador DPS.

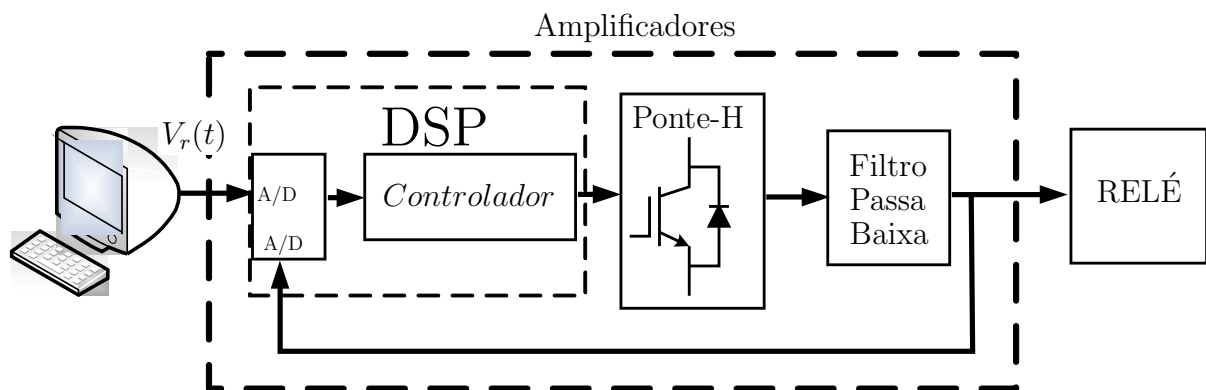


Figura 4.1: Modelo geral do sistema de testes de relé.

Os amplificadores de corrente e tensão são mostrados na Figura 4.2, com topologias similares àquelas apresentadas em (Pires et al., 2008; Mohan et al., 2003). No caso do amplificador de corrente, o filtro passa-baixa é um indutor  $L$ . O amplificador de tensão tem a mesma estrutura, mas com um filtro  $LC$  na saída.

## 4.2 Análise em Laço Aberto de Tensão

A topologia mostrada na parte superior da Figura 4.2 foi escolhida para a implementação do amplificador de tensão. O sinal modulado na saída da ponte passa através de um filtro LC passa baixa. Este filtro pode levar a instabilidade para cargas com uma impedância alta devido à frequência de ressonância descrita no projeto do filtro passivo. Como mostrado a resposta em

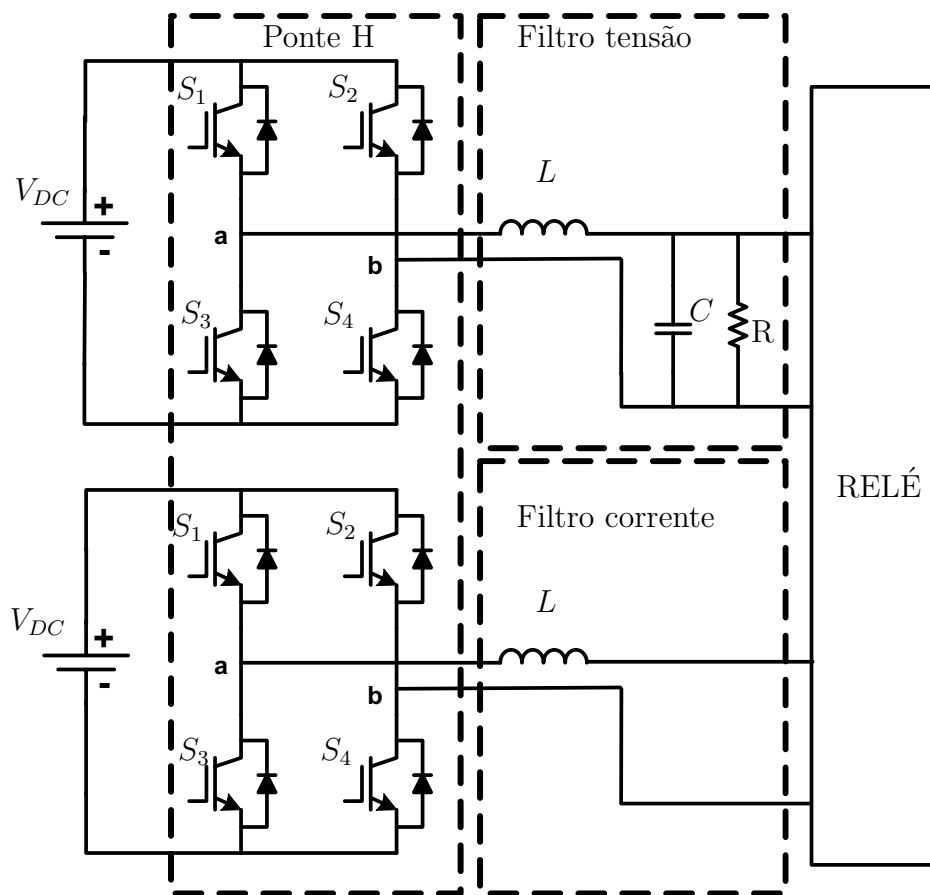


Figura 4.2: Modelo dos amplificadores de tensão e corrente para o testador de relé na configuração monofásica

frequência do filtro LC na Figura 4.3, para variações de impedância de carga  $R$  alta, este produz um pico de ressonância com variações de fase bruscas, enquanto uma carga  $R$  de um valor menor produz uma defasagem linear na banda de interesse com atenuação na banda desejada.

Nesta primeira etapa do trabalho foi adicionada uma resistência  $R$  com um valor baixo quando comparado com a impedância de entrada do relé  $R_s$ . Em aplicações comuns de inversores, a ressonância é atenuada por uma impedância baixa de carga. Assim, o valor de  $R$  é mantido o mais baixo possível, mas ainda limitado a um valor alto devido à máxima potência dissipada na saída. Para reduzir o pico de ressonância para um valor razoável enquanto é mantido  $R$ , é proposta a inserção de um filtro do tipo armadilha  $R_A L_A C_A$  sintonizado na frequência de corte e associado a um resistor  $R_C$  de compensação em série com o indutor  $L$ , conforme mostrado na Figura 4.4. Uma característica importante do filtro de armadilha é que o seu consumo de potência só ocorre na frequência de corte, resultando em perda desprezível de potência no amplificador.

A função de transferência de tensão entre a impedância de carga e a saída da ponte formada pelos IGBTs é dada por (4.2), considerando  $L_A = L$ ,  $C_A = C$  e  $R_s \gg R$ . Esta última

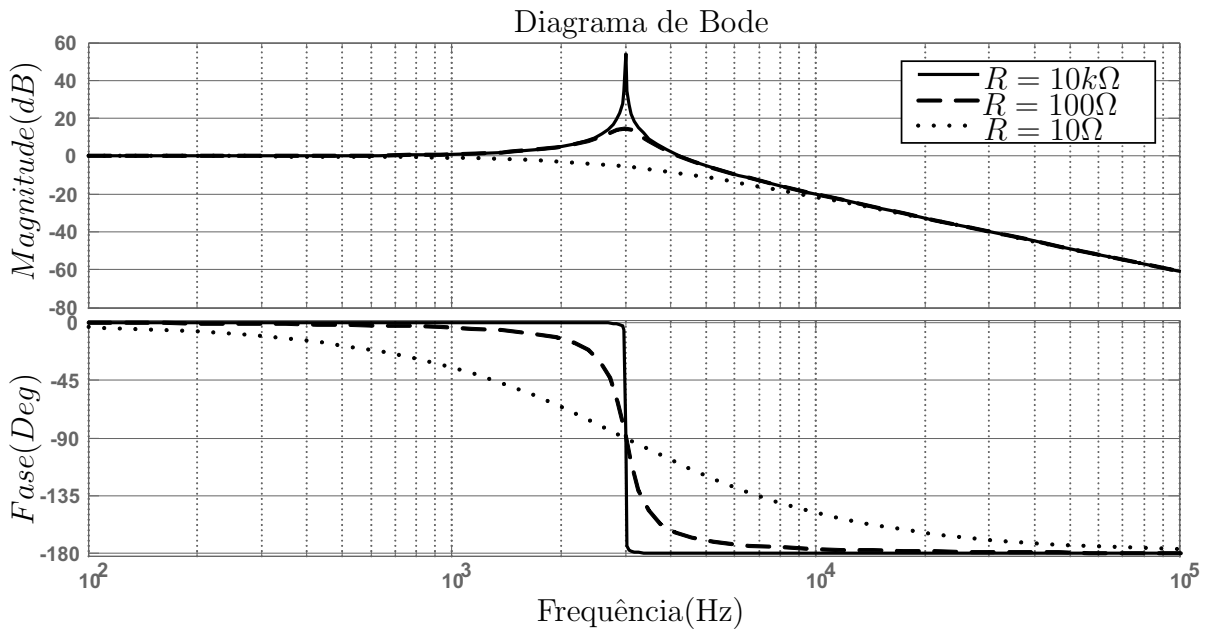


Figura 4.3: Resposta em frequência para o filtro passivo LC de tensão em laço aberto.

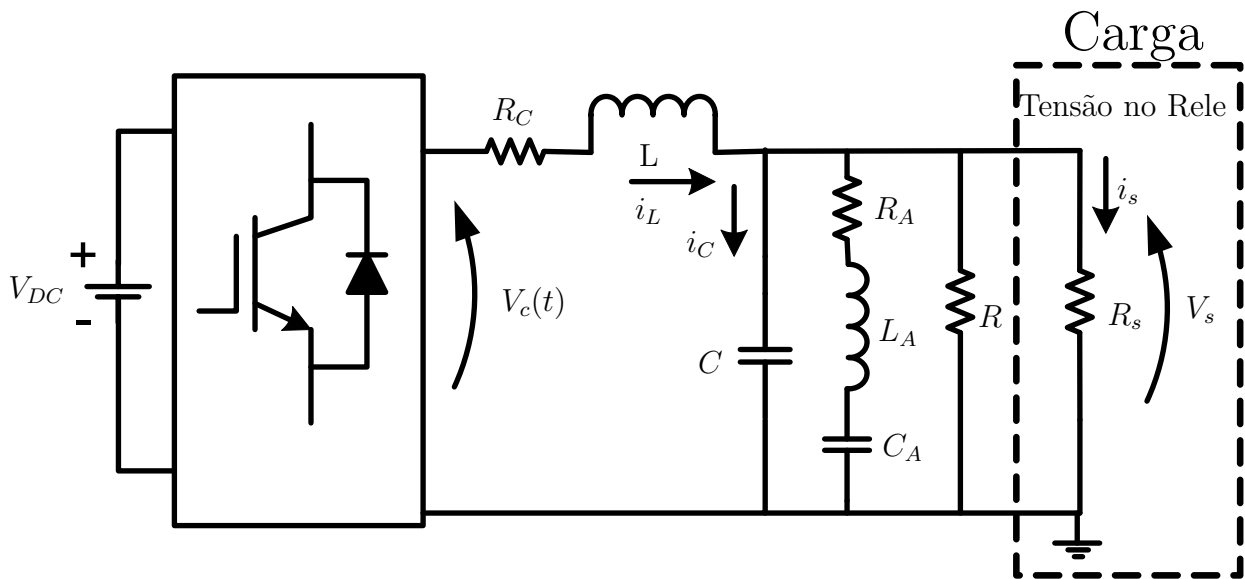


Figura 4.4: Modelo proposto para o amplificador de tensão.

consideração é feita levando em conta que os relés comerciais apresentam valores acima de centenas de  $k\Omega$ .

$$F_{vc}(s) = \frac{V_s(s)}{V_c(s)} = \frac{RLCs^2 + R_ARCs + R}{b_4s^4 + b_3s^3 + b_2s^2 + b_1s + b_0}, \quad (4.2)$$

sendo:

$$b_4 = RL^2C^2,$$

$$\begin{aligned}
 b_3 &= LC(L + RC(R_A + R_C)), \\
 b_2 &= C(L(3R + R_A + R_C) + R_A R_C RC), \\
 b_1 &= L + C(R_C(2R + R_A) + RR_A), \\
 b_0 &= R + R_C
 \end{aligned}$$

O sinal  $V_c(t)$  na Figura 4.4 depende da tensão de referência  $V_r(t)$ , da tensão de alimentação  $V_{DC}$  e da frequência de chaveamento da ponte. O controlador a ser apresentado, deverá garantir que a saída da ponte siga o sinal de referência com o erro mínimo. O controlador proposto é de tal forma que possa atuar na ponte H para permitir ganho constante e defasagem nula na faixa desejada de frequências. Além disso, o amplificador deve responder rapidamente às entradas transitórias e abruptas, permitindo assim uma reprodução fidedigna do sinal de referência.

### 4.3 Análise em Laço Aberto do Amplificador de Corrente

A topologia do amplificador de corrente é o mostrada na Figura 4.5. Esta é constituída por um indutor  $L$  e uma resistência de carga  $R_B$ , conhecida como burden de relé de sobrecorrente, que corresponde à impedância de entrada do relé. A função de transferência que relaciona a tensão de saída da ponte IGBT com a corrente de carga é fornecida por

$$F_{iL}(s) = \frac{i_{RB}(s)}{V_c(s)} = \frac{1}{Ls + R_B}, \quad (4.3)$$

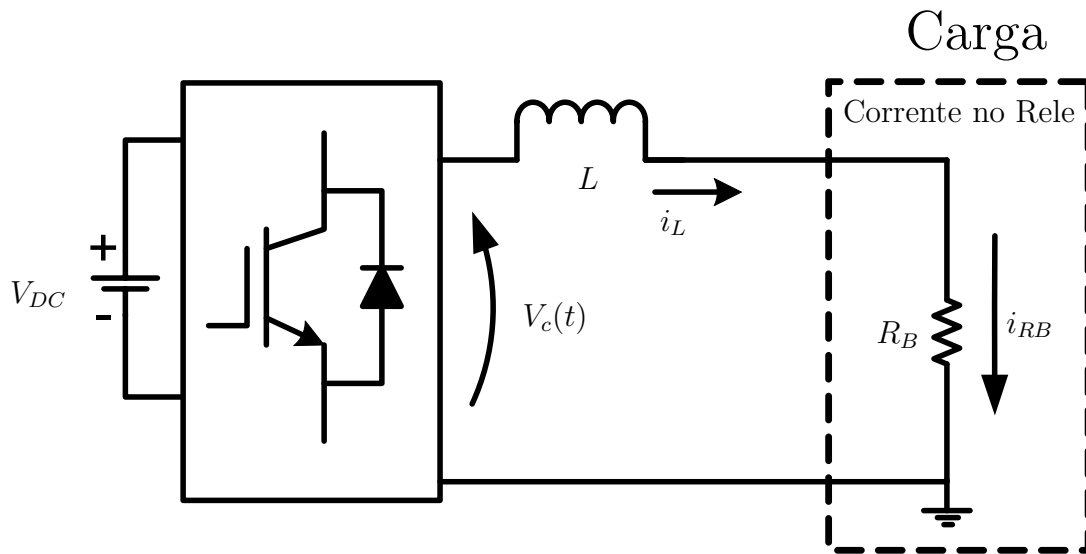


Figura 4.5: Modelo monofásico para o amplificador de corrente.

Uma análise da resposta em frequência desta topologia mostra que, para burdens comerciais entre  $0,1 - 1\Omega$  e como mostrado na Figura 4.6, a corrente desejada na entrada do relé apresenta



grandes variações em amplitude e fase, o que impossibilita a reprodução fidedigna do sinal de referência de corrente. Assim, torna-se necessária a inserção de um controlador do tipo compensador em que a amplitude e fase no amplificador de corrente possam ser variados a que apresente uma resposta plana sem defasagem na banda de interesse do amplificador.

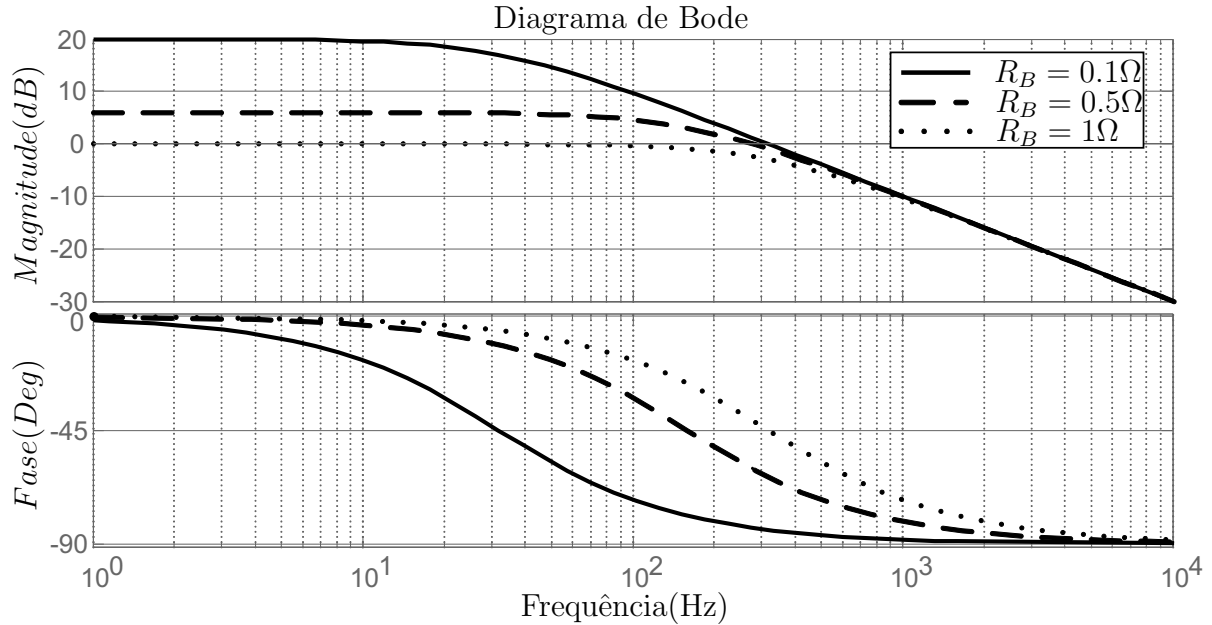


Figura 4.6: Resposta em frequência para o amplificador de corrente em laço aberto.

## 4.4 Análise de Estabilidade Mediante LGR

### 4.4.1 Amplificador de Tensão em Malha Fechada

O controlador proposto para o amplificador de tensão é apresentado na Figura 4.7. Este em sua estrutura possui uma combinação paralela de um controlador em laço fechado  $C_v(s)$  e um controlador em laço aberto, este com a função de transferência de um filtro passa baixa com frequência de corte de 3kHz. A ampla diferença entre a taxa de amostragem (20kHz) e o máximo sinal de frequência de saída do amplificador (1,2kHz) faz com que o mesmo tenha uma resposta sensível ao segurador de ordem zero (ZOH). Numa implementação prática, o ZOH é representado pelo processo de conversão digital a analógico na saída PWM. A função que descreve o ZOH é o termo que multiplica  $F_{vc}(s)$  em (4.6), sendo  $F_{vc}(s)$  a representação matemática do filtro passa-baixa descrita pela equação (4.2). O efeito do atraso computacional descrito e discutido em Kukrer and Komurcugil (1999), Ito and Kawauchi (1995) e Yin et al. (2013) foi desprezado, pois não está sendo usada uma modulação por largura de pulsos natural ou sobre-amostrada, e sim uma modulação uniformemente amostrada na

frequência de chaveamento (Abusara and Sharkh, 2013).

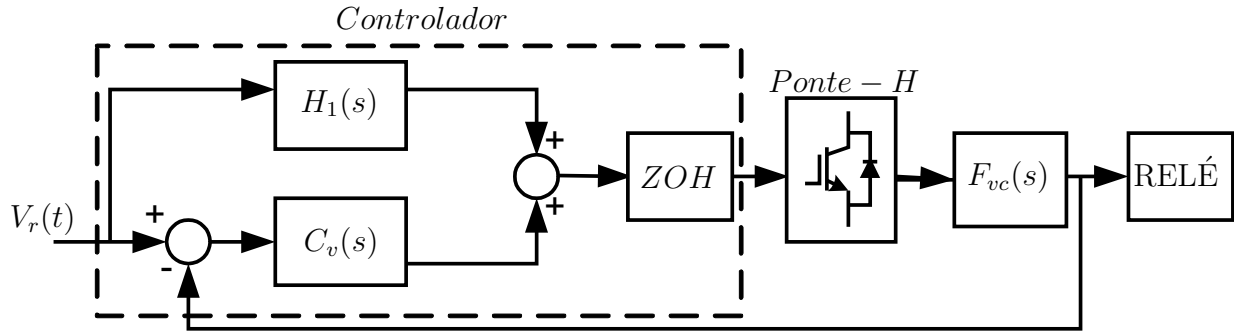


Figura 4.7: Diagrama de blocos do sistema de controle do amplificador de tensão.

A função de transferência em malha fechada do amplificador mostrado na Figura 4.7, é dada por:

$$\frac{V_s(s)}{V_r(s)} = \frac{F_{vc}(s)ZOH(s)[H_1(s) + C_v(s)]V_{DC}}{1 + C_v(s)ZOH(s)F_{vc}(s)}, \quad (4.4)$$

O controlador  $C_v(s)$  complementa a ação de controle de  $H_1(s)$ , utilizando um bloco proporcional-integral em cascata com um compensador. Sua expressão é fornecida por

$$C_v(s) = \left(10 + \frac{120}{s}\right) \left(\frac{s + 2\pi 3000}{s + 2\pi 30000}\right), \quad (4.5)$$

O segurador de ordem zero é incorporado na saída do filtro analógico como

$$F_v(s) = \frac{1 - e^{-Ts}}{sT} F_{vc}(s), \quad (4.6)$$

Como os controladores são programados num DSP, a análise de estabilidade do sistema tem que ser realizada em tempo discreto. Assim, deve se executar um mapeamento do filtro  $F_v(s)$  e do controlador  $C_v(s)$  para o domínio  $Z$ , como expresso pelas equações (4.7) e (4.8), respectivamente.

$$F_v(z) = Z[F_v(s)] = (1 - z^{-1})Z\left[\frac{F_{vc}(s)}{s}\right], \quad (4.7)$$

$$C_v(z) = C_v(s)\Big|_{s=\frac{z-1}{T}}, \quad (4.8)$$

A análise de estabilidade do sistema proposto pode ser executada utilizando técnicas tradicionais, como análise de margem de fase e ganho, além do Lugar Geométrico das Raízes (LGR) (Abusara and Sharkh, 2013; Ito and Kawauchi, 1995; Massing et al., 2012). Na presente seção, a estabilidade do sistema, para diferentes variações de carga na saída do amplificador, deve ser garantida. Assim, optou-se pela análise de estabilidade do LGR, uma vez que análise de margem de fase e de ganho só permite avaliar se o sistema é marginalmente estável (Sun, 2008).

É importante salientar que a técnica LGR, empregada aqui, não utiliza a variação de ganho, como no método tradicional. Alternativamente, o ganho em malha aberta do sistema (4.4) foi considerado unitário, e a resistência de carga  $R$  variável. A Figura 4.8 mostra que o sistema é estável para variações na resistência de carga de  $1\Omega$  a  $10k\Omega$ . Porém, é importante ter em mente que valores baixos de resistência de carga resultam em dissipação excessiva e desnecessária de potência. Portanto, esta limitação deve ser levada em consideração durante o projeto do amplificador.

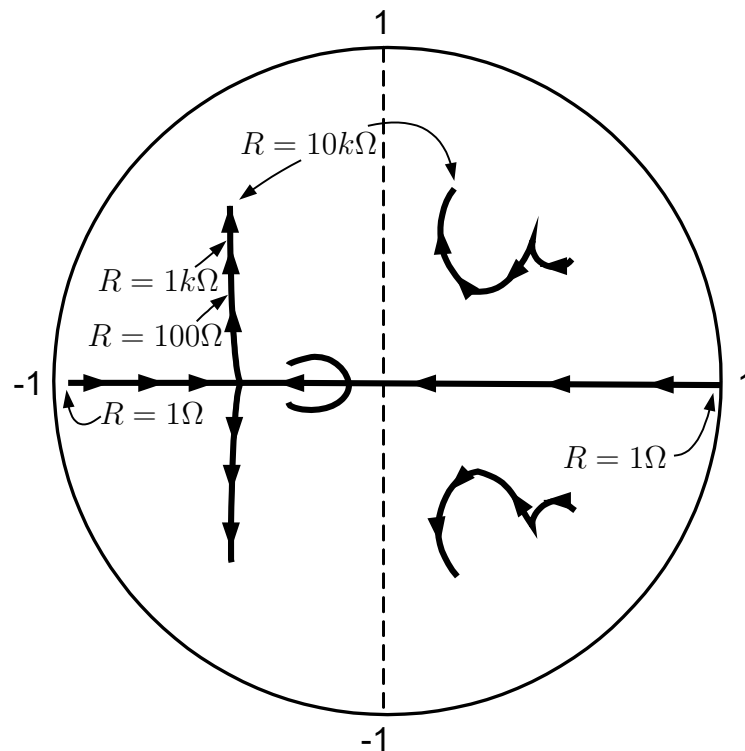


Figura 4.8: LGR do controlador  $C_v(z)$  em cascata com  $F_v(z)$  e resistência de carga variável  $R$  de  $1\Omega - 10k\Omega$ .

A Figura 4.9 mostra a resposta em frequência em laço fechado do amplificador de tensão  $V_s(s)/V_r(s)$  para uma resistência de carga fixa de  $10k\Omega$ . Nota-se que a resposta em magnitude é plana na banda desejada, o que permite uma baixa distorção harmônica no sinal a ser amplificado. Entretanto, o presente controlador não fornece uma resposta em fase plana para altas frequências. Mesmo assim, é possível reproduzir a maioria dos sinais típicos de falta num sistema elétrico sem perda significativa de relevância para os algoritmos dos relés.

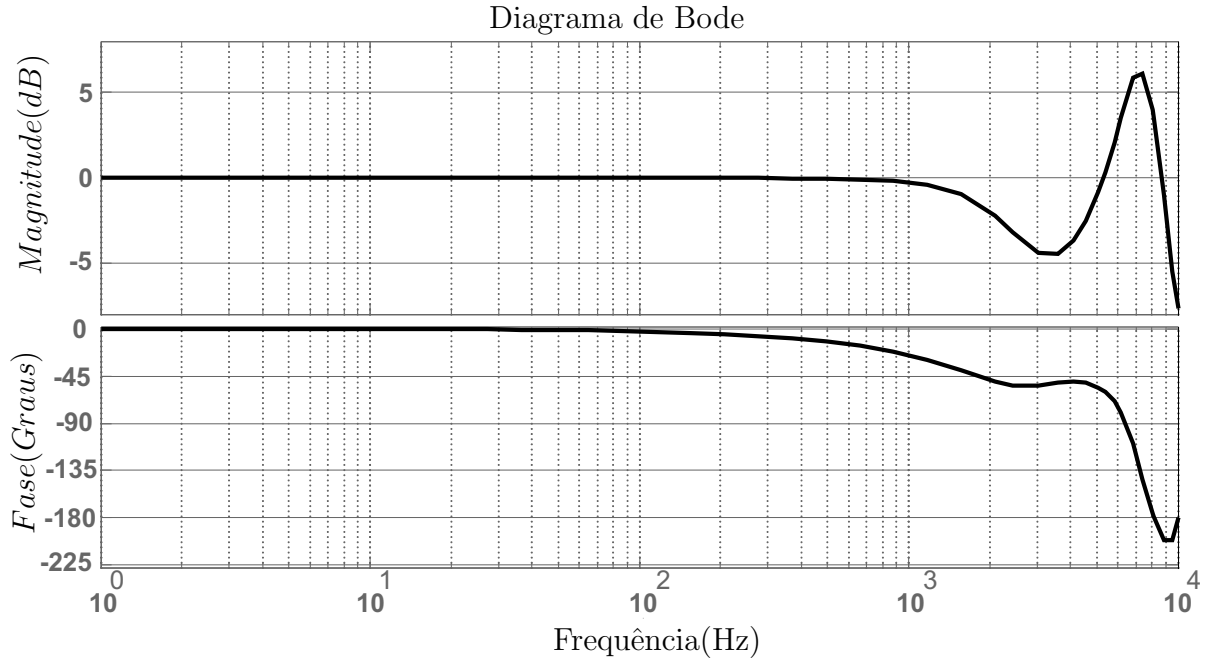


Figura 4.9: Resposta em frequência do em laço fechado do amplificador de tensão para um valor de  $R = 10k\Omega$ .

## 4.5 Amplificador de Corrente em Malha Fechada

O amplificador de corrente foi projetado empregando-se uma análise similar àquela do amplificador de tensão. A modelagem deste amplificador é feita por (4.9), sendo  $F_{iL}(s)$  fornecida por (4.3).

$$F_i(s) = \frac{1 - e^{-Ts}}{s} F_{iL}(s), \quad (4.9)$$

Para garantir uma resposta em magnitude plana, com defasagem mínima, foi concebido um controlador proporcional-integral em série com um compensador, como descrito em (4.10).

$$C_i(s) = \left(10 + \frac{10000}{s}\right) \left(\frac{s + 2\pi 3500}{s + 2\pi 3200}\right), \quad (4.10)$$

A análise de estabilidade do sistema é feita no domínio discreto Z. Sendo assim,  $F_i(s)$  e  $C_i(s)$  devem ser mapeadas para este domínio, conforme apresentado nas equações (4.11) e (4.12).

$$F_i(z) = Z[F_i(s)] = (1 - z^{-1})Z\left[\frac{F_{iL}(s)}{s}\right], \quad (4.11)$$

$$C_i(z) = C_i(s)\Big|_{s=\frac{2}{T}\frac{z-1}{z+1}}, \quad (4.12)$$

A Figura 4.10 mostra a análise LGR do sistema  $C_i(z)F_i(z)$  para valores típicos de burden em relés comerciais de sobrecorrente (OMICRON, 2013; Pires et al., 2008). Observa-se nesta figura

que a estabilidade é mantida para toda a faixa de resistência de carga.

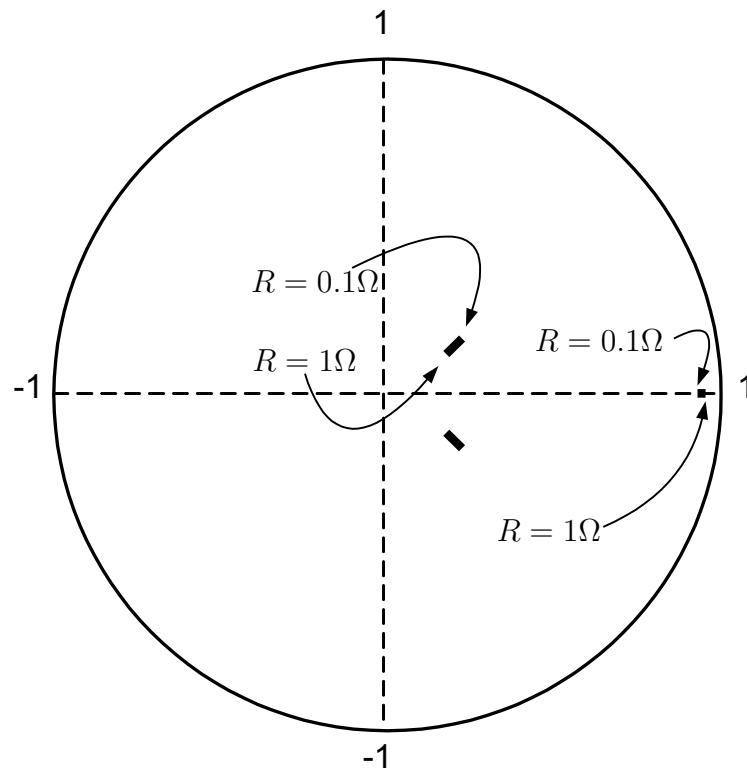


Figura 4.10: LGR do amplificador de corrente  $C_i(z)F_i(z)$  em laço fechado com resistência de carga variável  $R_B$  of  $1\Omega$ .

A resposta em frequência em laço fechado para  $R_B = 1\Omega$  pode ser vista na Figura 4.11. Neste caso, tem-se uma resposta quase plana em magnitude, com uma variação menor que 0,5dB na faixa de 100Hz a 1,2kHz. A resposta em fase tem um comportamento semelhante àquela do amplificador de tensão, com implicações similares na reprodução dos sinais de falta.

## 4.6 Resultados de Simulações

Sinais transitórios que representam faltas típicas do sistema elétrico foram produzidos por simulação e gerados experimentalmente para testar o desempenho dos amplificadores. Estes sinais contêm componentes espectrais, conforme descritos em (4.1). A Tabela (4.1) apresenta valores dos componentes e parâmetros dos amplificadores utilizados na reprodução dos sinais.

A Figura 4.12 mostra a simulação do efeito de uma falta de sobrecorrente, que resulta na queda de tensão da rede. O amplificador de tensão foi simulado para este sinal de referência monofásico. Observa-se que o controlador é capaz de reproduzir o sinal de referencia (vide detalhe), em intervalos de tempos rápidos, se adequando ao novo nível de tensão desejado.

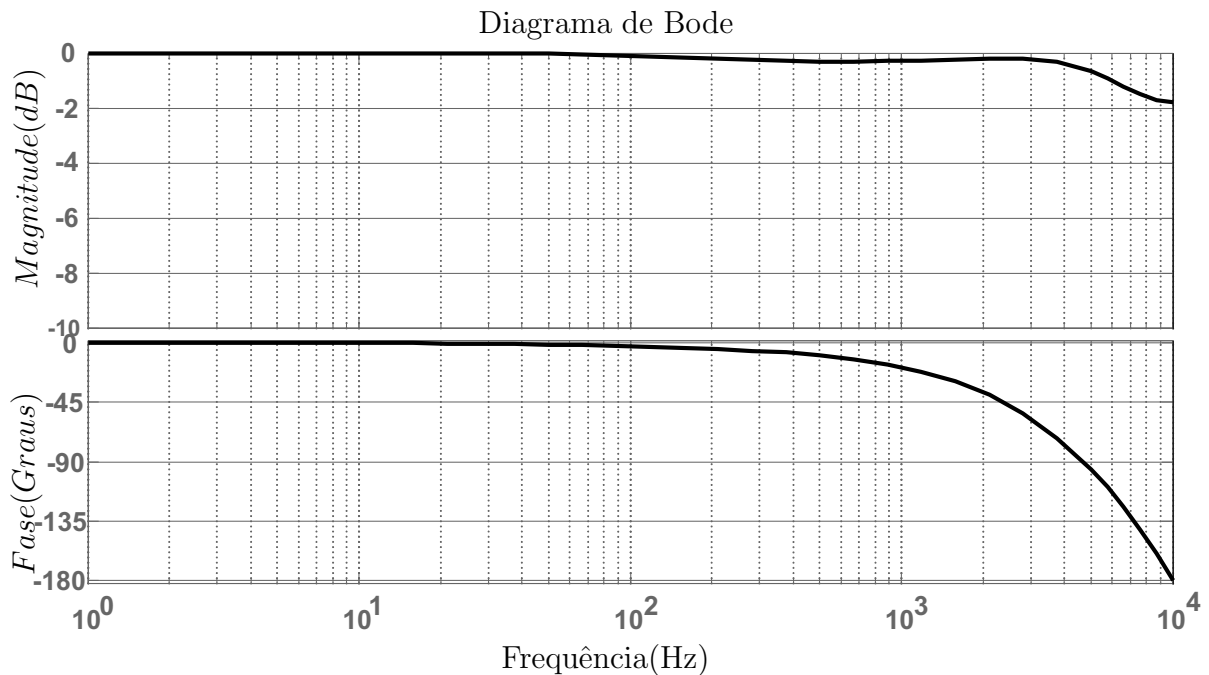


Figura 4.11: Resposta em frequência de  $C_i(z)F_i(z)$  em laço fechado com resistência de carga  $R_B$  de  $1\Omega$ .

Tabela 4.1: Valores de Componentes e Parâmetros dos Amplificadores

DESCRIÇÃO	SÍMBOLO	VALOR
Capacitor de Filtro	C	$2.8\mu\text{H}$
Indutor de Filtro de Tensão	L	1mH
Indutor de Filtro de Corrente	L	$500\mu\text{H}$
Frequência de Chaveamento	$f_{sw}$	20kHz
Frequência da Rede	$f_0$	DC-1,2kHz
Tensão da rede	$V_{DC}$	200V
Resistor de amortiguamento	$R_D$	$10\Omega$
Resistor de armadilha	$R_A$	$20\Omega$

A Figura 4.13 mostra um transitório de corrente da fundamental de 60Hz com decaimento exponencial DC, e um harmônico na frequência de 1,2kHz. Observa-se que o amplificador segue o sinal de referência, introduzindo um atraso de fase no vigésimo harmônico, em conformidade com a resposta em frequência mostrada na Figura 4.9.

## 4.7 Resultados Experimentais

O protótipo de bancada mostrado na Figura 4.14 foi construído por uma ponte H-IGBT trifásica modelo IRAMX20UP60A, que suporta tensões de 600V e correntes de até 20A. A frequência de chaveamento máxima da ponte é de 20kHz, que foi a utilizada no PWM. Esta frequência

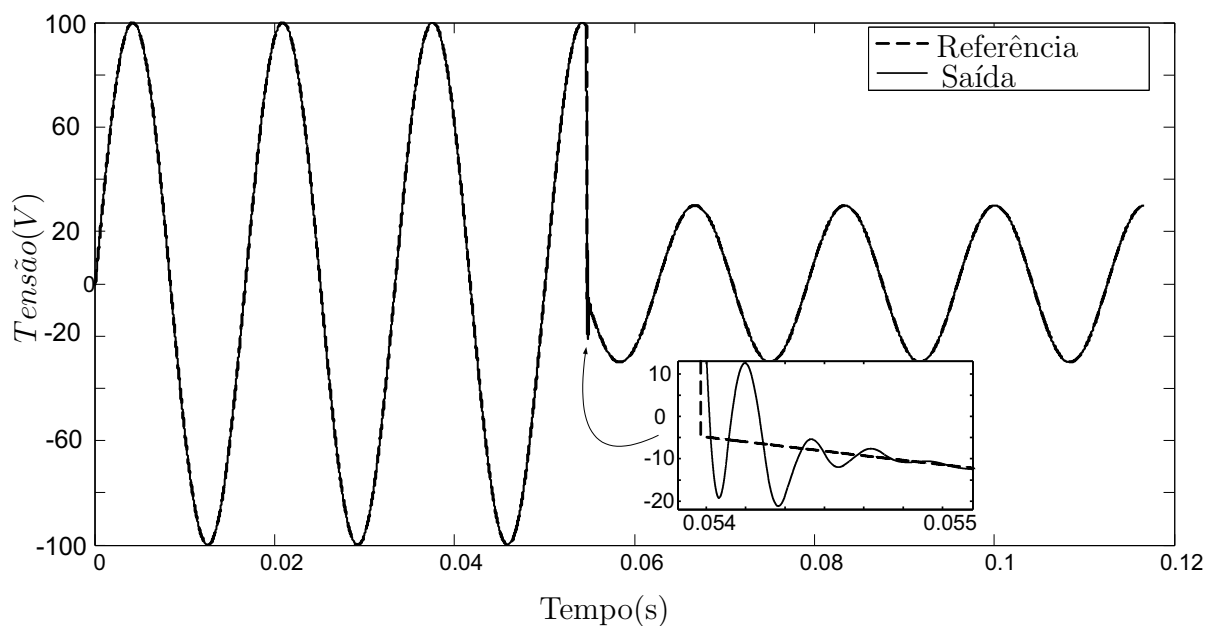


Figura 4.12: Sinal de referência e seu correspondente na saída do amplificador de tensão, para a condição de sobrecorrente.

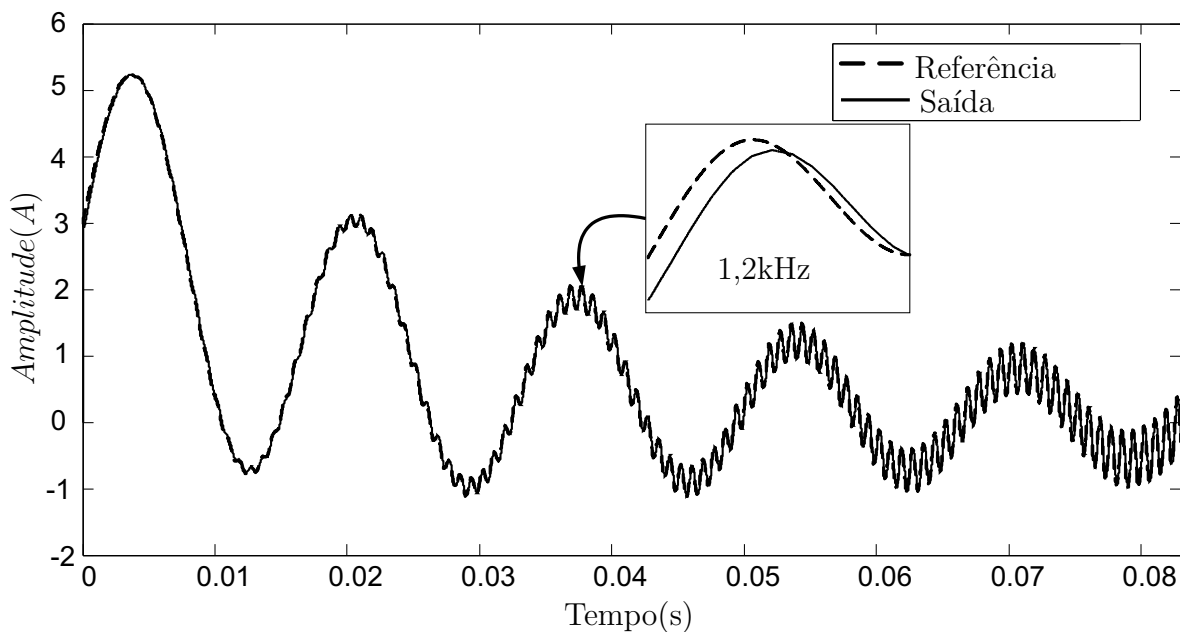


Figura 4.13: Transitório de corrente com componente DC e decaimento exponencial com harmônicos de 1,2kHz.

também usada no processo de amostragem no algoritmo de controle. O filtro LC, construído com núcleo de ferrite e enrolamento multifios, que responde até o vigésimo harmônico sem perdas e efeitos dinâmicos desprezíveis. O sensor de corrente foi o LEM LA55P e sensor de tensão LV-20P. Os controladores digitais apresentados foram embarcados no DSP TMS320F28335 da

Texas Instruments. O programa Matlab é usado para gerar faltas elétricas e a saída analógica de áudio do computador para gerar os sinais de referência, estas saídas foram condicionadas para as entradas do amplificador classe D.

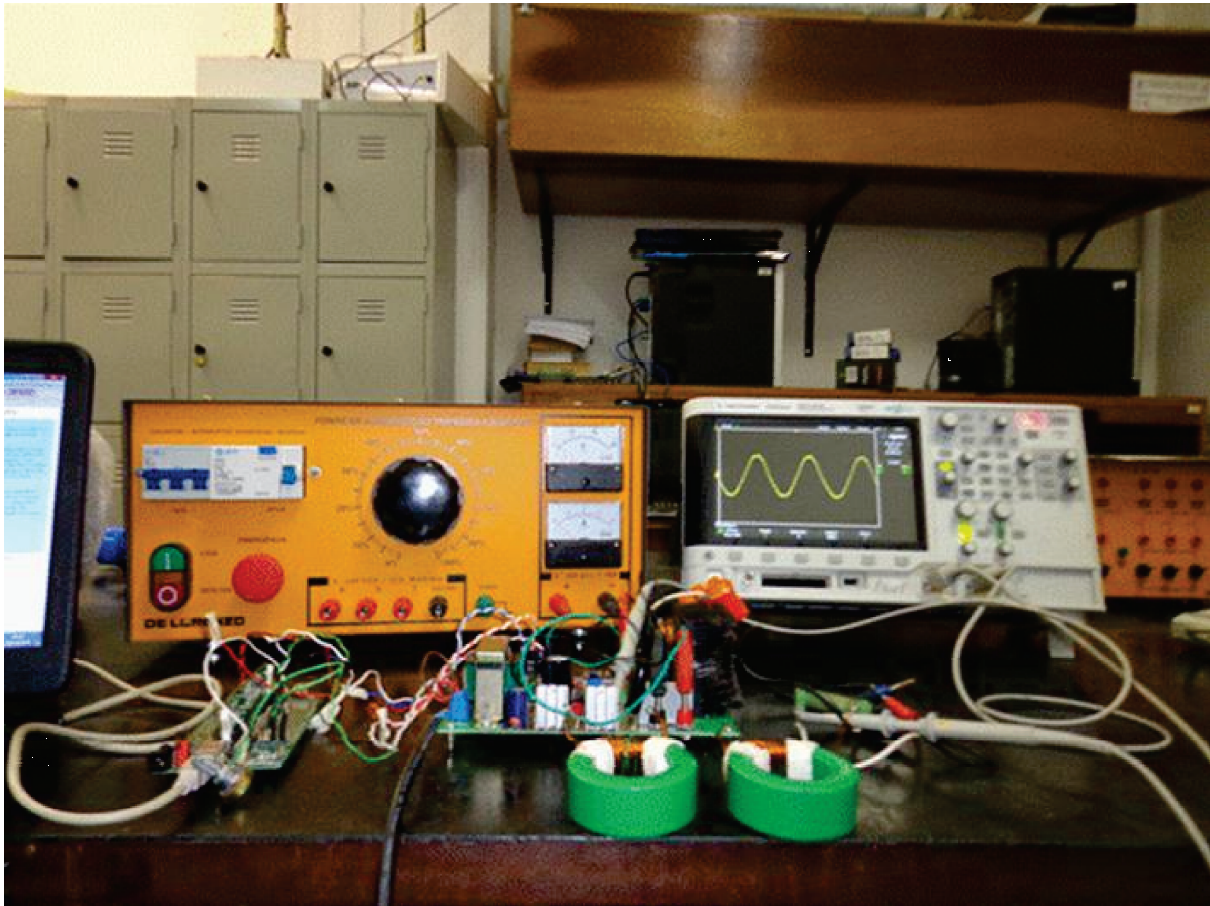


Figura 4.14: Protótipo implementado em bancada experimental.

As Figuras 4.15 e 4.16 ilustram respectivamente os resultados experimentais obtidos para as faltas apresentadas nas Figuras 4.12 e 4.13. Estes sinais de faltas experimentais foram gerados pela bancada experimental apresentada em 4.14. Para a geração das referências de faltas o programa Matlab foi usado. E para a interface entre as referências e os amplificadores foi usada a placa do som do computador. Para obter uma captura do sinal, uma sequência da mesma falta foi gerada várias vezes em Matlab. Esta interface em Matlab para as faltas permitiu ter uma maior flexibilidade em relação aos equipamentos comerciais existentes no mercado, sendo que estes são restritos a geração de faltas em determinados intervalos de tempo.



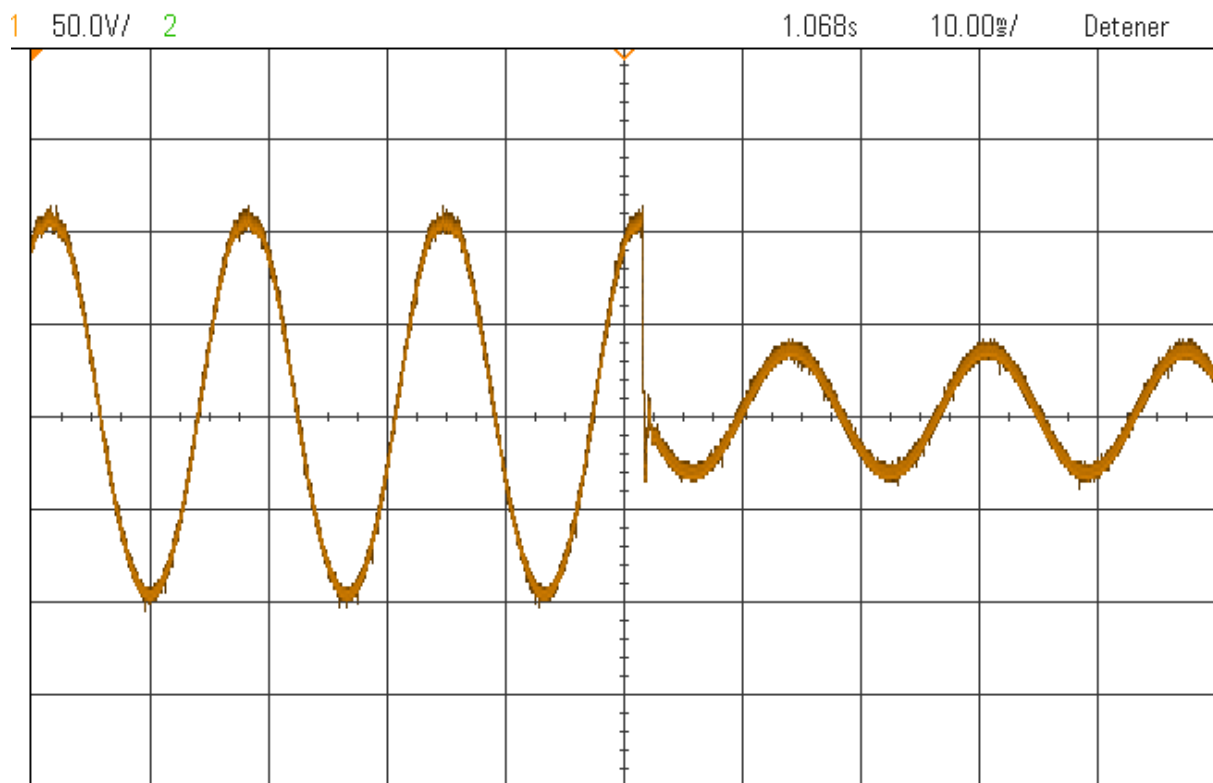


Figura 4.15: Sinal de 60Hz.

## 4.8 Conclusão

O desenho com os amplificadores de tensão e corrente para o uso em testes de relés de proteção foi descrito. As análises de estabilidade dos amplificadores realimentados foram apresentadas, descrevendo as variações das cargas em que os amplificadores podem chegar à instabilidade. O método de análise usado para verificar a estabilidade foi o lugar geométrico das raízes modificado onde a carga é variada. Os amplificadores de tensão e corrente foram mapeados no domínio Z. No entanto o procedimento para calcular os elementos passivos dos amplificadores de potência como a indutância e capacitância também foram descritos. Análises em frequência destes amplificadores foram feitas de tal forma a garantir uma resposta em magnitude plana e atraso em fase mínima na banda desejada. Os amplificadores foram simulados e testados experimentalmente para alguns tipos de sinais transitórios, composto de harmônicas, mudanças bruscas e decaimentos exponenciais. O bom desempenho obtido na simulação foi verificado experimentalmente, em frequência e no domínio do tempo. Os resultados mostram que os amplificadores propostos podem ser usados para testes de relé na faixa de até 1,2kHz.

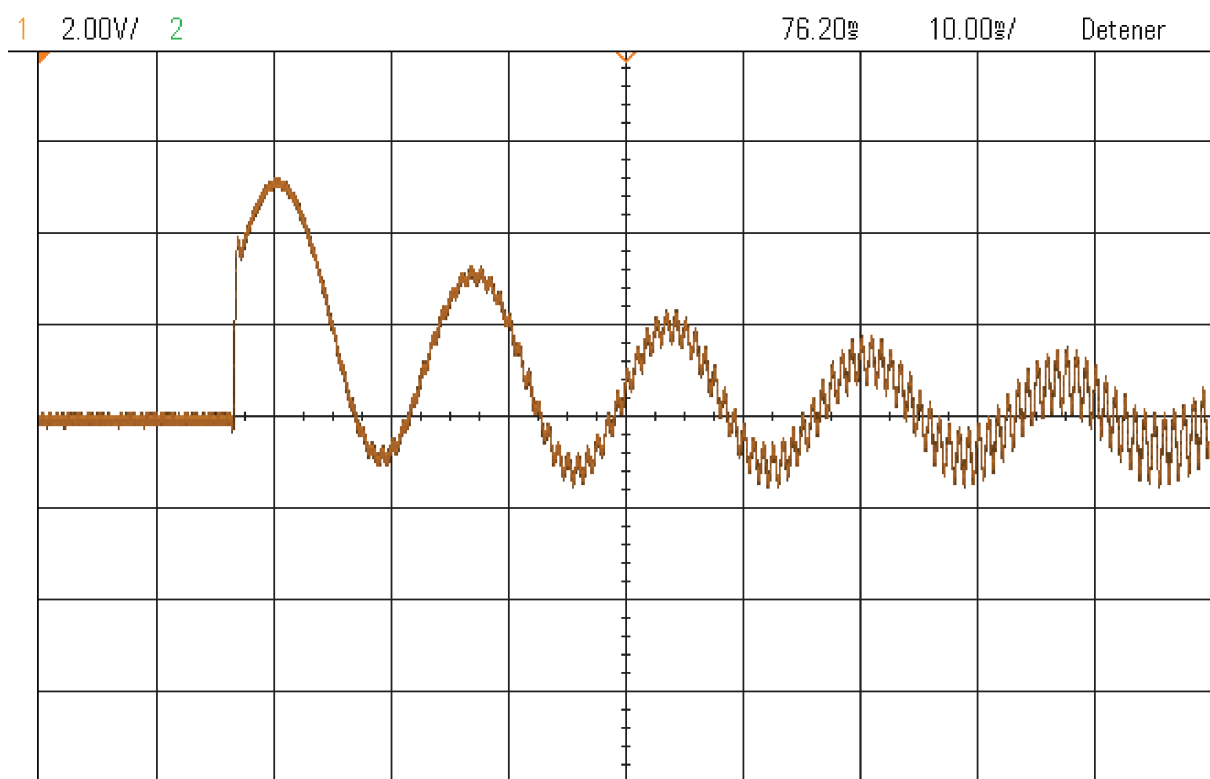


Figura 4.16: Sinal de 60Hz com componente de 1200Hz.

## Capítulo 5

# Compensação em Frequência dos Amplificadores de Corrente e de Tensão

Na presente seção é descrito um método de tal forma a estender a frequência das tensões e correntes dos amplificadores até a 50<sup>th</sup> harmônica. Este método permite ter uma gama mais ampla e mais flexível para testes de relés de proteção. Esta compensação é necessária devido à resposta em frequência dos amplificadores de tensão e de corrente descritos no capítulo 4. Para isso, é empregada uma compensação mediante um filtro adaptativo FIR (*Finite Impulse Response*), que modifica o sinal de referência aplicado à entrada do amplificador, de tal forma mitigar as distorções de magnitude e fase, produzindo a compensação desejada. Para a aplicação da topologia proposta nesta seção, é utilizado o modelo de amplificador de tensão e corrente apresentado na seção 4, na qual introduzimos algumas modificações. Também é realizada a transformação do filtro analógico de armadilha em filtro de tempo discreto, reduzindo componentes eletrônicos externos. Um novo modelo de controlador é proposto, no qual é incluído o filtro de armadilha discreto. A compensação em fase e amplitude dos amplificadores é realizada mediante o cálculo dos coeficientes do filtro FIR adaptativo, onde estes coeficientes foram estimados usando um algoritmo LMS (*Least Mean Square*) ajustado para cada sinal de teste a ser reproduzido. Assim são apresentados estudos da topologia eletrônica, compensador adaptativo baseado num filtro FIR e a implementação do LMS proposto. Os dados de simulações mostram a eficácia da técnica proposta, e estes são apresentados na seção de resultados.

## 5.1 Topologia dos Amplificadores de Tensão e de Corrente

Na seção 4, é apresentada uma solução em que foi empregado um circuito armadilha  $R_AL_AC_A$  na saída do amplificador analógico de tensão, de modo a manter o sistema com uma resposta rápida e plana na faixa de interesse, bem como garantir a estabilidade do amplificador. Para reduzir o uso de componentes elétricos externos, propõe-se um filtro digital de armadilha interno no controlador para emular o mesmo efeito do que o filtro externo de armadilha apresentado na seção 4. A topologia proposta para o amplificador de tensão é simplificada e apresentada na Figura 5.1. Manteve-se a resistência  $R$  com um valor baixo quando comparado com a impedância de entrada  $R_s$  do relé. A Figura 5.2 mostra a versão da função de transferência analógica  $F(s)$  do filtro digital de armadilha  $F(z)$ , para ser incorporado no controlador  $C(z)$ . É mantido o mesmo filtro de armadilha  $R_AL_AC_A$  sintonizado na frequência de corte com um resistor de compensação  $R_c$ . Um capacitor  $C_d$  com um pequeno valor é adicionado para manter a estabilidade da versão discreta  $F(z)$ , este valor discreto do filtro foi obtido utilizando a transformação bilinear. A versão contínua da função de transferência do filtro de armadilha é dada pela função.

$$F(s) = \frac{V_{of}}{V_{if}} = \frac{L_A C_A s^2 + C_A R_A s + 1}{a s^3 + b s^2 + c s + 1}, \quad (5.1)$$

na qual

$$a = C_d L_A C_A R_c$$

$$b = L_A C_A + R_c R_A C_d C_A$$

$$c = R_c C_A + R_c C_d + C_A R_A$$

O novo controlador é uma função  $F(s)$  em cascata com um controlador é dada pela expressão:

$$C(s) = k \left( \frac{2\pi f}{s + 2\pi f} \right) F(s), \quad (5.2)$$

Usando a transformação bilinear resulta em:

$$C(z) = C(s) \Big|_{s=\frac{2}{T} \frac{z-1}{z+1}}, \quad (5.3)$$

A Figura 5.3 mostra um diagrama de blocos geral dos amplificadores de tensão e de corrente proposto. É apresentado o diagrama para introduzir todas as suas partes da topologia dos amplificadores. No entanto, ele vai se tornar progressivamente mais instrutivo para a compreensão adequada dos detalhes da análise. Os amplificadores de tensão e de corrente foram implementados usando um processador digital de sinais (DSP) para o bloco digital e o bloco analógico é constituído de uma ponte-H de IGBTs seguido por um filtro passivo de saída. O bloco digital é composto de uma parte com estrutura com ponto flutuante e uma estrutura

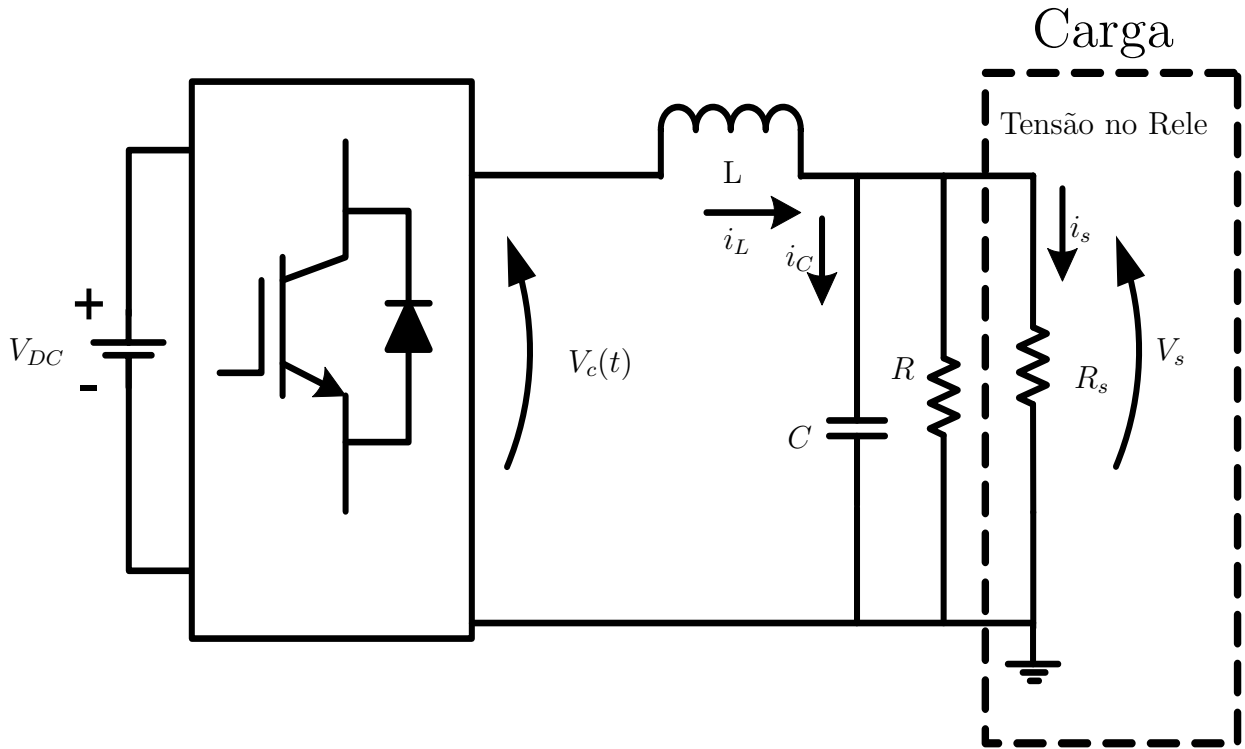


Figura 5.1: Modelo do amplificador classe D sem filtro de armadilha.

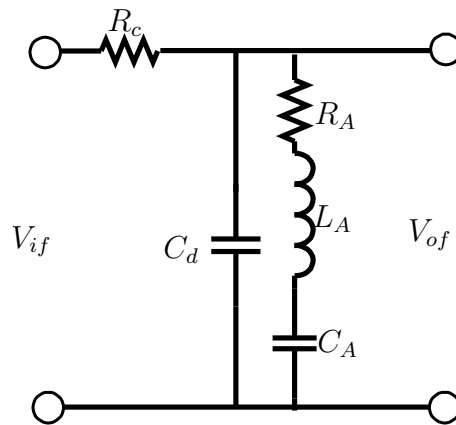


Figura 5.2: Circuito equivalente do filtro armadilha  $F(z)$ .

de ponto fixo no domínio de tempo discreto. Na Figura 5.3, observa-se que este está ligado ao domínio de tempo contínuo no bloco analógico através de um segurador de ordem zero ZOH. A referência de entrada é o sinal desejado em tempo discreto para ser reproduzível na saída do filtro. Este sinal de saída do filtro é quantificado no tempo discreto usando outra entrada do ADC, com tempos de amostragem de frequência  $M$  vezes maior do que a frequência natural de amostragem  $f_s$ .

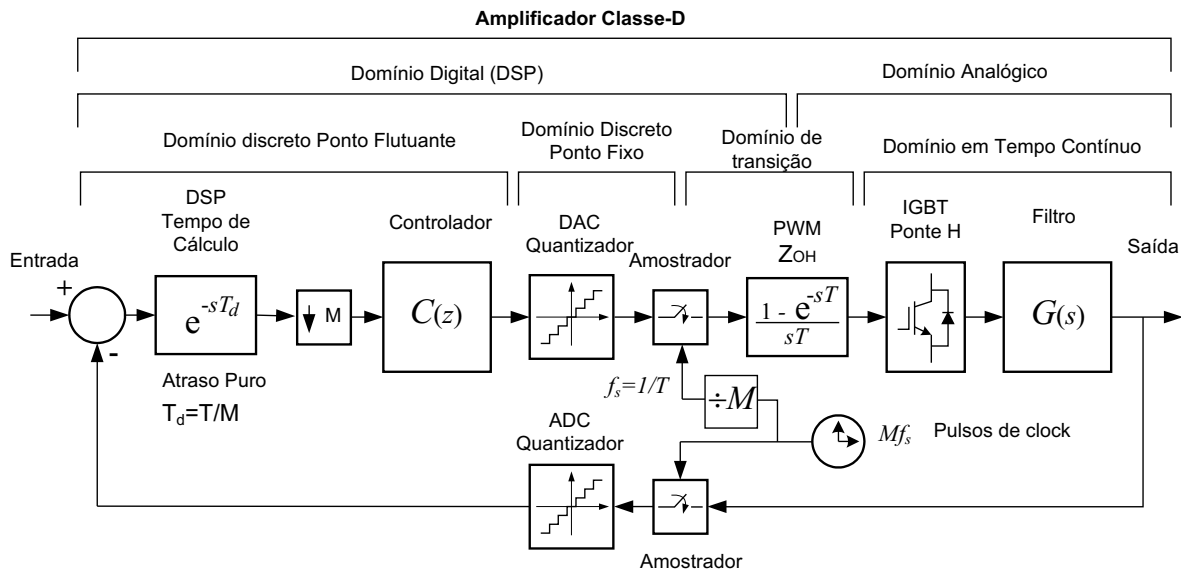


Figura 5.3: Modelo dinâmico dos amplificadores propostos.

Qualquer sistema linear em tempo discreto como  $C(z)$  tem a premissa de que os amostradores ideais são sincronizados tanto na entrada e saída; o tempo de cálculo  $T_d$  é assumido ser zero. Quando o período de amostragem  $T$  é maior do que o  $T_d$ , necessário numa aplicação prática, o domínio da transformada  $Z$  permanece inalterado. Por outro lado, quando  $T_d$  é da mesma ordem de grandeza de  $T$ , a análise deve incluir a versão no domínio discreto  $Z$  do elemento não linear  $e^{-sT_d}$ , que representa um atraso puro. Como se pode ver na Figura 5.3, tem-se um bloco que representa um atraso puro  $T_d$  seguido por um bloco de dizimação, que reamostra o sinal de saída do filtro a uma taxa  $M$  vezes mais lenta do que a taxa de amostragem da entrada do ADC correspondente. O tempo de cálculo do controlador  $C(z)$  precisa ser  $T_d = T/M$ , que é obtido através da dizimação no processo de sub amostragem. A Figura 5.4 mostra o funcionamento interno do sinal triangular (portadora) PWM comparado ao sinal de modulação e o efeito do atraso computacional no processamento. Nesta Figura 5.4 é mostrado que, no início de um novo ciclo PWM todos os cálculos da amostra  $n$  tem que ser concluídos, e o registro de comparação de PWM atualizado. Quanto menos tempo computacional necessário para cálculos, menor será o atraso e maior a frequência de amostragem  $Mf_s$ . Para o presente amplificador, a frequência máxima de chaveamento da ponte IGBT é a frequência de amostragem  $f_s = 1/T = 20\text{kHz}$ . Um segundo elemento não linear, o segurador de ordem zero ou PWM ZOH, representa o registro de comparação PWM, que mantém durante todo o período  $T$ , produzindo o correspondente valor médio na saída PWM. Para baixas frequências como 50Hz ou 60Hz, a magnitude e fase do ZOH têm efeitos muito desprezíveis sobre a reprodutibilidade do sinal de referência e sua resposta em frequência é desprezada em aplicações de conversores tradicionais DC/AC. No entanto, quando

um sinal de referência é incrementado em frequência, a resposta dinâmica do ZOH tem efeitos significativos e deve ser tomado em consideração no projeto do controlador.

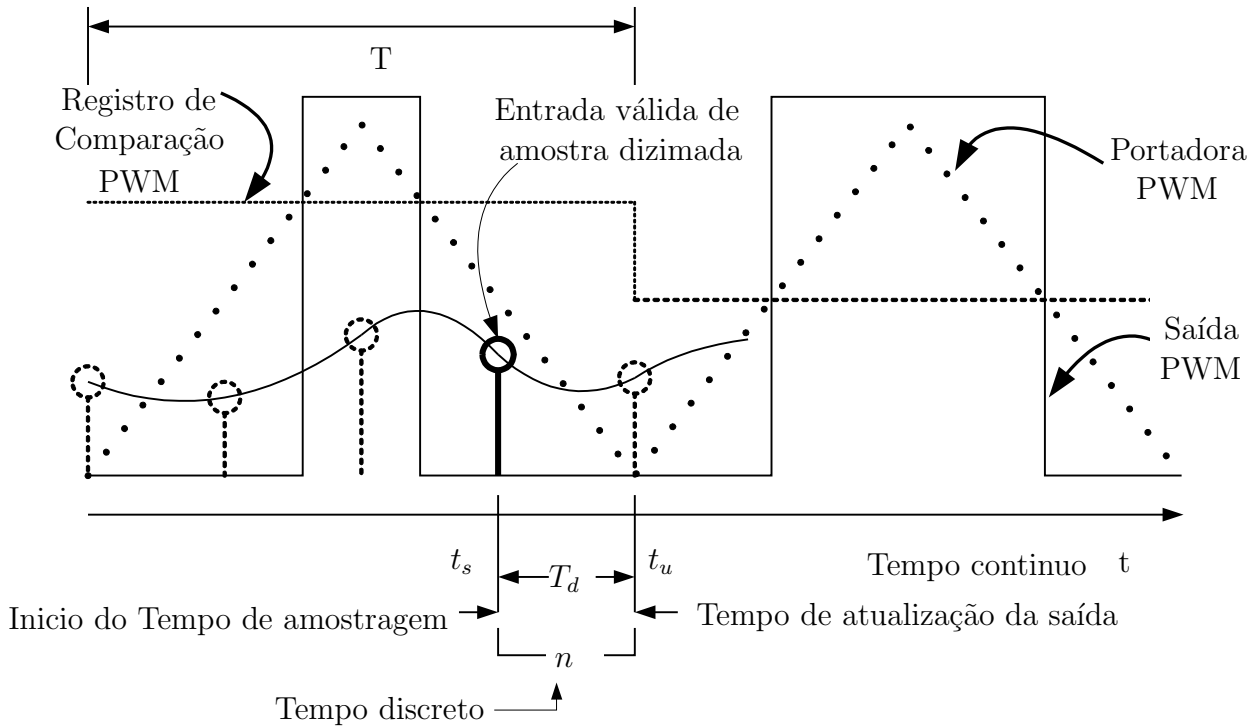


Figura 5.4: Atrasos e tempos do sistema.

Na Figura 5.5 é mostrado o efeito do atraso computacional e do segurador de ordem zero ZOH na frequência. Observa-se que para atrasos de  $T_d = T$ , o ZOH mantém pequena atenuação na frequência de até 3kHz com defasagem fixa de aproximadamente 30 graus em 3kHz, enquanto o atraso  $T_d = T$  apresenta uma defasagem de aproximadamente 60 graus também na frequência de 3kHz. Da figura, conclui-se que um atraso em fase é produzido devido ao ZOH e  $T_d$  que deve ser tomado em conta no projeto do controlador. No entanto, para frequências de aplicações de inversores 50/60Hz o atraso computacional é desprezível assim como o atraso devido ao ZOH. A análise feita do atraso computacional e o ZOH foi para um período de amostragem de  $T=1/20\text{kHz}$ .

A Figura 5.6 mostra o efeito do atraso para um período de  $T_d = T/2$ , nesta é observada que o efeito do atraso e o segurador de ordem zero (ZOH) tem o mesmo comportamento em atraso de fase de aproximadamente 30 graus em 3kHz, mostrando que o ZOH também pode ser representado por um atraso de  $T/2$  para uma frequência de amostragem de  $f_s = 1/T$ .

Quando o atraso computacional é reduzido para um período de  $T_d = T/4$ , isto devido à capacidade do processador. Pode ser dito que, quanto mais rápido o processador for para realizar as operações matemáticas de processamento do controlador embarcado ou outras operações, menor também será a defasagem produzida pelo efeito do atraso computacional como

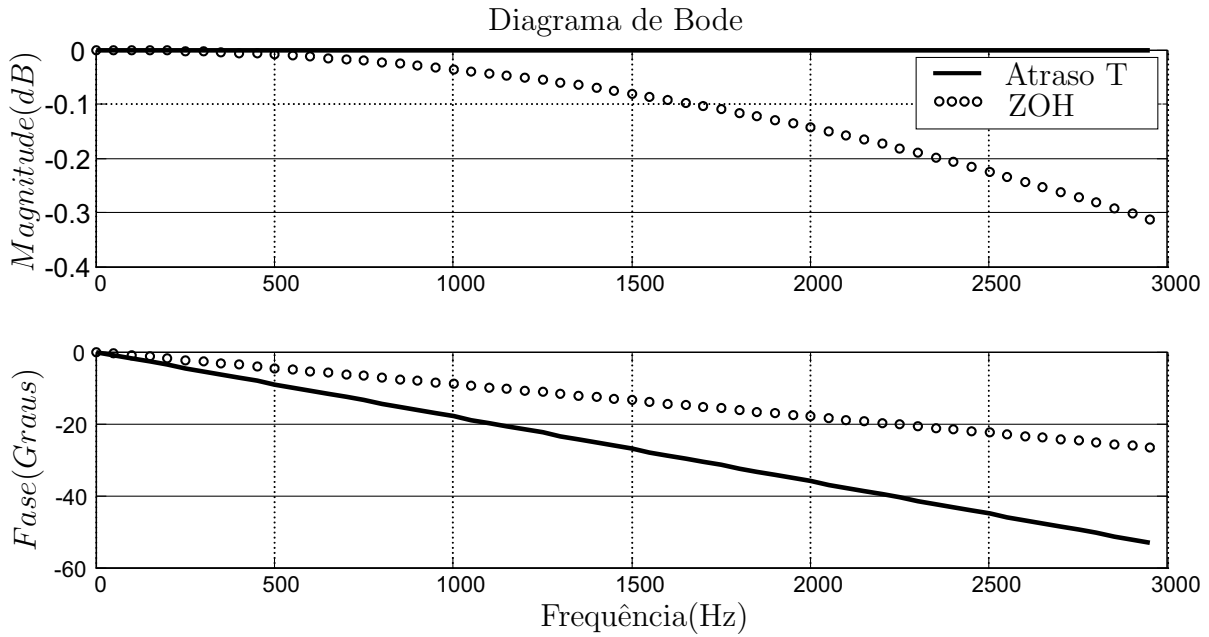


Figura 5.5: Atrasos e tempos do sistema  $T_d = T$  e ZOH.

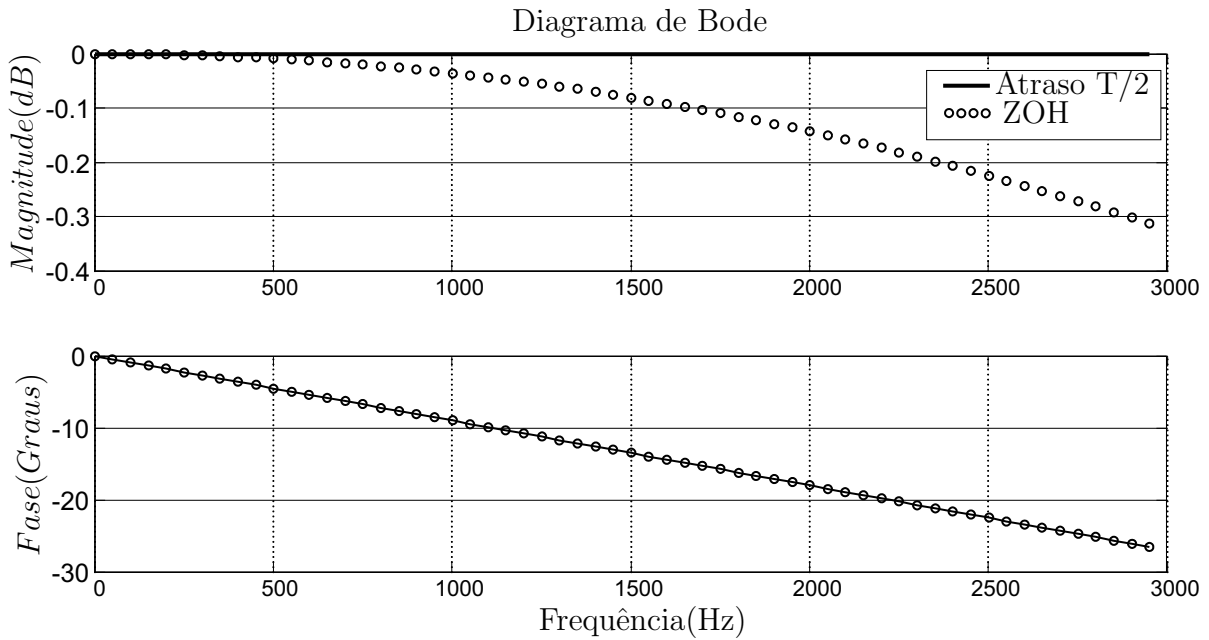
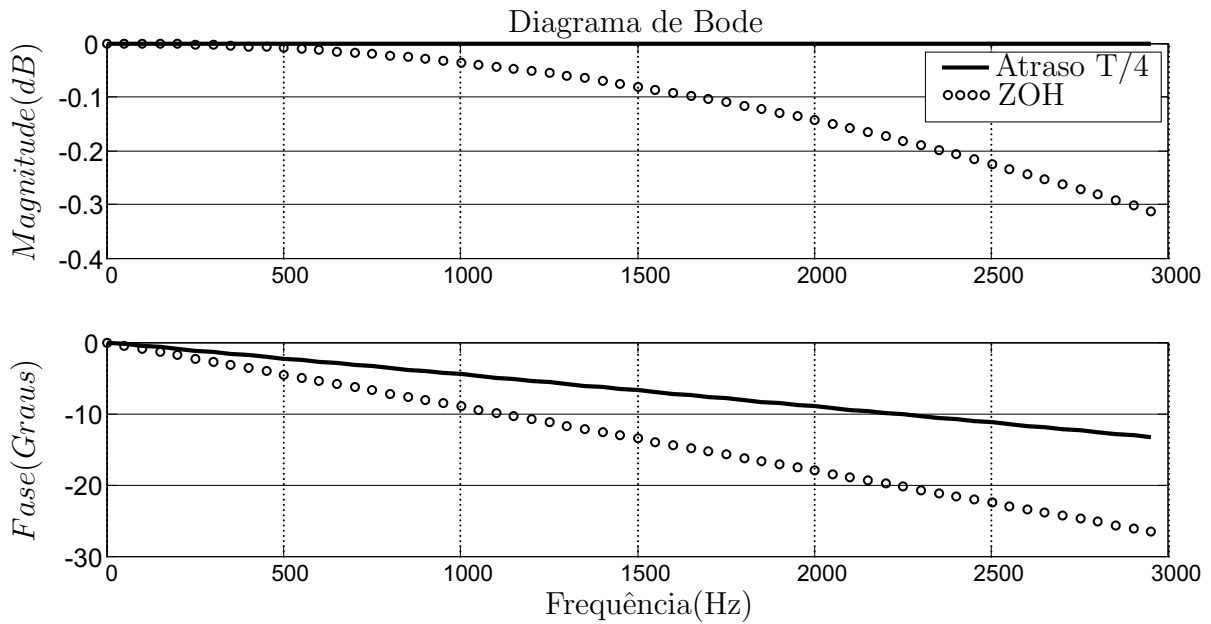


Figura 5.6: Atrasos e tempos do sistema  $T_d = T/2$  e ZOH.

observado na Figura 5.7. Mas na análise, deve ser lembrado que o efeito do ZOH não foi reduzido em fase devido ao fato de que este depende da frequência de amostragem  $f_s$  e se manteve constante independente do tempo de processamento. Este efeito da defasagem pode ser reduzido incrementando a frequência de amostragem do processador.

Uma análise foi feita no amplificador de tensão para valores de atraso computacional  $T_d$  e




 Figura 5.7: Atrasos e tempos do sistema  $T_d = T/4$  e ZOH.

segurador de ordem zero. Nesta análise, o atraso computacional  $e^{-sT_d}$  é aproximado mediante Padé de primeira ordem como descrito em (Golub and Loan, 1996). Assim, a Figura 5.8 a) mostra a análise de estabilidade para um atraso de  $T_d = T$ . Nesta é observado que o sistema chega a ser instável para valores altos de impedância do relé entre 0 e  $10k\Omega$ . Na figura 5.8 b) é realizada uma análise para um atraso computacional de  $T/2$ , também com a aproximação de Padé mostrando a estabilidade para as mesmas variações de impedância de carga de 0 a  $10k\Omega$ . Assim é mostrado que o sistema é estável para atrasos cujos intervalos de tempo sejam curtos. Conclui-se destas análises que o efeito do atraso computacional pode tornar o sistema instável, sendo que no projeto do controlador embarcado no microcontrolador deve ter uma capacidade de processamento de dezenas de MIPS.

## 5.2 Topologia dos Amplificadores de Tensão

Da Figura 5.3, o filtro analógico  $G(s)$  é responsável pelo cálculo da média de PWM e supressão de componentes espectrais de alta frequência. A sua função de transferência para o amplificador de tensão, incluindo a carga  $R$  em paralelo a entrada  $R_s$  do relé é dada por:

$$G(s) = \frac{\frac{1}{LC}}{s^2 + \frac{s}{RC} + \frac{1}{LC}}, \quad (5.4)$$

sendo  $L$  e  $C$  são os valores do filtro passivo  $LC$ . Amplificadores para testes de relés devem ter a capacidade de reproduzir não somente um sinal de frequência única, como a maioria das

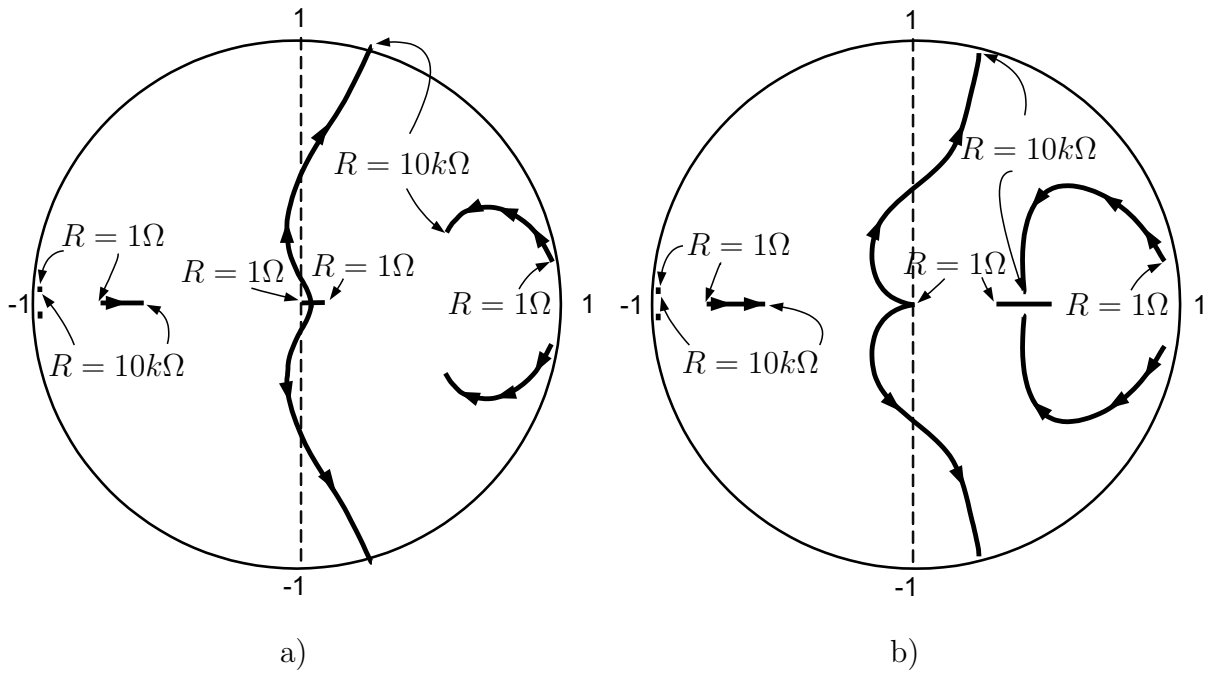


Figura 5.8: Lugar geométrico das Raízes de  $C(z)G(z)$  para a)  $T_d = T$ , b)  $T_d = T/2$  e ZOH com variação da carga.

aplicações de inversores, mas também sinais arbitrários numa banda limitada. Os amplificadores propostos destinam-se a, pelo menos reproduzir sinais definidos em (Vilcanqui et al., 2014b) expressos da forma:

$$V_r(t) = \sum_{n=0}^N A_n e^{-\alpha_n t} \cos(\omega_n t + \phi_n), \quad (5.5)$$

na qual  $A_n$  são as amplitudes de  $N$  componentes sinusoidais,  $\alpha_n$  os fatores de amortecimento dos seus exponenciais decrescentes,  $\omega_n$  e  $\phi_n$  são a frequência e fase de cada componente respectivamente. Para  $\omega_n = 0$  é representado uma componente DC exponencial decrescente, e não há nenhuma restrição sobre as frequências  $\omega_n$ , onde são exigidos que devem ser múltiplos inteiros de qualquer fundamental. Apenas uma frequência máxima de 3 kHz é estabelecido na presente seção do trabalho, em questão com as demandas de desenho da investigação e comparação às caixas de teste disponíveis no mercado.

O bloco amplificador apresentado na Figura 5.3, e descrito anteriormente, com o novo controlador melhorado, tem um controlador de *feedback* interno que possibilita seguir o sinal de referência para diferentes impedâncias de entrada do relé. A Figura 5.9 mostra a resposta de frequência de circuito fechado deste amplificador. Pode-se notar que a resposta em magnitude e fase do amplificador é incapaz de alcançar uma reprodutibilidade plana até 3 kHz. A fim de estender a banda de operação até 3 kHz, adotou-se o uso de um compensador FIR para corrigir a fase e a magnitude do sinal desejado. Os parâmetros de amplificador de classe D, e do filtro

incorporado no controlador são:  $L = L_A = 500\mu H$ ,  $C = C_A = 3.1\mu F$ ,  $C_d = 1nF$ ,  $R_A = 0$ ,  $R_c = 1k\Omega$ ,  $k=200$  e  $f = 60kHz$ .

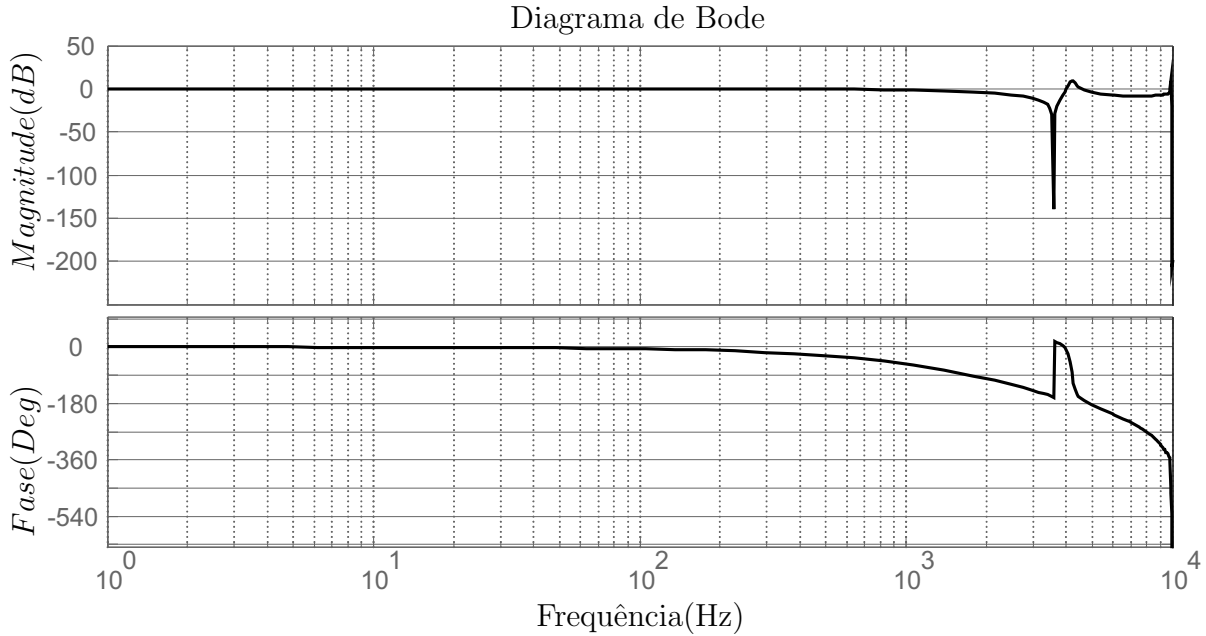


Figura 5.9: Resposta em frequência do amplificador de tensão e efeito do ZOH e atraso.

### 5.3 Filtro de Compensação FIR

A Figura 5.15 apresenta o diagrama de blocos do amplificador de tensão compensado proposto. Um filtro FIR com compensação modifica o sinal de referência aplicado à entrada do amplificador, a fim de mitigar as distorções de magnitude e a fase mencionadas anteriormente. Os coeficientes do filtro são estimados utilizando o algoritmo LMS (Ogunfunmi and A.Peterson, 1992; Ye et al., 2006; Hernandez et al., 2010) para cada sinal a ser reproduzido, antes de um teste de relé. Durante o período de treinamento, uma sequência do sinal de referências é gerado várias vezes até a convergência do algoritmo LMS para um determinado valor de erro (Chen et al., 1996; Godavarti and Hero, 2005; Srar et al., 2010).

A função de transferência em laço aberto do bloco do amplificador é descrita como

$$H(s) = \frac{1 - e^{-Ts}}{sT} e^{-T_d} C(s) G(s) V_{DC}, \quad (5.6)$$

na qual  $C(s)$  é um controlador,  $G(s)$  é o indutor-capacitor do filtro passa-baixas LC, e  $V_{DC}$  a tensão de alimentação.  $e^{-T_d}$  está relacionado com o atraso computacional  $T_d$ , e  $(1 - e^{-sT})/sT$  o segurador de ordem zero para um período de amostragem de período  $T$ . O filtro LC é projetado para eliminar harmônicos produzidos pelo chaveamento PWM. A resposta em frequência do

amplificador de classe D para uma realimentação negativa unitária, dada por  $H(s)/(1 + H(s))$ , que é apresentado na Figura 5.9. A resposta dinâmica do ZOH é equivalente a um atraso de  $T/2$ , que tem alguma predominância da fase e magnitude do sinal de saída reconstruída. O controlador poderia ser não-causal para compensar a dinâmica do ZOH. As consequências podem ser observadas também na Figura 5.9, ou seja, não foi possível obter um ganho plano, sem atraso de fase, mesmo utilizando um controlador com sintonia quase ideal. No entanto, para baixas frequências de 50/60Hz, o controlador segue o sinal de referência com um erro mínimo, e as considerações mencionadas são irrelevantes no projeto de inversores. O projeto de amplificadores de corrente segue a mesma abordagem acima mencionada e é apresentada também nesta seção com modificações no filtro de saída proposta na seção anterior.

## 5.4 Topologia dos Amplificadores de Corrente

A topologia do amplificador de corrente é como mostrada na Figura 5.10. Em relação à topologia mostrada na seção 4 foi modificada, comparado com o filtro L apresentado. Assim, um filtro LCL é utilizado na presente seção, sendo que este tipo de filtro é mais recomendável para aplicações de potência e onde frequências de chaveamento são aplicadas. Isto devido a que apresentam uma característica de melhor atenuação das frequências altas, frequências produzidas pelo chaveamento, tendo a vantagem também da redução do tamanho dos indutores e custo menor (Johnson et al., 2011; Abusara and Sharkh, 2013). Em contrapartida, este tipo de filtro LCL, apresenta a dificuldade de ser mais complexo para o cálculo dos parâmetros. Uma vez que também a impedância está perto de zero no filtro LCL na frequência de ressonância (He and Li, 2013; Li et al., 2013; Mohamed, 2011).

A função de transferência que representa o filtro LCL da Figura é dada pela expressão seguinte:

$$G_i(s) = \frac{i_{RB}(s)}{V_c(s)} = \frac{1}{L_1 L_2 C s^3 + R L_1 C s^2 + (L_1 + L_2) s + R}, \quad (5.7)$$

Sendo que a frequência de ressonância do filtro é dada por:

$$\omega_r = \sqrt{\frac{L_1 + L_2}{L_1 L_2 C_1}}, \quad (5.8)$$

O sistema em laço aberto será dado pela expressão seguinte:

$$H_i(s) = \frac{1 - e^{-Ts}}{sT} e^{-Td} C_i(s) G_i(s) V_{DC}, \quad (5.9)$$

sendo  $C_i(s)$  é um controlador tipo PID,  $G_i(s)$  é filtro passa baixa de corrente e  $V_{DC}$  a tensão de alimentação, sendo o controlador dado pela expressão:

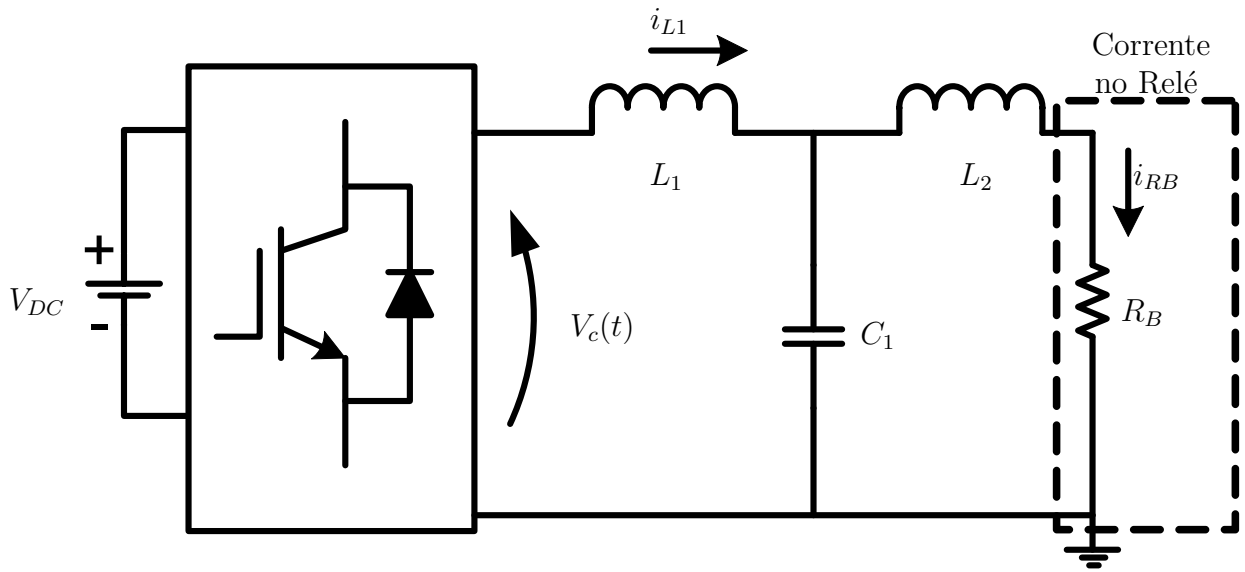


Figura 5.10: Modelo do amplificador de corrente classe D.

$$C_i(s) = k \left( \frac{s + c_1}{s + c_2} \right) F_i(s), \quad (5.10)$$

$$F_i(s) = \frac{V_{of}}{V_{if}} = \frac{LCs^2 + 1}{as^3 + bs^2 + cs + 1}, \quad (5.11)$$

na qual

$$a = C_d L C R_s$$

$$b = LC$$

$$c = (C R_s + R_s C_d)$$

Para se ter o controle da saída do amplificador de corrente utilizou-se de realimentação negativa dada pela expressão  $H_i(s)/(1+H_i(s))$ . Este amplificador de corrente com realimentação leva em consideração uma carga crítica que representa um burden de relé de  $1\Omega$ . A resposta em frequência da amplitude e fase é mostrada na Figura 5.11 considerando a frequência de corte e características do amplificador com componentes do amplificador dados por:  $L = 1mH$ ,  $C = 2,06\mu F$ ,  $C_1 = 100\mu F$ ,  $L_1 = 20\mu H$ ,  $L_2 = 20uH$  e  $R_B = 1\Omega$  e componentes não físicos dados  $k=100$ ,  $c_1 = 120e3$ ,  $c_2 = 75e3$ ,  $C_d = 1nF$ ,  $R_s = 6k\Omega$ . Esta resposta em frequência do amplificador mostra que este ainda sofre atenuação na banda desejada, não sendo possível reproduzir as correntes desejadas no relé.

Para corrigir a amplitude e fase da resposta em frequência da topologia do amplificador apresentado na Figura 5.11, é apresentada uma topologia mediante um algoritmo de compensação com um filtro adaptativo FIR que compensa previamente o sinal de referência para que o

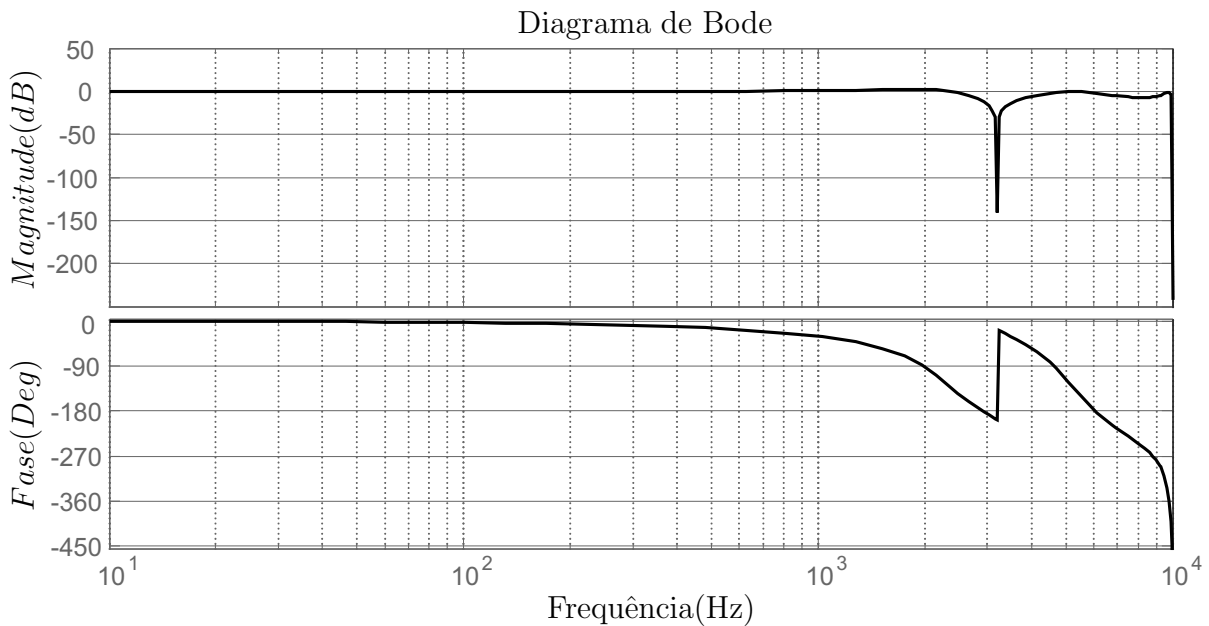


Figura 5.11: Resposta em frequência do amplificador de corrente efeito do ZOH e atraso.

amplificador gere o sinal de referência desejado. A compensação é baseada num algoritmo que calcula o erro quadrático médio no LMS de tal forma gerar a corrente desejada no relé em teste.

## 5.5 Algoritmo LMS

### 5.5.1 Filtro Adaptativo LMS

O algoritmo adaptativo LMS (Least Mean Square) foi desenvolvido pelo professor Widrow e seus colegas de trabalho (Widrow and Ferrara, 1981). O filtro adaptativo LMS é um algoritmo bem conhecido devido a sua simplicidade e robustez para uma determinada condição de convergência. Possui um algoritmo bem eficaz e que é bastante usado em aplicações em que não são necessárias convergências muito rápidas e onde o custo computacional é governado pelo passo de simulação. Algumas aplicações de filtros LMS adaptativos são encontradas na equalização de canal em sistemas de comunicação em banda larga, processamento digital de sinais aplicado à biomedicina, processamento de sinais de radar, entre outros. Um tipo de configuração para o filtro adaptativo pode ser como mostrado na Figura 5.12, que consiste de um filtro digital com coeficientes ajustáveis, e um algoritmo adaptativo é usado para mudar os valores dos coeficientes. O cálculo dos parâmetros (coeficientes) do filtro adaptativo LMS baseia-se no cálculo do erro quadrático médio MSE.

A entrada do sinal na forma de um vetor  $x_k$  do filtro adaptativo linear é definida como

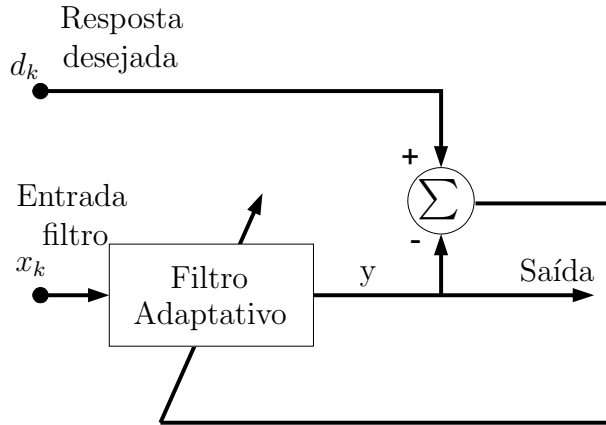


Figura 5.12: Diagrama de blocos do filtro adaptativo.

$$x_k = \left[ 1 \quad x_k \quad x_{k-1} \quad \dots \quad x_{k-(n-1)} \right]^T \quad (5.12)$$

Assume-se que os componentes do sinal de entrada aparecem simultaneamente em todas as linhas de entrada em tempos distintos indexados pelo índice  $k$ . Os coeficientes do filtro ou fatores de multiplicação  $w_0, w_1, \dots, w_n$  são ajustáveis. O vetor de pesos  $w$  dos coeficientes do filtro é dado por:

$$w^T = \left[ w_0 \quad w_1 \quad w_2 \quad \dots \quad w_n \right]^T \quad (5.13)$$

A saída  $y_k$  é o produto entre  $x_k$  e  $w_k$

$$y_k = x_k^T w = w^T x_k \quad (5.14)$$

O erro  $e_k$  é definido como a diferença entre a resposta desejada  $d_k$  (uma entrada externa muitas vezes chamada de sinal de treinamento) e a saída atual.

$$e_k = d_k - x_k^T w = d_k - w_k^T x_k \quad (5.15)$$

Em aplicações de filtragem adaptativa, a resposta desejada é geralmente composta de um sinal de base a ser estimado mais ruído aditivo não correlacionado tanto com o sinal de entrada e o filtro. A esperança  $E\{\cdot\}$  será assumido como o conjunto descrito por um processo estocástico. A matriz de correlação  $N \times N$  no tempo  $k$  é definida pela expressão

$$R_k = E \{ x_k x_k^T \} \quad (5.16)$$

Da equação acima,  $R_k$  é assumida ser positiva e o vetor de longitude  $N$  de correlação cruzada

definida como

$$P_k = E \{d_k x_k\} \quad (5.17)$$

O interesse é calcular o erro quadrático médio no tempo  $k$

$$\begin{aligned} MSE = J &= E \{(d_k - w_k^T x_k)^2\} \\ MSE = J &= E \{d_k^2\} - 2w_k^T P_k + w_k^T R_k w_k \end{aligned} \quad (5.18)$$

pode ser observado que o valor ótimo de  $w_k$  que minimiza o erro quadrático médio é dado por

$$w_{opt} = R^{-1}P \quad (5.19)$$

### 5.5.2 Algoritmo Steepestdescent

O LMS é baseado no algoritmo de *steepestdescent* onde os pesos do vetor entre amostra e amostra são atualizados mediante:

$$w_{k+1} = w_k - \mu \nabla_k \quad (5.20)$$

sendo  $w_k$  e  $\nabla_k$  são os pesos e os valores do gradiente respectivamente no  $k^{th}$  instante de amostragem,  $\mu$  controla a estabilidade e a taxa de convergência O algoritmo LMS na equação 5.20, requer o conhecimento de R e P desde que  $\nabla_k$  é obtido a partir de  $\nabla = \frac{dJ}{dw} = -2P + 2Rw = 0$ . Assim o LMS é um método prático de estimação dos valores dos coeficientes  $w_k$  em tempo real sem a necessidade da inversão da matriz, em que somente é necessária a avaliação do vetor de correlação cruzada e a matriz de auto correlação. Para a atualização dos coeficientes do algoritmo LMS de amostra para amostra é dado pela expressão.

$$w_{k+1} = w_k + 2\mu e_k x_k \quad (5.21)$$

na qual  $e_k = y_k - w_k^T x_k$

O algoritmo acima não requer nenhum conhecimento prévio das estatísticas do sinal ( que é a correlação entre R e P) mas em lugar disso usa os valores instantâneos estimados. Os pesos dos coeficientes são obtidos pelo algoritmo LMS e são somente estimados, mas esses valores estimados melhoram gradualmente com o tempo devido a que os coeficientes são ajustados e o filtro aprende as características dos sinais. Eventualmente, os coeficientes convergem, sendo a condição de convergência.



$$0 < \mu < 1/\lambda_{max} \tag{5.22}$$

na qual  $\lambda_{max}$  é o maior autovalor do sinal da matriz de covariância de entrada. Na prática é dito que  $w_k$  nunca é alcançado o ótimo teórico, mas este valor flutua entre estes como mostrados na Figura 5.13.

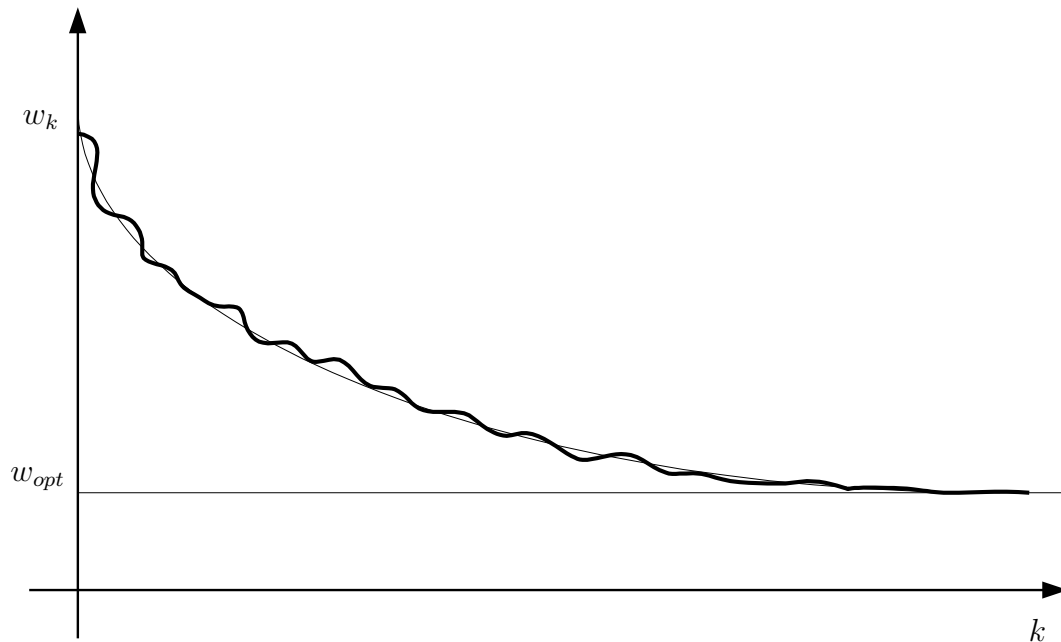


Figura 5.13: Ilustração da variação dos coeficientes do filtro.

### 5.5.3 Implementação do Algoritmo LMS

Os procedimentos para o cálculo dos parâmetros do filtro são os seguintes:

- Definir o valor dos coeficientes do filtro  $w_k(i)$   $i=1,2,3 \dots N-1$  para um determinado valor como 0.

- Medir a saída do filtro

$$n_k = \sum_{i=0}^{N-1} w_k(i)x_{k-i} \tag{5.23}$$

- Calcular o erro estimado

$$e_k = y_k - n_k \tag{5.24}$$

- Atualizar os pesos dos coeficientes do filtro

$$w_{k+1}(i) = w_k(i) + 2\mu e_k x_{k-i} \tag{5.25}$$

A simplicidade do algoritmo LMS e sua fácil implementação, faz a escolha deste algoritmo em muitas aplicações. O algoritmo LMS requer aproximadamente  $2N+1$  multiplicações e  $2N+1$  somas para cada novo conjunto de entradas e amostras de saída. Muitos processadores de sinal são fabricados e possuem uma estrutura baseada em operações de multiplicação, fazendo a implementação do algoritmo LMS atrativo. O diagrama de blocos para o algoritmo LMS dado na Figura 5.14 mostra o passo a passo para a implementação em software e hardware num determinado microprocessador.

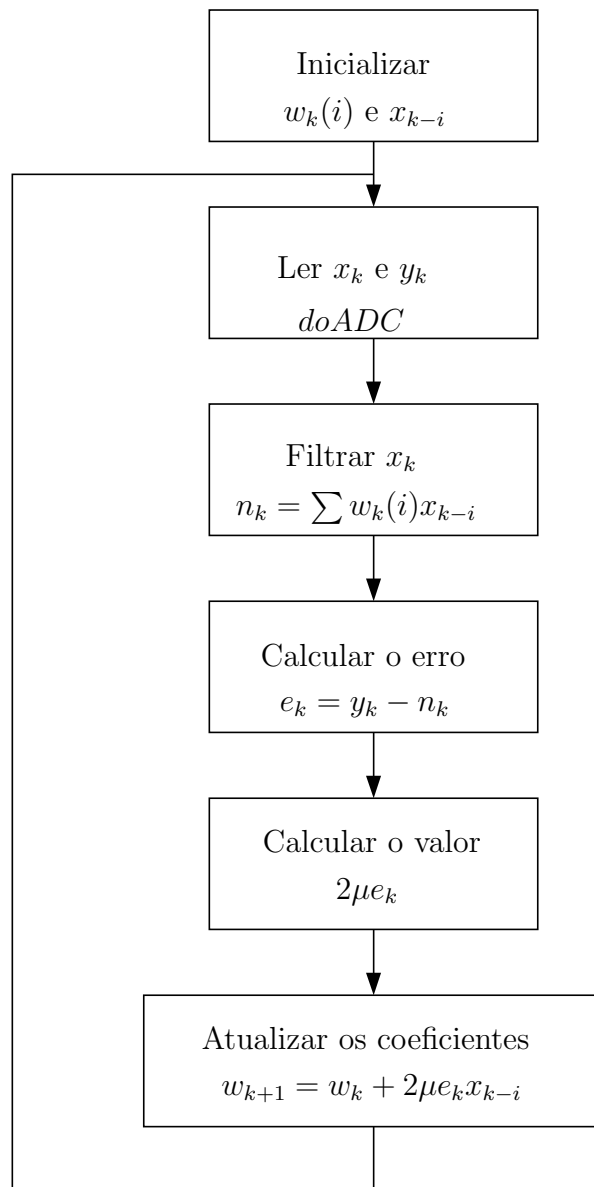


Figura 5.14: Diagrama de blocos para o filtro adaptativo.

### 5.5.4 Projeto do filtro LMS para os Amplificadores de Tensão e Corrente

O algoritmo LMS (Ogunfunmi and A.Peterson, 1992; Chen et al., 1996) calcula os coeficientes  $w[n]$  para o filtro FIR, que são atualizados de acordo com:

$$w[n + 1] = w[n] + \mu e[n]x[n], \quad (5.26)$$

sendo  $\mu$  é o tamanho do passo,  $w[n]$  são calculadas para minimizar o erro  $e[n] = d[n] - y[n]$  entre o sinal desejado (referência)  $d[n]$  e a forma discreta de saída do amplificador sinal  $y[n]$ . A Figura 5.15 apresenta o diagrama de blocos do amplificador proposto compensado. O teste dos relés de proteção é feito em duas etapas: Em primeiro lugar, o filtro de LMS calcula os coeficientes dos pesos  $w[n]$ , utilizando uma versão atrasada  $d[n] = x[n - N]$  do sinal de referência gerado anteriormente. Estas  $N$  amostras de atraso são necessárias para fornecer ao filtro de uma margem de causalidade para ajustar-se. O sinal de referência  $x[n]$  é repetido tantas vezes quantas as necessárias de tal forma atingir o erro de convergência desejado. Quando isto ocorre, o algoritmo de LMS para imediatamente e os pesos dos coeficientes  $w[n]$  são congelados e transferidos para o filtro FIR. Na segunda etapa, o relé pode ser testado, uma vez que, o filtro FIR compensa a resposta em frequência, introduzindo  $N$  atrasos da amostra no sinal de saída, e o teste real é realizado. Sendo que o atraso não tem nenhum efeito sobre o resultado do teste. Na etapa de treinamento e cálculo dos pesos dos coeficientes do filtro  $w[n]$ , para a estimação dos pesos e à ordem do filtro FIR, estes pesos estão associados à quantidade de componentes harmônicas do sinal da falta a ser gerado e à qualidade do sinal a ser reproduzido. Assim, se o sinal a ser aplicado ao relé contém componentes harmônicos em várias frequências, pode ser que seja necessário um filtro FIR de uma ordem alta. Outro aspecto que é necessário considerar durante o treinamento, é o erro desejado entre o sinal de referência e o sinal de saída. Este erro determinará qual será o tempo necessário para que a falta seja reproduzida e aplicada ao relé em teste. O treinamento pode ser feito mediante o programa Matlab, neste são armazenadas as faltas para serem aplicadas ao relé. Estas faltas podem ser aplicadas às entradas dos ADC dos amplificadores de potência mediante o uso da placa de som do computador. Uma vez condicionada à saída da placa do som e na entrada dos ADC dos amplificadores, estas faltas são reproduzidas as vezes que forem necessárias até um determinado erro de convergência. A captura do sinal desejado de corrente ou tensão é feita mediante sensores de tensão e corrente e estas condicionadas em níveis de tensão para serem aplicadas à entrada do ADC do microprocessador onde o algoritmo LMS é embarcado. Uma vez que o erro é garantido, os pesos calculados são transferidos para o filtro FIR. Desta forma, uma vez atualizado os coeficientes do filtro FIR, no computador em Matlab são novamente geradas as faltas e aplicadas ao relé em teste.

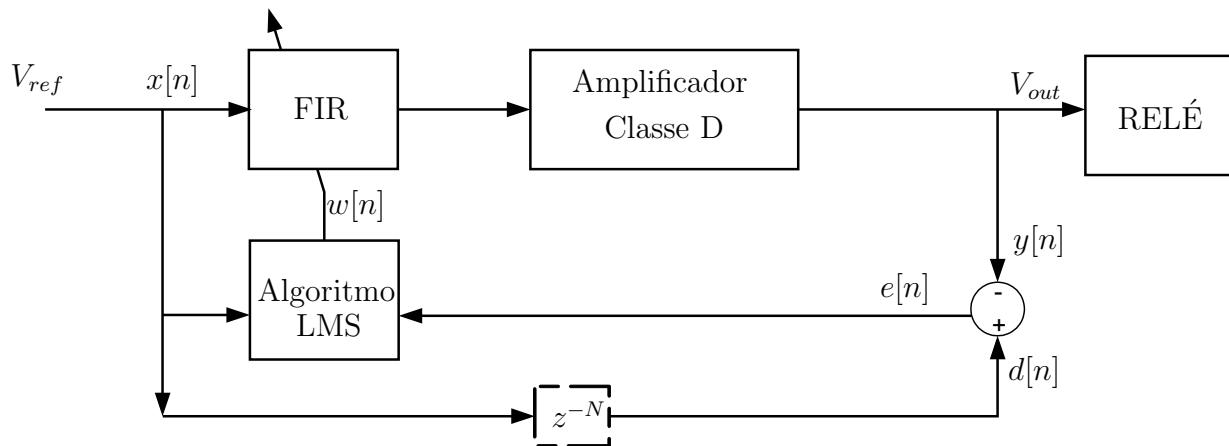


Figura 5.15: Diagrama de blocos da técnica proposta.

## 5.6 Resultados

Os procedimentos de teste incluem sinais de estado estacionário e transitórios obtidos a partir de um gravador digital de falhas ou produzidos por um programa de simulação, tais como EMTP ou MATLAB. Os sinais podem ser armazenados como COMTRADE, ou arquivos WAV, e pode ser regravado de volta usando conversores digital-analógico ou saídas de da placa de som de áudio de PC. Uma frequência de amostragem de 20 kHz foi utilizada para adquirir o sinal de referência, que é a mesma frequência de chaveamento do controlador PWM na saída da ponte IGBT. O correspondente sinal amplificado foi ligado à entrada do relé. O amplificador proposto foi implementado e testado para diferentes tipos de sinais na banda de frequência entre DC e 3kHz ou o 50<sup>th</sup> harmônica. A compensação do filtro FIR fez o amplificador capaz de reproduzir com precisão os sinais de diferentes características espectrais. Para ver os efeitos pronunciados da compensação, optou-se por um sinal de frequência única de 2,8kHz, onde as distorções em magnitude e fase são evidentes. Os melhores resultados foram obtidos com:  $N = 16$  atrasos de amostra; o filtro FIR com 64 coeficientes; e o algoritmo de LMS com um tamanho de passo de adaptação de 0,1. A Figura 5.16 mostra o sinal gerado pelo amplificador de tensão para uma aplicação usualmente encontrada em diversas aplicações de conversores DC-AC. Neste é mostrado que o sinal de referência é amostrado em 20kHz (no detalhe) e o sinal de referência é seguido corretamente, no algoritmo proposto. Este apresentou um tempo de convergência muito rápido, menor que 0,2ms, comprovando a efetividade do algoritmo proposto na geração de sinais com componentes de frequência fixa. A Figura 5.17 mostra outro tipo de sinal de referência com combinações de frequência de 60Hz, 733Hz e 3kHz, para a geração deste tipo de tensão, o algoritmo tem um processamento computacional maior, mas é observado que este consegue compensar a defasagem e seguir o sinal de referência desejado. A Figura 5.18 apresenta o sinal de referência e a saída em 2,8kHz sem o filtro de compensação FIR. Observa-se

que o amplificador não pode compensar a amplitude e fase de resposta desejada, com valores de distorção semelhantes, conforme ilustrado na Figura 5.9. A Figura 5.19 mostra os sinais de saída e da referência em 2,8kHz com o filtro de compensação FIR. Pode ser observado claramente que tanto a magnitude e fase têm as suas distorções mitigados e estão em boa concordância com a resposta desejada. Na Figura 5.20, a resposta para um transiente com componentes harmônicos foi gerada, seguindo a mesma comparação feita em Vilcanqui et al. (2014a). Diferentemente do resultado mostrado no capítulo 4, a Figura 5.20 mostra que o sinal desejado foi reproduzido na saída do amplificador de potência, ambos sem atenuação nem atraso de fase, que mostra o efeito do compensador adaptativo FIR.

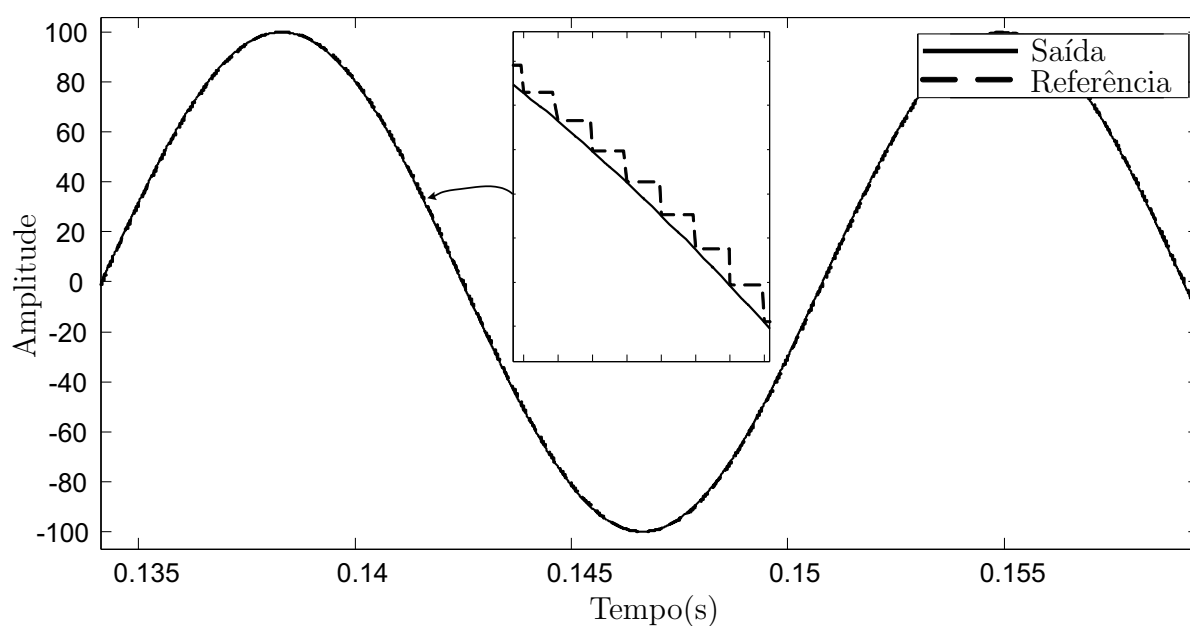


Figura 5.16: Saída de referência e saída do amplificador de tensão com componentes de sinais de 60Hz.

## 5.7 Conclusão

Um compensador frequência adaptativo baseado num algoritmo LMS foi proposto e apresentado para estender a banda do projeto do amplificador projetado anteriormente de tal forma estender a faixa de frequências de 1,2kHz a 3kHz. Os resultados da simulação foram apresentados para faltas típicas e sinais múlti harmônicos normalmente encontrados num teste de relé de proteção. No entanto, com o aumento da frequência, o controlador original tornou-se gradualmente, incapaz de compensar, especialmente na banda superior na gama de 3kHz. Para compensar a fase e a magnitude, foi apresentada uma solução ao problema através da inserção de um filtro adaptativo LMS entre o controlador e o sinal de referência para corrigir as distorções indesejadas. Os resultados das simulações mostram que é possível reduzir as distorções de

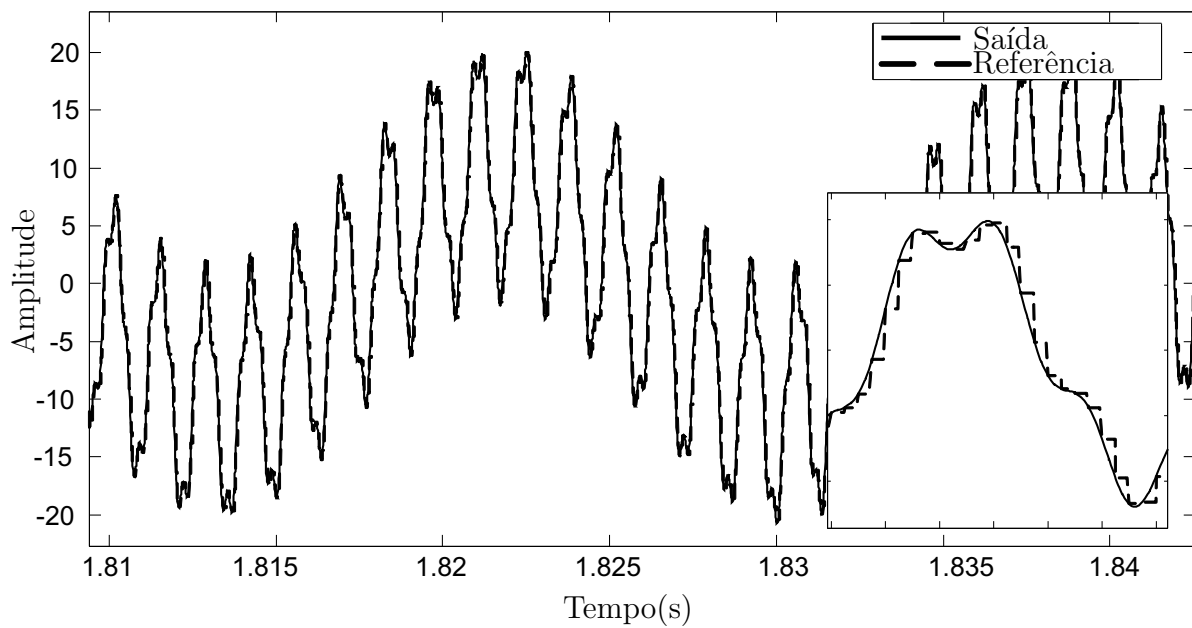


Figura 5.17: Saída de referência e saída do amplificador de tensão com componentes de sinais de 60Hz, 733Hz e 3kHz.

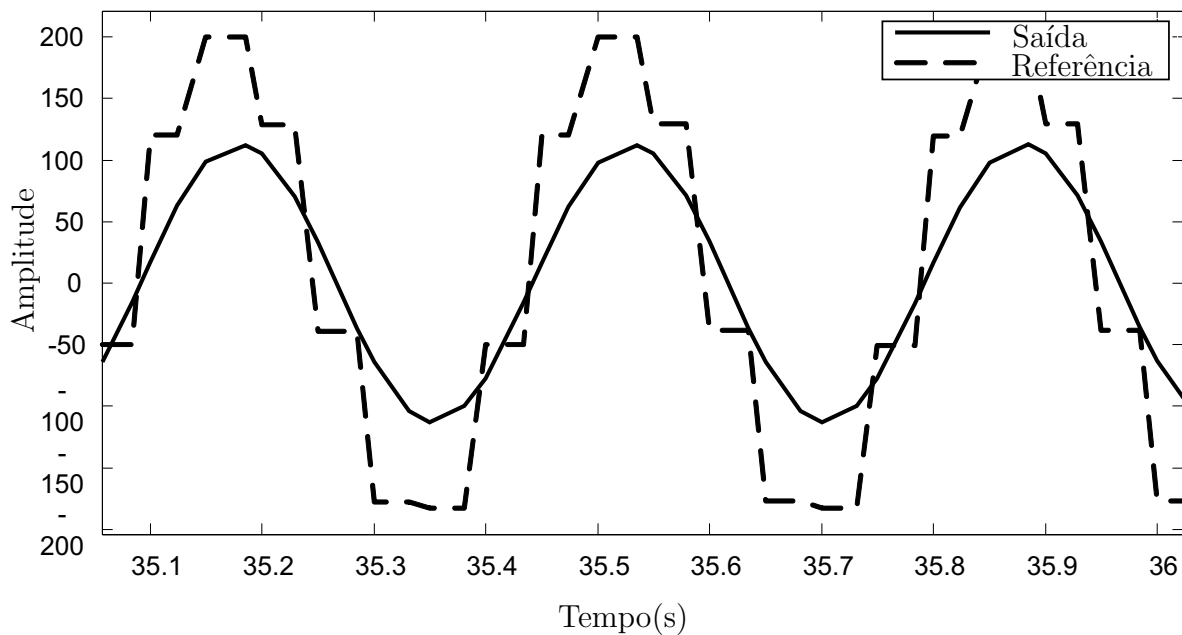


Figura 5.18: Sinal de saída e referência em 2,8kHz sem compensação.

fase e de magnitude causada pela baixa frequência de chaveamento dos transístores IGBT. Dessa forma, é possível gerar sinais que podem emular altas taxas de corrente e de tensão para frequências na faixa de DC a 3kHz. A técnica de compensação de frequência proposta tem o potencial para o desenho de amplificadores de tensão e de corrente adequado para testes em campo de relés de proteção.

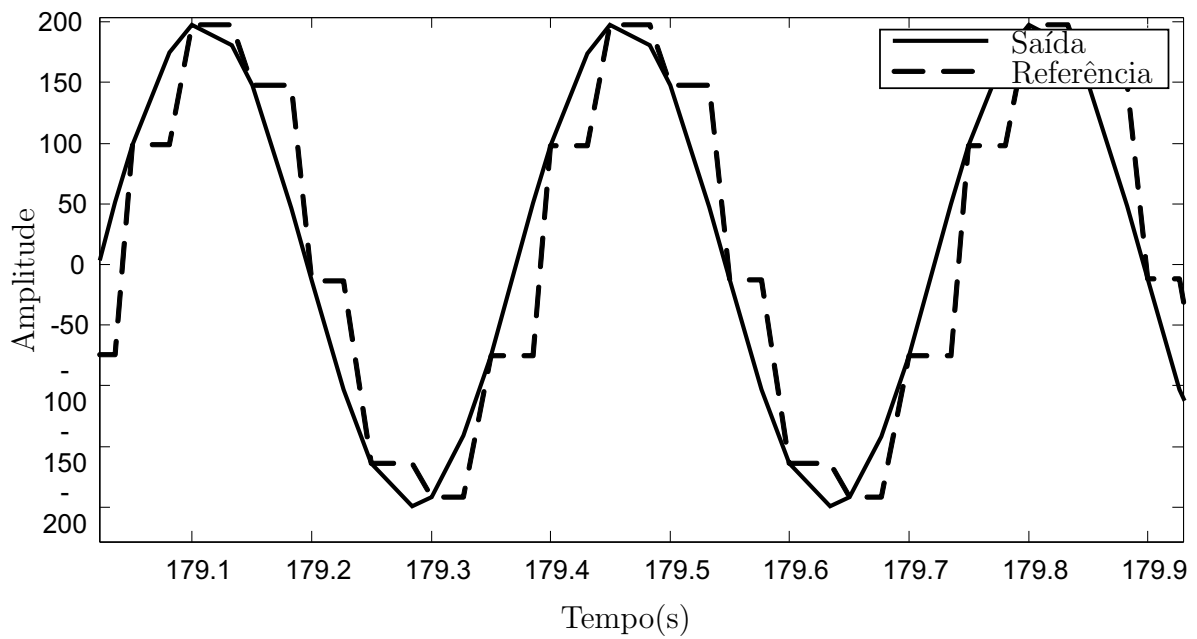


Figura 5.19: Sinal de saída e referencia em 2,8kHz usando filtro de compensação.

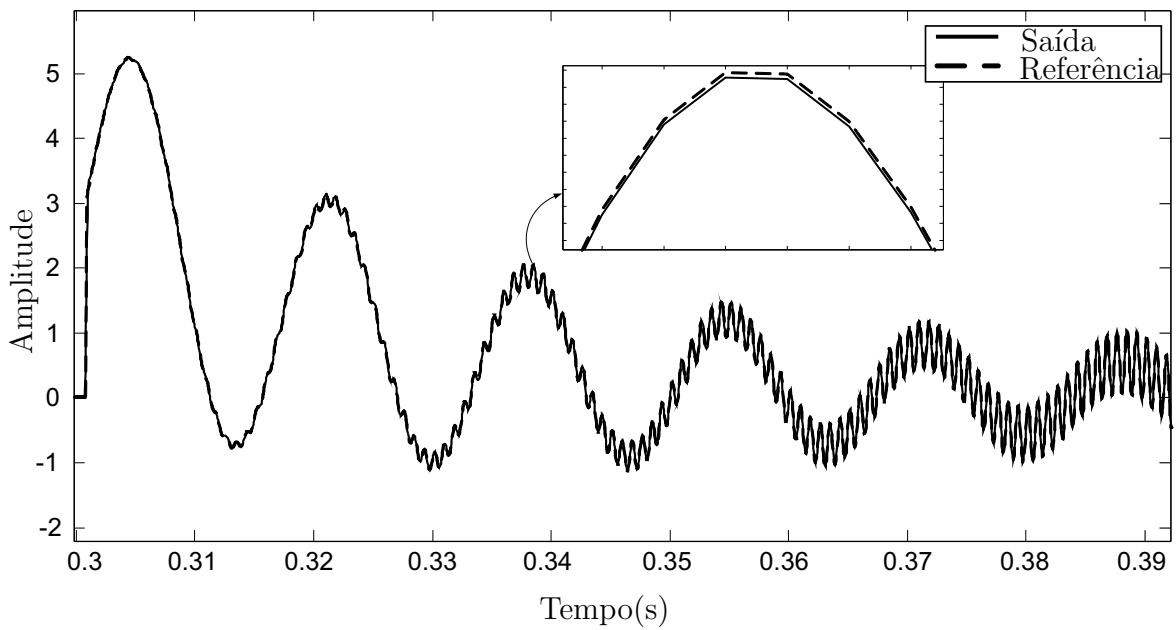


Figura 5.20: Simulação do sinal transitório de corrente com componente DC exponencialmente decrescente e harmônico de 1,2 kHz.

# Capítulo 6

## Conclusão

### 6.1 Conclusões

Nesta investigação, foram estudados os projetos de amplificadores de tensão e corrente para testes de relés. Com esta finalidade, construiu-se uma plataforma experimental para estes amplificadores. Foi proposto um modelo para as topologias dos amplificadores de tensão e corrente baseadas em amplificadores classe D. Nas topologias de amplificadores classe D foram feitas algumas modificações no filtro de saída com a finalidade de tornar a resposta dinâmica mais rápida na geração de sinais com componentes de frequências altas. A topologia proposta para o amplificador de tensão foi composta de um filtro passivo LC e um filtro de armadilha que foi analisada, de tal forma, que esta eletrônica externa tenha um consumo de potência baixo. Sendo assim, a dissipação de potência deste filtro ocorre principalmente na frequência de ressonância, que está fora da faixa de trabalho dos sinais gerados.

O controlador proposto foi projetado de tal forma, que este consiga compensar a magnitude e fase para uma determinada banda em frequência, em que, a estabilidade deste controlador foi garantida mediante o uso do LGR. O método aplicado para o LGR foi diferente do método tradicional, em que neste a realimentação é mantida constante e a carga variada. Esta análise de estabilidade foi feita, de tal forma que sejam analisadas diferentes variações de impedâncias de relés.

Além desta análise do LGR, uma análise da margem de fase e de ganho foi feita, sendo que este método também permite analisar a estabilidade com variações de carga. Este método não foi abordado em profundidade, isto porque a análise em margem de fase e de ganho somente permite analisar se o sistema é marginalmente estável, não garantindo a estabilidade completa dos amplificadores. O estudo em todos os amplificadores, bem como a resposta em frequência, foi feito em tempo discreto, isto em razão de ser utilizado um controlador embarcado num sistema digital. Esta análise foi feita de tal forma mostrar os efeitos do atraso computacional e o efeito do segurador de ordem zero na estabilidade e geração de sinais em alta frequência.



Um cuidado especial foi tomado nesta análise devido à aproximação de Padé empregada para o atraso computacional. Esta última, dependendo da ordem da aproximação, produz respostas de fase diferentes e pode resultar em uma análise incorreta na frequência.

A topologia proposta para os amplificadores de tensão e corrente foram embarcadas numa plataforma experimental construída para tal propósito na investigação. Esta plataforma foi baseada numa ponte de chaves IGBT trifásica modelo IRAMX20UP60A da empresa *IR International Rectifier*, que suporta tensões de 600V e correntes de até 20A. A frequência de chaveamento máxima da ponte IGBT é de 20kHz, que foi a utilizada no PWM. A citada frequência também é usada no processo de amostragem no algoritmo de controle. O filtro LC na saída do PWM foi construído com núcleo de ferrite, que responde em altas frequências sem perdas e efeitos dinâmicos desprezíveis. Os sensores de tensão e corrente usados são do fabricante LEM que são o LEM LA55P e sensor de tensão LV-20P. Os controladores digitais apresentados foram embarcados no DSP TMS320F28335 da Texas. Nesta topologia, resultados experimentais foram obtidos de tal forma que possam ser validadas as estratégias de controle propostas. Foram mostrados resultados satisfatórios para testes de relés até a 20<sup>th</sup> harmônica, conseguindo gerar a maioria de sinais para os testes de relés.

Numa segunda etapa do trabalho foi desenvolvido, um método de tal forma gerar sinais de até a 50<sup>th</sup> harmônica. Esta topologia desenvolvida foi para atingir especificações de caixas proprietárias disponíveis no mercado, as quais conseguem gerar sinais de até 3kHz. A topologia do amplificador com filtro de armadilha foi retirada e no lugar desta foi criada uma função de transferência que emula o mesmo comportamento do filtro de armadilha externo numa versão discreta. Esta versão discreta do filtro de armadilha juntamente com um novo controlador foram embarcados num microprocessador e testado, mas este ainda com limitações de fase e amplitude. Devido às limitações ainda existentes foi proposta uma técnica de pré-compensação do sinal mediante um filtro adaptativo FIR baseado num algoritmo LMS, que calcula os coeficientes do filtro baseado na leitura do sinal de saída do amplificador e a saída desejada. Os coeficientes do filtro foram calculados para um determinado erro de convergência, minimizando o erro de saída desejada. Uma vez que o filtro converge os coeficientes são transferidos para o bloco do filtro FIR de compensação e a saída desejada para o teste de relé foi gerada para diferentes sinais de teste.

Como resultado colateral da investigação, os modelos para os amplificadores de corrente e tensão descritos neste trabalho foram aplicados para o controle de temperatura num módulo termoeletrico TEM Coaquira et al. (2014b), assim foi desenvolvido um amplificador de corrente para TEM em Coaquira et al. (2014a). Neste trabalho, o TEM possui uma impedância de carga variável e não linear, mostrando desta forma que as plataformas dos amplificadores, podem ser usadas em aplicações com impedâncias de carga variáveis, nos quais intervalos de correntes mais longos são necessários. Portanto, é possível investigar no futuro o uso deste arcabouço

de amplificadores em diferentes aplicações onde sinais com componentes em frequência sejam requeridos.

# Bibliografia

- Abdel-Rahim, N. M. and Quaicoe, J. E. (1996). Analysis and design of a multiple feedback loop control strategy for single-phase voltage-source type inverters, *IEEE TRANSACTIONS ON POWER ELECTRONICS* **11**(4): 532–541.
- Abusara, M. A. and Sharkh, S. M. (2013). Design and control of a grid connected interleaved inverter, *IEEE Transactions on Power Electronics* **28**(2): 748–764.
- Adduci, P., Botti, E., Dallago, E. and Venchi, G. (2007). Pwm power audio amplifier with voltage current mixed feedback for high-efficiency speakers, *IEEE Transactions on Industrial Electronics* **54**(2): 1141–1149.
- Al-Judi, A. and Nowicki, E. (2013). Cascading of diode bypassed transistor-voltage-source units in multilevel inverters, *IET Power Electronics* **6**(3): 554–560.
- Arrillaga, J. and Watson, N. (2003). *Power Systems Electromagnetic Transients Simulation*, The Institution of Engineering and Technology.
- Calabrese, G. (1936). Performance of distance relays, *Electrical Engineering* **55**(11): 1254–1255.
- Chen, S. G., Kao, Y.-A. and Tsai, K. Y. (1996). A new efficient lms adaptive filtering algorithm, *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing* **43**(5): 372–378.
- Chierchie, F., Paolini, E. E., Stefanazzi, L. and Oliva, A. R. (2014). Simple real-time digital pwm implementation for class-d amplifiers with distortion-free baseband, *IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS* **61**(10): 5472–5479.
- Chokhawala, R., Catt, J. and Pelly, B. (1995). Gate drive considerations for igt modules, *IEEE Transactions on Industry Applications* **31**(3): 603–611.
- Coaquira, A. M. L., Vilcanqui, O. A. C. and de Almeida, L. A. L. (2014a). Amplificador classe d de corrente para excitação de módulos termoelétricos, *Anais do VIII Congresso Nacional de Engenharia Mecânica-CONEM*.

- Coaquira, A. M. L., Vilcanqui, O. A. C. and de Almeida, L. A. L. (2014b). Projeto e análise de controlador de temperatura em câmaras térmicas para referências arbitrárias, *Anais do VIII Congresso Nacional de Engenharia Mecânica-CONEM*.
- Colli-Menchi, A. I., Torres, J. and Sinencio, E. S. (2014). A feed forward power-supply noise cancellation technique for single-ended class d audio amplifiers, *IEEE JOURNAL OF SOLID-STATE CIRCUITS* **49**(3): 718–728.
- Cox, S. M., Yu, J., Goh, W. L. and Tan, M. T. (2013). Intrinsic distortion of a fully differential bd modulated class d amplifier with analog feedback, *IEEE Transactions on Circuits and Systems I: Regular Papers* **60**(1): 63–73.
- Curkovic, M., Jezernik, K. and Horvat, R. (2013). Fpga-based predictive sliding mode controller of a three-phase inverter, *IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS* **60**(2): 637–644.
- Dooper, L. and Berkhout, M. (2012). A 3.4 w digital-in class-d audio amplifier in 0.14 m cmos, *IEEE JOURNAL OF SOLID-STATE CIRCUITS* **47**(7): 1524–1534.
- Escobar, G., Mattavelli, P., Stankovic, A. M., Valdez, A. A. and Leyva-Ramos, J. (2007). An adaptive control for ups to compensate unbalance and harmonic distortion using a combined capacitor/load current sensing, *IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS* **54**(02): 839 – 847.
- Giraldo, E. and Garces, A. (2014). An adaptive control strategy for a wind energy conversion system based on pwm-csc and pmsg, *IEEE TRANSACTIONS ON POWER SYSTEMS* **29**(3): 1446–1453.
- Godavarti, M. and Hero, A. O. (2005). Partial update lms algorithms, *IEEE Transactions on Signal Processing* **53**(7): 2382–2399.
- Golub, G. H. and Loan, C. F. V. (1996). *Matrix Computations*, Johns Hopkins University Press Baltimore Third Edition.
- He, J. and Li, Y. W. (2013). Hybrid voltage and current control approach for dg-grid interfacing converters with lcl filters, *IEEE Transactions on Industrial Electronics* **60**(5): 1797 – 1809.
- Hernandez, W., Dominguez, M. E. and Sansigre, G. (2010). Analysis of the error signal of the lms algorithm, *IEEE Signal Processing Letters* **17**(3): 229–232.
- Huerta, J. M. E., Moreno, J. C., Fischer, J. R. and Gil, R. G. (2010). A synchronous reference frame robust predictive current control for three-phase grid-connected inverters, *IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS* **57**(3): 954–962.

- Ito, Y. and Kawauchi, S. (1995). Microprocessor based robust digital control for ups with three phase pwm inverter, *IEEE TRANSACTIONS ON POWER ELECTRONICS* **10**(2): 196–204.
- Jacobina, C. B., Lima, A. M. N., da Silva, E. R. C., Alves, R. N. C. and Seixas, P. F. (2001). Digital scalar pulse-width modulation: A simple approach to introduce non sinusoidal modulating waveforms, *IEEE TRANSACTIONS ON POWER ELECTRONICS* **16**(3): 351–359.
- Jang, S.-R., Ryoo, H.-J., Goussev, G. and Rim, G. H. (2012). Comparative study of mosfet and igtb for high repetitive pulsed power modulators, *IEEE TRANSACTIONS ON PLASMA SCIENCE* **40**(10): 2561–2568.
- Jiang, S., Cao, D., Li, Y., Liu, J. and Zheng, F. (2012). Low-thd, fast-transient, and cost-effective synchronous-frame repetitive controller for three-phase ups inverters, *IEEE TRANSACTIONS ON POWER ELECTRONICS* **27**(6): 2994–3005.
- Jiang, W., Yatsui, K., Takayama, K., M. Akemoto, E. N., Shimizu, N., Tokuchi, A., Rukin, S., Tarasenko, V. and Panchenko, A. (2004). Compact solid-state switched pulsed power and its applications, *Proceedings of the IEEE* **92**(7): 1180 – 1196.
- Jodice, J. A. (1997). Relay performance testing, *IEEE Transactions on Power Delivery* **12**(1): 169–171.
- Johnson, B. K., Fischer, N. and Xia, Y. (2011). Impacts of superconducting cables on the dynamic response of current transformers and protective relaying devices, *IEEE Transactions on Applied Superconductivity* **21**(3): 2149–2152.
- Kim, C. K., Sood, V. K., Jang, G. S., Lim, S. J. and Lee, S. J. (2009). *HVDC Transmission: Power Conversion Applications in Power Systems*, John Wiley and Sons - Editora.
- Koeslag, F., Mouton, H. D. and Beukes, J. (2013). Analytical modeling of the effect of nonlinear switching transition curves on harmonic distortion in class d audio amplifiers, *IEEE TRANSACTIONS ON POWER ELECTRONICS* **28**(1): 380–389.
- Kukrer, O. and Komurcugil, H. (1999). Deadbeat control method for single phase ups inverters with compensation of computation delay, *IEE Proceedings Electric Power Applications* **146**(1): 123–128.
- Lee, S. R., Yoon, J. Y., Kim, J. H., Yang, B. and Lee, B. (2011). Protective relay tests of hybrid sfcls in a korean distribution power system using rtds, *IEEE Transactions on Applied Superconductivity* **21**(3): 2188–2192.

- Lee, W. J., Gu, J. C., Li, R. J. and Didsayabutra, P. (2002). A physical laboratory for protective relay education, *IEEE Transactions on Education* **45**(02): 182–186.
- Li, W., Ruan, X., Pan, D. and Wang, X. (2013). Full-feedforward schemes of grid voltages for a three-phase lcl -type grid-connected inverter, *IEEE Transactions on Industrial Electronics* **60**(6): 2237 – 2250.
- Liu, Y., Gao, H., Xiang, M., Wei, X., Wei, P. and Zhou, C. (2011). Performance testing of complete digital relays based on atp-empt and iec61850-9-2, *4th International Conference on Electric Utility Deregulation and Restructuring and Power Technologies (DRPT)* pp. 83–87.
- Massing, J., Stefanello, M., Grundling, H. and Pinheiro, H. (2012). Adaptive current control for grid-connected converters with lcl filter, *IEEE Transactions on Industrial Electronics* **59**(12): 4681 – 4693.
- Mitchell, D. M. (1980). Pulsewidth modulator phase shift, *IEEE Transactions on Aerospace and Electronic Systems* **AES16**(3): 272–278.
- Mohamed, Y. R. (2011). Mitigation of dynamic, unbalanced, and harmonic voltage disturbances using grid-connected inverters with lcl filter, *IEEE Transactions on Industrial Electronics* **58**(9): 3914–3924.
- Mohan, N., Undeland, T. M. and Robbins, W. P. (2003). *Power Electronics Converters Applications and Design*, New York: Wiley.
- Ogunfunmi, A. O. and A. Peterson (1992). On the implementation of the frequency domain lms adaptive filter, *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing* **39**(5): 318–322.
- Oliva, A. R., Ang, S. S. and Vo, T. V. (2004). A multi loop voltage feedback filterless class d switching audio amplifier using unipolar pulse-width-modulation, *IEEE Transactions on Consumer Electronics* **50**(1): 312–319.
- Oliveira, W. D. and Sato, F. (2010). A evolução nos procedimentos para os ensaios de desempenho de relés de proteção, *International Conference on Industry Applications (INDUSCON) 9th IEEE/IAS* pp. 1–5.
- OMICRON (2013). Relay test [web page], <https://www.omicron.at/en/products/protection-testing/>. [Accessed on 31 Sep. 2013] .

- Oucheriah, S. and Guo, L. (2013). Pwm based adaptive sliding mode control for boost dc dc converters, *IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS* **60**(8): 3291–3294.
- Pires, V. F., Martins, L. S., Marcal, R., Rodrigues, R. and Crisostomo, M. M. (2008). Distance learning power-system protection based on testing protective relays, *IEEE Transactions on Industrial Electronics* **55**(6): 2433–2438.
- RTDS (2014). Real time digital simulator [web page], <http://www.rtds.com/index/index.html>. [Accessed on 10 Jun. 2014].
- SEL (2014). Protection-schweitzer engineering laboratories [web page], <https://www.selinc.com/protection/>. [Accessed on 10 Jul. 2014].
- SEL-AMS (2014). Relay test system-schweitzer engineering laboratories [web page], <https://www.selinc.com/sel-4000>. [Accessed on 10 Jul. 2014].
- Srar, J. A., Chung, K. S. and Mansour, A. (2010). Adaptive array beamforming using a combined lms-lms algorithm, *IEEE Transactions on Antennas and Propagation* **58**(11): 3545 – 3557.
- Sun, X. and Redfern, M. A. (2009). An investigation into the design of an iec 61850 based protection relay, *Proceedings of the 44th International Universities Power Engineering Conference (UPEC)* pp. 1–5.
- Sun, Z. (2008). A note on marginal stability of switched systems, *IEEE Transactions on Automatic Control* **53**(2): 625–631.
- Torres, J., Menchi, A. C., Gonzalez, M. A. R. and Sinencio, E. S. (2011). A low-power high-psrr clock free current-controlled class d audio amplifier, *IEEE Journal of Solid-State Circuits* **46**(7): 1553–1561.
- Tzou, Y. Y., Ou, R. S., Jung, S. L. and Chang, M. Y. (1997). High-performance programmable ac power source with low harmonic distortion using dsp-based repetitive control technique, *IEEE TRANSACTIONS ON POWER ELECTRONICS* **12**(4): 715–725.
- Vilcanqui, O. A. C., de C. Lima, A. C. and de Almeida, L. A. L. (2012a). Class d pwm power amplifier design for relay testing, *Simpósio Brasileiro de Sistemas Elétricos SBSE*.
- Vilcanqui, O. A. C., de C. Lima, A. C. and de Almeida, L. A. L. (2012b). Implementação e controle de amplificadores de tensão e corrente para testes em relés de proteção, *Congresso Brasileiro de Automatica - Campina Grande CBA*.

- Vilcanqui, O. A. C., de C. Lima, A. C. and de Almeida, L. A. L. (2013). Equipamento para testes de relés de proteção na linha de produção, *XXXIII Encontro Nacional de Engenharia da Produção - Salvador Bahia* .
- Vilcanqui, O. A. C., de C. Lima, A. C. and de Almeida, L. A. L. (2014a). Adaptive frequency compensation in amplifiers for protective relay testing, *Przeglad Elektrotechniczny* **08**: 75–79.
- Vilcanqui, O. A. C., de C. Lima, A. C. and de Almeida, L. A. L. (2014b). Design and analysis of amplifiers for protective relay testing, *Przeglad Elektrotechniczny* **03**: 119–123.
- Widrow, B. and Ferrara, E. (1981). The time sequenced adaptive filter, *IEEE Transactions on Acoustics Speech and Signal Processing* **29**(3): 679–683.
- Willmann, D. F., Coutinho, L. P. and F.B.Libano (2007). Multiple-loop h-infinity control design for uninterruptible power supplies, *IEEE Transactions on Industrial Electronics* **54**(03): 1591 – 1602.
- Ye, Y., Zhou, K., Zhang, B., Wang, D. and Wang, J. (2006). High-performance repetitive control of pwm dc-ac converters with real-time phase-lead fir filter, *IEEE Transactions on Circuits and Systems II: Express Briefs* **53**(8): 768–772.
- Yin, J., Duan, S. and Liu, B. (2013). Stability analysis of grid connected inverter with lcl filter adopting a digital single loop controller with inherent damping characteristic, *IEEE Transactions on Industrial Informatics* **9**(2): 1104–1112.
- Yu, J., Tan, M. T., Cox, S. M. and Goh, W. L. (2012). Time-domain analysis of intermodulation distortion of closed-loop class-d amplifiers, *IEEE TRANSACTIONS ON POWER ELECTRONICS* **27**(5): 2453–2461.
- Zhang, B., Zhou, K. and Wang, D. (2014). Multirate repetitive control for pwm dc/ac converters, *IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS* **61**(6): 2883–2890.
- Zhang, J. and Zheng, W. X. (2014). Design of adaptive sliding mode controllers for linear systems via output feedback, *IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS* **61**(7): 3553–3562.
- Zhang, L. X. and Nair, N. C. (2008). Testing protective relays in iec 61850 framework, *Australasian Universities Power Engineering Conference AUPEC* pp. 1–6.



# Apêndice A

## Implementação do Sistema

A seguir é mostrado e descrito a estrutura utilizada na implementação da bancada experimental para a obtenção de resultados experimentais. O Seu diagrama de blocos do protótipo experimental é mostrado na Figura A.1, este sistema é controlado por um DSP (TMS320F28335) que dispõe de um conjunto de periféricos específicos para aplicações de eletrônica de potência, como 6 saídas PWM independentes. Este amplificador possui na sua arquitetura entradas de conversor analógico digital, que são utilizadas para a aquisição dos sinais de referência como saídas de áudio do computador. Estas saídas do computador ainda são condicionadas a níveis de tensão adequados na entrada do DSP. Assim, foi utilizado um kit de desenvolvimento da Texas Instrument o DSP starter kit(eZdsp F28335).

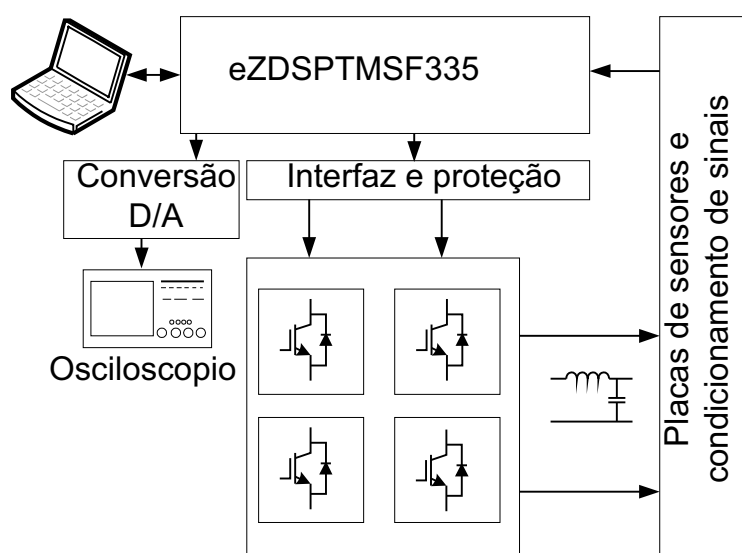


Figura A.1: Diagrama de blocos do sistema implementado.

A seguir estão descritos resumidamente as funções e os recursos destes sub sistemas.

## A.1 Inversores Monofásicos e Diagramas Esquemáticos e Periféricos de saída

Os inversores monofásicos foram construídos utilizando módulos de potência integrados como o (IRAMX16UP60A) devido a sua capacidade em suportar tensões e correntes altas num encapsulado chip. O desenho esquemático do circuito de isolamento e a placa de cada um dos inversores principais é mostrado na Figura A.2 . Na Figura A.3 está mostrado o desenho PCB (*Printed Circuit Board*) deste circuito, filtro passivo LC, circuito montado PCB com os componentes e o DSP TMS320F28335 usado. Na Figura A.4, é mostrado o diagrama esquemático da placa de proteção dos inversores, este serve para a proteção das chaves do inversor, para evitar a queima devido a uma sobre corrente ou sobretensão não desejada no chip inversor. Na Figura A.5 é mostrado o diagrama esquemático do circuito de alimentação da placa inversora.

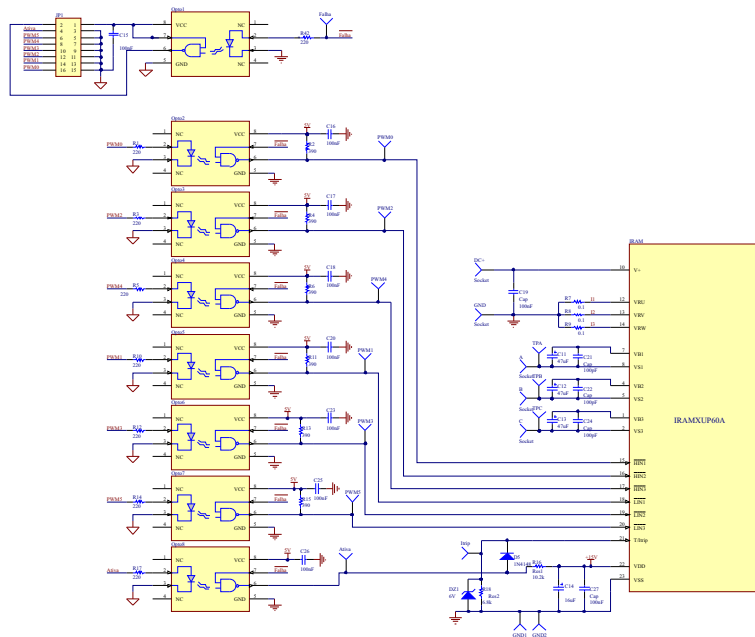


Figura A.2: Diagrama de Circuito esquemático de cada inversor.

Existe isolamento elétrico entre os circuitos lógicos ligados aos módulos inversores e os demais circuitos ligados ao DSP. Para tanto, cada uma destas placas possui acopladores ópticos e fontes isoladas para alimentação dos circuitos lógicos internos aos módulos inversores e dos circuitos ligados diretamente a eles. O módulo inversor (IRAMX16UP60A) utilizado em sua estrutura interna contem um conjunto de chaves IGBT trifásicos, onde duas de suas seis chaves não são usadas num circuito em operação normal do inversor monofásico. No entanto, os circuitos implementados preveem a utilização destas chaves em caso de falha de alguma das outras quatro. Neste caso, uma alteração da configuração da placa através de jumpers pode

mudar o conjunto de chaves usadas, o que pode facilitar a sua manutenção ou reutilização como inversor trifásico de seis pulsos em testes futuros nesta bancada experimental.

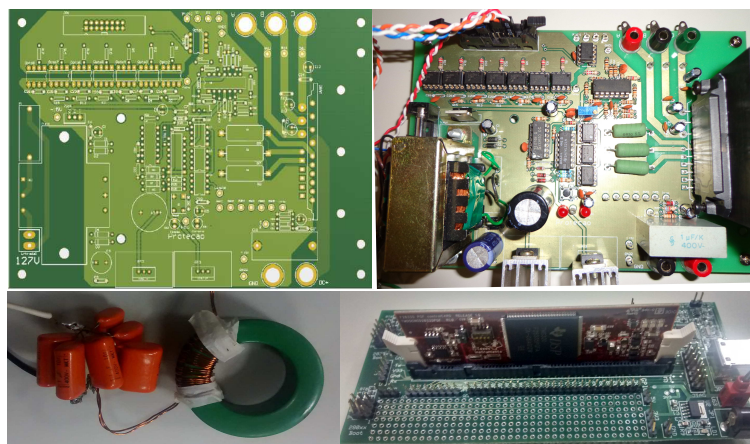


Figura A.3: Desenho da Placa de cada um dos inversores de tensão.

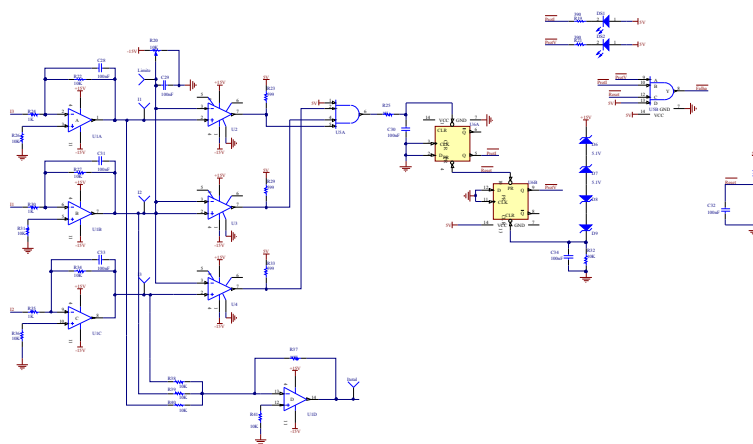


Figura A.4: Diagrama de Circuito de Proteção.

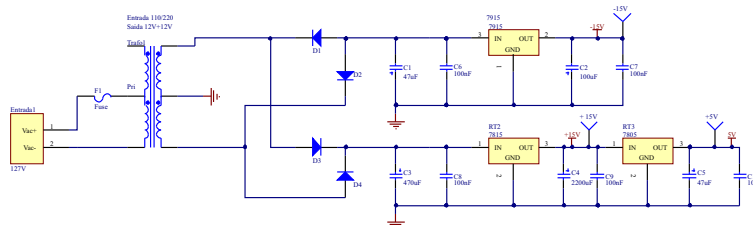


Figura A.5: Diagrama de Circuito de Alimentação.

# Apêndice B

## Trabalhos Publicados

### Artigos Publicados em Periodicos

- VILCANQUI, O. A. C.; DE C. LIMA, A. C.; DE ALMEIDA, L. A. L. Design and Analysis of Amplifiers for Protective Relay Testing. *Przeglad Elektrotechniczny*, 2014 v03 pp 119-123.
- VILCANQUI, O. A. C.; DE C. LIMA, A. C.; DE ALMEIDA, L. A. L. Adaptive Frequency Compensation in Amplifiers for Protective Relay Testing. *Przeglad Elektrotechniczny*, 2014 v08 pp 75-79.

### Trabalhos Publicados em Anais de Congressos

- VILCANQUI, O. A. C.; DE C. LIMA, A. C.; DE ALMEIDA, L. A. L. Class D PWM Power Amplifier Design for Relay Testing. *Simpósio Brasileiro de Sistemas Elétricos - SBSE 2012*.
- VILCANQUI, O. A. C.; DE C. LIMA, A. C.; DE ALMEIDA, L. A. L. Implementação e controle de amplificadores de tensão e corrente para testes em relés de proteção. *Congresso Brasileiro de Automatica- Campina Grande CBA 2012*
- VILCANQUI, O. A. C.; DE C. LIMA, A. C.; DE ALMEIDA, L. A. L. Equipamento para testes de relés de proteção na linha de produção. *XXXIII Encontro Nacional de Engenharia da Produção, 2013, Salvador Bahia*.
- COAQUIRA, A. M. L.; VILCANQUI, O. A. C.; DE ALMEIDA, L. A. L. Amplificador Classe D de Corrente para Excitação de Módulos Termoelétricos. *VIII Congresso Nacional de Engenharia Mecânica-Conem 2014, Uberlândia -MG Agosto 2014*.
- COAQUIRA, A. M. L.; VILCANQUI, O. A. C.; DE ALMEIDA, L. A. L. Projeto e Análise de Controlador de Temperatura em Câmaras Térmicas para Referências Arbitrárias. *VIII Congresso Nacional de Engenharia Mecânica-Conem 2014, Uberlândia -MG Agosto 2014*.